



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년11월30일
(11) 등록번호 10-2608980
(24) 등록일자 2023년11월28일

(51) 국제특허분류(Int. Cl.)
G01K 7/01 (2006.01) G01D 1/10 (2006.01)
G01K 15/00 (2006.01) G06F 17/10 (2006.01)
G11C 11/406 (2006.01)
(52) CPC특허분류
G01K 7/01 (2013.01)
G01D 1/10 (2013.01)
(21) 출원번호 10-2018-0163442
(22) 출원일자 2018년12월17일
심사청구일자 2021년11월16일
(65) 공개번호 10-2020-0074729
(43) 공개일자 2020년06월25일
(56) 선행기술조사문헌
EP1233519 A1
US20130027098 A1
US20030117195 A1

(73) 특허권자
에스케이하이닉스 주식회사
경기도 이천시 부발읍 경충대로 2091
연세대학교 산학협력단
서울특별시 서대문구 연세로 50 (신촌동, 연세대학교)
(72) 발명자
최우준
서울특별시 서대문구 신촌로 1, 11층 1110(창천동, 쓰리알유시티아파트)
이용태
서울특별시 서대문구 신촌로7길 49-11, 402호(창천동, 스카이빌)
채영철
서울특별시 마포구 백범로 152, 201동 1301호 (공덕동, 공덕파크자이)
(74) 대리인
특허법인 이노

전체 청구항 수 : 총 11 항

심사관 : 하태권

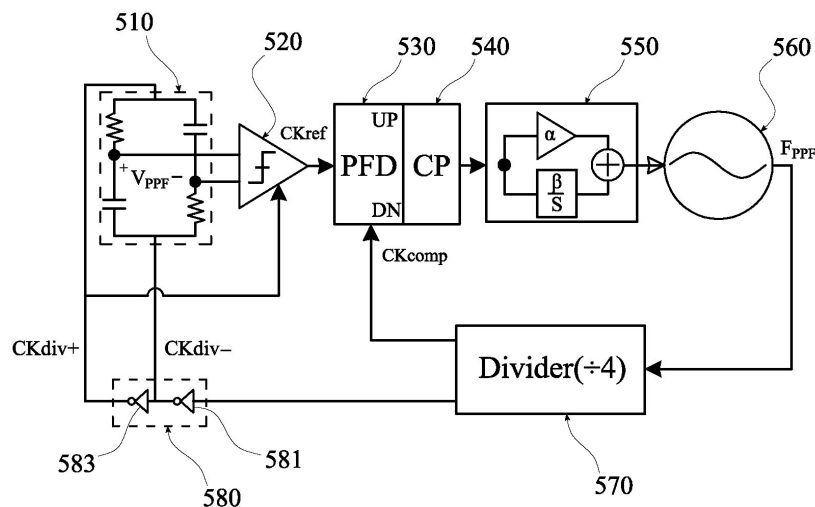
(54) 발명의 명칭 온도 센서

(57) 요약

본 발명은 과도 응답시 전원 전압 대비 출력 전압의 크기를 2배로 움직이게 함으로써 독출용 전력의 저전력화를 달성하고, 중심 주파수 부근에서의 위상 기울기 변화율을 가파르게 함으로써 온도 검출 분해능을 향상시킬 수 있는 다중 위상 필터를 이용한 온도 센서를 제공한다.

(뒷면에 계속)

대표도



본 발명에 따른 다중 위상 필터를 이용한 온도 센서는, 하기 분주 클럭이 인가되면 네거티브 폴과 포지티브 제로로 가지도록 연결된 다중 위상 필터; 상기 다중 위상 필터로부터 출력되는 제1 필터 전압의 전위와 제2 필터 전압의 전위를 비교하여 기준 클럭을 생성하는 비교기; 상기 비교기로부터 출력되는 기준 클럭의 위상과 하기 비교 클럭의 위상을 비교하여 업 신호 또는 다운 신호를 출력하는 위상 주파수 검출기; 상기 업 신호 또는 다운 신호에 제어되어 소정의 전기량을 적분하는 전기량 제어기; 상기 전기량 제어기에 적분된 전기량에 대응하는 주파수를 가진 발진 신호를 출력하는 발진기; 상기 발진기로부터 출력되는 발진 신호를 분주하여 상기 분주 클럭과 상기 비교 클럭을 생성하는 분주기; 및 상기 분주 클럭을 반전 및 비반전시킨 분주 클럭을 출력하는 버퍼를 포함한다.

(52) CPC특허분류

G01K 15/005 (2013.01)

G06F 17/10 (2013.01)

G11C 11/40626 (2013.01)

공지예외적용 : 있음

명세서

청구범위

청구항 1

분주 클럭을 입력받고, 적어도 하나의 네거티브 폴과 적어도 하나의 포지티브 제로를 가지도록 수동소자들로 연결된 다중 위상 필터;

상기 다중 위상 필터로부터 출력되는 제1 필터 전압의 전위와 제2 필터 전압의 전위를 비교하여 기준 클럭을 생성하는 비교기;

상기 비교기로부터 출력되는 상기 기준 클럭의 위상과 비교 클럭의 위상을 비교하여 업 신호 또는 다운 신호를 출력하는 위상 주파수 검출기;

상기 업 신호 또는 다운 신호에 제어되어 소정의 충전 전류를 공급 및 적분하는 전류 공급기;

상기 전류 공급기에 적분된 전류에 대응하는 주파수를 가진 발진 신호를 출력하는 발진기;

상기 발진기로부터 출력되는 발진 신호를 분주하여 상기 분주 클럭과 상기 비교 클럭을 생성하는 분주기; 및

상기 분주 클럭을 반전 및 비반전시킨 분주 클럭을 출력하는 버퍼

를 포함하는 다중 위상 필터를 이용한 온도 센서.

청구항 2

청구항 1에 있어서, 상기 다중 위상 필터는,

복수의 저항과 복수의 캐패시터를 포함하되, 상기 저항과 상기 캐패시터가 번갈아 배치되는 다중 위상 필터를 이용한 온도 센서.

청구항 3

청구항 2에 있어서,

상기 비교 클럭의 위상은 상기 분주 클럭의 위상과 90도 만큼 차이나는 다중 위상 필터를 이용한 온도 센서.

청구항 4

청구항 2에 있어서, 상기 위상 주파수 검출기는,

데이터 입력단에 제1 레벨 전압을 입력받고, 클럭 입력단에 상기 기준 클럭을 입력받는 제1 D 플립플롭;

데이터 입력단에 상기 제1 레벨 전압을 입력받고, 클럭 입력단에 상기 비교 클럭을 입력받는 제2 D 플립플롭; 및

상기 제1 및 제2 D 플립플롭의 출력신호를 입력단에 입력받고, 자신의 출력이 상기 제1 및 제2 D 플립플롭의 리셋단자에 연결되는 부정 논리곱 게이트

를 포함하는 다중 위상 필터를 이용한 온도 센서.

청구항 5

청구항 2에 있어서, 상기 전류 공급기는,

상기 업 신호 또는 다운 신호에 제어되어 소정의 충전 전류를 공급하는 차지 펌프; 및
상기 차지 펌프로부터 출력되는 소정의 충전 전류를 적분하는 전류 제어기
를 포함하는 다중 위상 필터를 이용한 온도 센서.

청구항 6

청구항 5에 있어서, 상기 차지 펌프는
상기 업 신호 또는 다운 신호에 제어되어 비례 전류를 생성하는 비례 전류용 차지 펌프; 및
상기 업 신호 또는 다운 신호에 제어되어 충전 전류 또는 방전 전류를 생성하는 적분 전류용 차지 펌프
를 포함하는 다중 위상 필터를 이용한 온도 센서.

청구항 7

청구항 6에 있어서, 상기 전류 제어기는,
상기 비례 전류가 흐르는 비례 전류용 경로;
상기 충전 전류 또는 방전 전류가 흐르는 적분 전류용 경로;
상기 적분 전류용 경로와 접지 전위 사이에 배치된 적분용 캐패시터;
상기 적분용 캐패시터에 충전된 충전 전압에 소정의 이득 여유를 승산하여 적분 전류를 출력하는 이득 여유부;
및
상기 비례 전류용 경로와 상기 이득 여유부의 출력이 합성되는 결합 노드
를 포함하는 다중 위상 필터를 이용한 온도 센서.

청구항 8

청구항 7에 있어서,
상기 발진기는 상기 전류 제어기로부터 출력되는 비례 적분 전류의 크기에 비례하는 주파수를 가진 발진 신호를
생성하는 전류 제어 오실레이터인 다중 위상 필터를 이용한 온도 센서.

청구항 9

청구항 5에 있어서,
상기 차지 펌프는, 상기 업 신호 또는 다운 신호에 제어되어 충전 전류 또는 방전 전류를 생성하는 적분 전류용
차지 펌프이고,
상기 전류 제어기는, 상기 차지 펌프의 출력단과 접지 전위 사이에 배치된 적분용 캐패시터인
다중 위상 필터를 이용한 온도 센서.

청구항 10

청구항 9에 있어서,
상기 발진기는 전류 제어기에 충전된 충전 전압의 레벨에 비례한 주파수를 가진 발진 신호를 생성하는 전압 제
어 오실레이터인

다중 위상 필터를 이용한 온도 센서.

청구항 11

청구항 2에 있어서, 상기 다중 위상 필터는,

직렬연결된 제1 저항(R1) 및 제1 캐패시터(C1)와 직렬연결된 제2 캐패시터(C2) 및 제2 저항(R2)이 병렬로 연결되는

다중 위상 필터를 이용한 온도 센서.

발명의 설명

기술 분야

[0001] 본 발명은 온도 센서에 관한 것으로, 더욱 상세하게는 다중 위상 필터를 이용한 온도 센서에 관한 것이다.

배경 기술

[0003] 반도체 메모리 중에서도 장치 중에서도 DRAM과 같은 휘발성 메모리 장치는 시간이 흐름에 따라 메모리 셀(Cell)에 저장된 정보가 사라지는 현상이 발생한다. 이러한 현상을 방지하기 위하여 외부에서 일정 주기마다 셀에 저장된 정보를 다시 기입해 주는 동작을 수행 하도록 하고 있으며, 이러한 동작을 리프레쉬(Refresh) 라고 한다. 리프레쉬는 뱅크 안의 각 셀들이 가지는 리텐션 타임(retention time)안에 적어도 한 번씩 워드라인을 활성화해서 데이터를 센싱하여 증폭시켜 주는 방식으로 행해진다. 여기서, 리텐션 타임이란 셀에 어떤 데이터를 기록한 후 리프레쉬 없이 데이터가 셀에 유지될 수 있는 시간을 말한다. 모바일 DRAM에서 리텐션 타임은 온도에 따라 변하므로는 데이터 손실 시간에 맞추어, 온도에 따른 리프레쉬 생성 주기를 조절하기 위하여는 것이 필요하다. 모바일 DRAM에서 각 유닛의 데이터 손실은 노출 전류에 의해 생긴다. 이 손실을 복구하기 위하여 DRAM 내부의 refresh 주기 생성 회로가 필요하다. 즉, self-refresh 주기 생성 회로는 standby mode에서 데이터 손실을 막는 refresh 주기를 생성하기 위하여 필수적이다. 이를 이용하여 낮은 온도에서는 Refresh 주기를 길게 함으로써 긴 주기를 통하여 전력 소모를 줄일 수 있고 높은 온도에서는 Refresh 짧은 주기를 짧게 함으로써 사용하여 데이터 손실을 막을 수 있다.

[0004] Self-refresh 주기 생성 회로에는 온도 승하강을 검출하기 위하여 온도 센서가 필수적이다. 온도 센서는 보통 PN junction diode의 온도에 따른 전류 특성을 이용하여 온도를 검출할 수 있다. Diode의 경우 크기가 너무 크기 때문에 diode의 온도 특성과 유사한 CMOS 공정의 Bipolar Junction Transistor (BJT) diode를 사용하여 온도 센서를 만들 수 있다. 하지만 BJT는 큰 면적을 차지하기 때문에 미세 공정일수록 사용하기가 힘들어지고 있다. BJT의 온도에 따른 전압 특성 변화를 그대로 유지하면서 면적을 더 작게 대신할 수 있는 것이 MOSFET이다. MOSFET을 BJT diode의 온도 특성을 갖게 하기 위해 gate, drain, 그리고 bulk를 연결하여 dynamic-threshold MOS transistor (DTMOST)를 구성한다. 그런데 고정밀, 저전력, 그리고 저면적의 성능을 만족시키기 위해 DTMOST의 고유한 특성을 알아야 하는 단점이 있다.

[0005] 따라서 반도체 제조 공정을 이용한 저항을 기반으로 한 CMOS 온도센서가 온도 분해능과 에너지 효율 측면에서 기존의 BJT, MOSFET 기반의 온도센서 성능을 뛰어넘으면서 각광받고 있다.

[0006] 이러한 온도센서의 전단은 RC 필터로 구성되어 있다. 그 예로서, 도 1a는 종래기술에 따른 저역 통과 필터의 회로도, 도 1b는 종래기술에 따른 대역 통과 필터의 회로도를 도시한 것이다. 도 2a는 종래기술에 따른 저역 통과 필터의 온도 대비 위상 천이도, 도 2b는 종래기술에 따른 대역 통과 필터의 온도 대비 위상 천이도를 도시한 것이다. 도 3은 종래기술에 따른 저역 통과 필터와 대역 통과 필터의 주파수 대비 위상 천이도이다.

[0007] 그런데 도 1a에 도시된 Low Pass Filter는 입력 전압 레벨에 비해 출력 전압 레벨이 더 낮아 후단의 검출용 증폭부에서 전력 소모가 크다는 단점이 있다. 그리고, 도 1b에 도시된 비인 브릿지 구조의 Band Pass Filer도 입력 전압 레벨에 비해 출력 전압 레벨이 낮고, 주파수 대비 위상 변화율이 중심 주파수 부근에서 완만하여 온도 검출 성능이 낮다는 단점이 있다. 이는 비인 브릿지 구조의 Band Pass Filer의 전달함수 특성에 기인한바, 비인 브릿지 구조의 Band Pass Filer의 전달함수는 수학적 1과 같다.

수학식 1

$$\frac{I_{WB}(s)}{V_{IN}(s)} = \frac{Cs}{R^2 C^2 s^2 + 3RCs + 1}$$

수학식 1에서의 Band Pass Filer의 위상 변화는 수학식 2와 같다.

수학식 2

$$\Phi_{WB} = \tan^{-1} \frac{1 - R^2 C^2 \omega^2}{3RC\omega}$$

수학식 2의 위상 변화를 미분하여 구해지는 Band Pass Filer의 위상 변화율은 수학식 3과 같다.

수학식 3

$$\frac{d\Phi_{WB}}{d\omega} = -\frac{2}{3} RC \left(\omega = \frac{1}{RC} \right)$$

즉, 비인 브릿지 구조의 Band Pass Filer의 위상 변화율은 $(-)/2/3RC$ 로 완만하여 온도 검출의 정확성이 떨어지는 문제점이 있다.

도 4a는 종래기술에 따른 대역 통과 필터를 사용한 온도 센서 회로도이고, 도 4b는 종래기술에 따른 대역 통과 필터를 사용한 온도 센서 회로의 각부 파형도이다.

종래기술에 따른 대역 통과 필터를 사용한 온도 센서 회로는 대역 통과 필터(410), 전류 버퍼(420), 적분기(430), 전압 제어 오실레이터(440), 및 분주기(450)를 포함한다.

대역 통과 필터(410)는 입력측 일단에는 비반전 구형파의 변조 신호(P)를, 입력측 타단에는 반전 구형파의 변조 신호(P')를 소정 주기로 입력받아 입력되는 구형파 신호의 주기에 맞춰 충전방전을 반복하는 필터링 전류 신호(I_{WB})를 출력한다.

전류 버퍼(420)는 필터링 전류 신호(I_{WB})를 입력받고 비반전 및 반전 구형파의 복조 신호(Q, Q')를 제어 신호로 사용하여 전류 버퍼 신호(I_{CB})를 생성한다.

적분기(430)는 전류 버퍼(420)로부터 출력되는 전류를 충전하여 직류 전류(I_{DC})를 생성하고 평활전압(V_{DC})를 출력한다. 적분기(430)의 직류 전류(I_{DC})가 대역 통과 필터(410)의 위상 정보를 대표한다.

전압 제어 오실레이터(440)는 적분기(430)에 충전된 평활전압(V_{DC})의 크기에 비례한 주파수를 가진 발진 신호(F_{WB})를 출력한다.

분주기(450)는 전압 제어 오실레이터(440)로부터 출력되는 발진 신호를 4분주하여 비반전 및 반전의 변조 신호(P, P')와 비반전 및 반전의 복조 신호(Q, Q')를 출력한다. 여기서, 변조 신호(P)와 복조 신호(Q)는 90도의 위상차를 가진다.

이러한 피드백 회로를 통해 대역 통과 필터의 중심 주파수를 갖는 신호를 검출할 수 있다.

그런데, 종래기술에 따른 대역 통과 필터를 사용한 온도 센서 회로는 전류 버퍼의 잡음이 전압 제어 오실레이터의 위상 잡음 보다 크기 때문에 전류 버퍼의 잡음이 최종 출력단의 잡음에 결정적이고, 이로 인해 온도 분해능을 높이는 데에 한계가 있다. 또한, 전류 버퍼와 적분기의 캐패시터 크기가 매우 크기 때문에 DRAM이나 마이크

로 프로세서 등의 애플리케이션에 적용하기가 곤란하다.

발명의 내용

해결하려는 과제

- [0024] 본 발명의 실시예들은 과도 응답시 전원 전압 대비 출력 전압의 크기를 상승시켜 2배로 움직이게 함으로써 독출용 전력의 저전력화를 달성하고, 중심 주파수 부근에서의 위상 변화율을 가파르게 함으로써 온도 검출 분해능을 향상시킬 수 있는 다중 위상 필터를 이용한 저전력 온도 센서를 제공할 수 있다.

과제의 해결 수단

- [0026] 본 발명에 따른 다중 위상 필터를 이용한 저전력 온도 센서는, 분주 클럭을 입력받고, 적어도 하나의 네거티브 폴과 적어도 하나의 포지티브 제로를 가지도록 수동소자들로 연결된 다중 위상 필터; 상기 다중 위상 필터로부터 출력되는 제1 필터 전압의 전위와 제2 필터 전압의 전위를 비교하여 기준 클럭을 생성하는 비교기; 상기 비교기로부터 출력되는 상기 기준 클럭의 위상과 비교 클럭의 위상을 비교하여 업 신호 또는 다운 신호를 출력하는 위상 주파수 검출기; 상기 업 신호 또는 다운 신호에 제어되어 소정의 충전 전류를 공급 및 적분하는 전류 공급기; 상기 전류 공급기에 적분된 전류에 대응하는 주파수를 가진 발진 신호를 출력하는 발진기; 상기 발진기로부터 출력되는 발진 신호를 분주하여 상기 분주 클럭과 상기 비교 클럭을 생성하는 분주기; 및 상기 분주 클럭을 반전 및 비반전시킨 분주 클럭을 출력하는 버퍼를 포함할 수 있다.

발명의 효과

- [0028] 본 발명의 다중 위상 필터를 이용한 저전력 온도 센서에 따르면, 과도 응답시 전원 전압 대비 출력 전압의 크기를 상승시켜 독출용 전력의 저전력화를 달성하고, 중심 주파수 부근에서의 위상 변화율을 가파르게 함으로써 온도 검출 분해능을 향상시킬 수 있다.

도면의 간단한 설명

- [0030] 도 1a는 종래기술에 따른 저역 통과 필터의 회로도,
 도 1b는 종래기술에 따른 대역 통과 필터의 회로도,
 도 2a는 종래기술에 따른 저역 통과 필터의 온도 대비 위상 천이도,
 도 2b는 종래기술에 따른 대역 통과 필터의 온도 대비 위상 천이도,
 도 3은 종래기술에 따른 저역 통과 필터와 대역 통과 필터의 주파수 대비 위상 천이도,
 도 4a는 종래기술에 따른 대역 통과 필터를 사용한 온도 센서 회로도,
 도 4b는 종래기술에 따른 대역 통과 필터를 사용한 온도 센서 회로의 각부 파형도,
 도 5는 본 발명의 일실시예에 따른 다중 위상 필터를 사용한 저전력 온도 센서 회로도,
 도 6은 본 발명의 일실시예에 따른 다중 위상 필터 회로도,
 도 7은 본 발명의 일실시예에 따른 다중 위상 필터의 입출력 전압 파형도,
 도 8은 필터별 주파수 대비 위상 천이도,
 도 9a는 본 발명의 일실시예에 따른 위상 주파수 검출기 회로도,
 도 9b는 본 발명의 일실시예에 따른 위상 주파수 검출기의 입출력 타이밍도,
 도 10a는 본 발명의 일실시예에 따른 다중 위상 필터를 사용한 저전력 온도 센서의 구체 회로도,
 도 10b는 본 발명의 일실시예에 따른 다중 위상 필터를 사용한 저전력 온도 센서 회로의 각부 파형도, 및
 도 11은 본 발명의 다른 실시예에 따른 다중 위상 필터를 사용한 저전력 온도 센서의 구체 회로도이다.

발명을 실시하기 위한 구체적인 내용

- [0031] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시

예를 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시 예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시 예는 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

- [0032] 본 명세서에서 사용된 용어는 실시 예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 ‘포함한다(comprises)’ 및/또는 ‘포함하는(comprising)’은 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.
- [0033] 하나의 소자(elements)가 다른 소자와 ‘접속된(connected to)’ 또는 ‘커플링된(coupled to)’ 이라고 지칭되는 것은, 다른 소자와 직접 연결 또는 커플링 된 경우 또는 중간에 다른 소자를 개재한 경우를 모두 포함한다. 반면, 하나의 소자가 다른 소자와 ‘직접 접속된(directly connected to)’ 또는 ‘직접 커플링된(directly coupled to)’ 으로 지칭되는 것은 중간에 다른 소자를 개재하지 않은 것을 나타낸다. ‘및/또는’은 언급된 아이템들의 각각 및 하나 이상의 모든 조합을 포함한다.
- [0034] 명세서 전문에 걸쳐 동일한 참조 부호는 동일한 구성 요소를 지칭한다. 따라서, 동일한 참조 부호 또는 유사한 참조 부호들은 해당 도면에서 언급 또는 설명되지 않았더라도, 다른 도면을 참조하여 설명될 수 있다. 또한, 참조 부호가 표시되지 않았더라도, 다른 도면들을 참조하여 설명될 수 있다.
- [0035] 도 5는 본 발명의 일실시예에 따른 다중 위상 필터를 사용한 저전력 온도 센서 회로도이다.
- [0036] 본 발명의 일실시예에 따른 다중 위상 필터를 사용한 저전력 온도 센서 회로는 다중 위상 필터(510), 비교기(520), 위상 주파수 검출기(530), 전류 공급기(540, 550)차지 펌프(540), 전류 제어기(550), 발진기(560), 분주기(570), 및 버퍼(580)를 포함할 수 있다. 여기서, 전류 공급기(540, 550)는 차지 펌프(540)와, 전류 제어기(550)로 구성될 수 있다.
- [0037] 도 6은 도 5에 도시된 다중 위상 필터(510) 세부 구성도이다. 도 6에 도시된 바와 같이, 본 발명의 일실시예에 따른 다중 위상 필터(510)는 네거티브 폴(Negative pole)과 포지티브 제로(positive zero)를 가지도록 복수의 저항과 복수의 캐패시터를 포함하되, 저항과 캐패시터가 번갈아 배치된다. 여기서, 네거티브 폴과 포지티브 제로라 함은 다중 위상 필터의 전달함수를 라플라스로 변환하여 표현할 때, 분모를 영으로 만드는 값이 폴이고, 분자를 영으로 만드는 값이 제로인데, 네거티브 폴이라 함은 분모를 영으로 만드는 값이 음의 값을 가진다는 의미이고, 포지티브 제로라 함은 분자를 영으로 만드는 값이 양의 값을 가진다는 의미이다.
- [0038] 도 7은 도 5에 도시된 다중 위상 필터(510)의 입력력 전압 파형도이다. 도 7에 도시된 바와 같이, 다중 위상 필터(510)의 제1 및 제2 입력노드(Nin1, Nin2)에 각각 비반전 및 반전의 구형파 분주 클럭(CKdiv+, CKdiv-)이 소정 주기로 인가되고, 제1 및 제2 출력노드(Nout1, Nout2)에서는 각각 입력 전원 전압(V_{DD}) 진폭의 최대 2배가 넘는 RC 펄스 파형의 제1 및 제2 필터 전압(V_{PPF+}, V_{PPF-})이 접지 전위를 중심으로 반주기마다 교번적으로 출력된다. 여기서 비반전 및 반전의 구형파 분주 클럭(CKdiv+, CKdiv-)의 진폭은 전원 전압(V_{DD}) 레벨이다.
- [0039] 한편, 종래에 사용하는 RC 필터의 경우, RC 필터의 출력 전압이 전원 전압의 절반 미만에서 움직인다. 이에 따라 후단의 검출 회로부에서 온도 검출을 위해 전력을 많이 사용하여야 하는 단점이 있다. 하지만, 다중 위상 필터의 경우, transient response를 통해 볼 수 있듯이, 다중 위상 필터의 출력 전압이 전원 전압의 2배를 초과하여 움직일 수 있다. 이와 같이 출력 전압의 폭이 크면 후단의 검출 회로부의 부담이 줄어드는 효과가 있다.
- [0040] 또한, 다중 위상 필터는 네거티브 폴(Negative Pole)과 포지티브 제로(Positive Zero)를 가지기 때문에 필터의 위상값이 (-)180도까지 변하고, 중심 주파수의 위상값은 (-)90도를 가지게 된다. 즉, 정상 상태에서 다중 위상 필터의 중심 주파수의 위상값은 (-)90도이다.
- [0042] 그리고 다중 위상 필터(Poly Phase Filter)의 전달함수는 수학식 4와 같다.

수학식 4

$$\frac{V_{PPF}(s)}{V_{IN}(s)} = \frac{1-RCs}{1+RCs}$$

[0043]

[0044] 수학식 4의 다중 위상 필터의 위상 변화는 수학식 5와 같다.

수학식 5

$$\Phi_{PPF} = 2 \tan^{-1}(1-RC\omega)$$

[0045]

[0046] 수학식 5의 위상 변화를 미분하여 구해지는 다중 위상 필터의 위상 변화율은 수학식 6과 같다.

수학식 6

$$\frac{d\Phi_{PPF}}{d\omega} = -RC \left(\omega = \frac{1}{RC} \right)$$

[0047]

[0049] 즉, 다중 위상 필터의 위상 변화율은 RC로 비인 브릿지 구조의 Band Pass Filer의 위상 변화율과 대비하여 50% 높아 온도 검출 분해능이 향상된다.

[0051] 도 8은 필터별 주파수 대비 위상 천이도로서, Low Pass Filter는 주파수 대비 위상 변화가 작고, 중심 주파수 부근에서 실제로 Band Pass Filer의 위상 변화율에 비해 다중 위상 필터의 위상 변화율이 크다는 것을 확인할 수 있다.

[0053] 다시 도 5로 돌아가 설명하면, 비교기(520)는 비반전 구형파 분주 클럭(CKdiv+)에 인에이블되고, 다중 위상 필터(510)로부터 출력되는 제1 필터 전압(V_{PPF+})의 전위와 제2 필터 전압(V_{PPF-})의 전위를 비교하여 기준 클럭(CKref)을 생성한다. 즉, 다중 위상 필터가 정상 상태인 경우, 비교기(520)는 비반전 구형파 분주 클럭(CKdiv+)의 위상보다 90도 뒤진 시점에 트리거 되는 기준 클럭(VKref)을 생성한다.

[0054] 위상 주파수 검출기(530)는 비교기(520)로부터 출력되는 기준 클럭(CKref)의 위상과 하기 분주기(570)로부터 출력되는 비교 클럭(CKcomp)의 위상을 비교하여 업다운신호(UP, DN)를 출력한다.

[0055] 도 9a는 도 5에 도시된 위상 주파수 검출기(530)의 세부 구성도이다. 본 발명의 일실시예에 따른 위상 주파수 검출기(530)는 제1 및 제2 D-플립플롭(910, 920) 및 부정 논리곱 게이트(930)를 포함한다. 제1 및 제2 D-플립플롭(910, 920)은 그 데이터 입력단(D)에 제1 레벨 전압을 입력받고, 제1 D-플립플롭은 클럭 입력단(CK)에 기준 클럭(CKref)을 입력받고, 제2 D-플립플롭은 클럭 입력단(CK)에 비교 클럭(CKcomp)을 입력받는다. 따라서, 제1 D-플립플롭(910)은 기준 클럭(CKref)에 의해 제1 레벨 전압을 래치하여 출력하게 되며, 제2 D-플립플롭(920)은 비교 클럭(CKcomp)에 의해 제1 레벨 전압을 래치하여 출력하게 된다. 부정 논리곱 게이트(930)는 제1 및 제2 D-플립플롭(910, 920)으로부터 출력된 신호가 제1 레벨 전압으로 동일할 경우 제1 및 제2 D-플립플롭(910, 920)을 리셋 시킨다. 여기서, 제1 레벨 전압이라 함은 논리 값 하이(H)의 전원 전압(V_{DD})일 수 있다.

[0056] 도 9b는 위상 주파수 검출기(530)의 임출력 신호의 타이밍도이다. 위상 주파수 검출기(530)는 기준 클럭(CKref)보다 비교 클럭(CKcomp)이 뒤지면 두 클럭 간의 위상차만큼의 폭을 갖는 업(UP) 신호를, 기준 클럭(CKref)보다 비교 클럭(CKcomp)이 앞서면 두 클럭 간의 위상차만큼의 폭을 갖는 다운(DN) 신호를 활성화 한다. 그리고, 기준 클럭(CKref)과 비교 클럭(CKcomp)의 위상이 서로 일치될 경우, 업(UP) 신호 또는 다운(DN) 신호는 위상차만큼의 폭을 갖지 않는다. 다시 말해서, 정상 상태 시 다중 위상 필터의 중심 주파수의 위상값이 (-)90도 이고, 비교 클럭(CKcomp)은 분주 클럭(CKdiv)의 위상보다 90도 뒤지므로, 온도 센서가 정상 상태에 이르면, 비교기(520)로부터 출력되는 기준 클럭(CKref)의 위상과, 비교 클럭(CKcomp)의 위상이 일치하게 되어 업(UP) 신호

및 다운(DN) 신호가 활성화 되지 않는다.

- [0058] 다시 도 5로 돌아가 설명하면, 전류 공급기(540, 550)는 업 신호 또는 다운 신호에 제어되어 소정의 충전 전류를 공급 및 적분한다.
- [0059] 구체적으로, 전류 공급기(540, 550) 내 차지 펌프(540)는 위상 주파수 검출기(530)로부터 출력되는 업(UP) 신호 또는 다운(DN) 신호의 폭만큼 충전 전류(Ic)를 공급한다.
- [0060] 전류 공급기(540, 550) 내 전류 제어기(550)는 차지 펌프(540)로부터 출력되는 충전 전류(Ic)를 적분한다.
- [0061] 발진기(560)는 전류 제어기(550)에 적분된 충전 전류(Ic) 또는 충전 전압에 대응하는 주파수를 가진 발진 신호(F_{PPF})를 출력한다.
- [0062] 분주기(570)는 발진기(570)로부터 출력되는 발진 신호(F_{PPF})를 4분주하여 분주 클럭(CKdiv+)과 비교 클럭(CKcomp)을 출력한다. 본 발명의 일실시예에서 분주기(570)는 발진 신호(F_{PPF})를 4분주 하여 분주 클럭(CKdiv+)과 비교 클럭(CKcomp)을 출력한다. 여기서, 비교 클럭(CKcomp)의 위상은 정상 상태(steady state)에서 비반전 구형파와 분주 클럭(CKdiv+)의 위상보다 90도 뒤진다.
- [0063] 버퍼(580)는 적어도 2개의 인버터를 포함할 수 있다. 본 발명의 일실시예에 따르면, 버퍼(580)는 분주기(570)로부터 출력되는 분주 클럭(CKdiv+)을 반전시켜 반전 분주 클럭(CKdiv-)을 출력하는 제1 인버터(581)와, 반전 분주 클럭(CKdiv-)을 반전시켜 비반전된 분주 클럭(CKdiv+)을 출력하는 제2 인버터(583)를 포함한다.
- [0064] 이에 따라, 위상 주파수 검출기(530)로부터 업(UP) 신호가 출력되면, 차지 펌프(540)와 전류 제어기(550)를 통해 충전 전류(Ic)를 적분하여 충전 전압이 상승하게 되고, 그에 따라 출력 주파수가 증가하고, 상승된 온도를 검출하게 된다. 역으로, 위상 주파수 검출기(530)로부터 다운(DN) 신호가 출력되면, 차지 펌프(540)와 전류 제어기(550)를 통해 방전 전류가 흘러 방전 전압이 하강하게 되고, 그에 따라 출력 주파수가 감소하고, 하강된 온도를 검출하게 된다.
- [0066] 도 10a는 본 발명의 일실시예에 따른 다중 위상 필터를 사용한 온도 센서 회로의 구체 회로도이고, 도 10b는 본 발명의 일실시예에 따른 다중 위상 필터를 사용한 온도 센서의 각부 파형도이다.
- [0067] 도 10a에 도시된 본 발명의 일실시예에 따른 다중 위상 필터를 사용한 온도 센서의 구체 회로는 도 5에 도시된 본 발명의 일실시예에 따른 다중 위상 필터를 사용한 온도 센서 회로와 대부분이 동일하다. 다만, 도 10a의 경우, 비례 적분 제어를 위한 구성을 포함하는 것이 상이하다. 즉, 본 발명의 일실시예에 따른 다중 위상 필터를 사용한 온도 센서 회로는 다중 위상 필터(1010), 비교기(1020), 위상 주파수 검출기(1030), 전류 공급기(1040, 1050), 발진기(1060), 분주기(1070), 및 버퍼(1080)를 포함할 수 있다. 여기서, 전류 공급기(1040, 1050)는 차지 펌프(1040)와, 전류 제어기(1050)로 구성될 수 있다.
- [0068] 구체적으로, 차지 펌프(1040)는 위상 주파수 검출기(1030)로부터 출력되는 업다운 신호(UP, DN)에 제어되는 비례 전류용 차지 펌프(1041) 및 적분 전류용 차지 펌프(1043)를 포함한다.
- [0069] 비례 전류용 차지 펌프(1041)는 업 신호(UP)에 턴온되는 제1 및 제2 스위치(S1, S2)를 이용하여 2배의 비례 전류(2 Ip)를 생성하고, 다운 신호(DN)에 턴오프되는 제1 및 제2 스위치(S1, S2)를 이용하여 비례 전류를 생성하지 않는다. 한편, 업다운 신호(UP, DN) 둘 다 없는 동안에는 제1 스위치(S1) 또는 제2 스위치(S2) 중 어느 하나가 턴온되어 1배의 비례 전류(Ip)를 생성한다. 여기서, 업(UP) 신호와 다운(DN) 신호를 이용하여 2Ip, Ip, 0의 3가지 전류 중 어느 하나를 출력하도록 스위칭하는 구성은 통상의 기술자에게 자명한 사항에 불과하므로 생략하기로 한다.
- [0070] 적분 전류용 차지 펌프(1043)는 업(UP) 신호에 턴온되는 제3 스위치(S3)와, 제3 스위치(S3)와 전원 전위 사이에 연결된 충전 전류원(Ic), 다운(DN) 신호에 턴온되는 제4 스위치(S4), 제4 스위치(S4)와 접지 전위 사이에 연결된 방전 전류원(Id), 제3 스위치(S3)와 제4 스위치(S4) 사이에 연결되는 출력 노드(Ncp)를 포함한다. 업(UP) 신호에 따라 제3 스위치(S3)가 턴온되면 전류원으로부터 출력 노드(Ncp)측으로 충전 전류(Ic)가 유출되고, 다운(DN) 신호에 따라 제4 스위치(S4)가 턴온되면 출력 노드(Ncp)로부터 접지 전위측으로 방전 전류(Id)가 유입된다.
- [0071] 전류 제어기(1050)는 비례 전류용 경로와, 적분 전류용 경로, 적분용 캐패시터, 이득여유부(gm) 그리고 비례 전류와 적분 전류가 합성되는 결합노드(Ncont)를 포함한다.

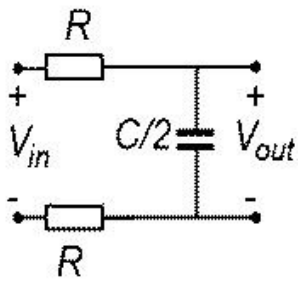
- [0072] 비례 전류용 경로에는 비례 전류용 차지 펌프(1041)로부터 출력되는 비례 전류(I_{PROP})가 흐른다.
- [0073] 적분 전류용 경로(I_{INT})에는 적분 전류용 차지 펌프(1043) 내 충전 전류원(I_c)로부터 유출되는 충전 전류(I_c)를 충전하거나 방전 전류원(I_d)으로 유입되는 방전 전류(I_d)를 방전하기 위하여 접지와 사이에 배치된 적분용 캐패시터(C_{INT})와 적분용 캐패시터(C_{INT})에 충전된 충전 전압에 소정의 이득 여유를 승산하여 적분 전류(I_{INT})를 출력하는 이득 여유부(g_m)가 연결된다.
- [0074] 전류 제어 발진기(1060)는 전류 제어기(1050)로부터 출력되는 비례 적분 전류의 크기에 비례하는 주파수를 가진 발진 신호(F_{PPF})를 생성한다.
- [0075] 도 10b에 도시된 바와 같이, 비교기(1020)로부터 출력되는 기준 클럭(CK_{ref})의 라이징 에지(rising edge)와 분주기(1070)로부터 출력되는 비교 클럭(CK_{comp})의 라이징 에지(rising edge)의 위상이 일치하면 정상상태에 이르게 된 것이고, 그 때의 발진 신호의 주파수(F_{PPF})를 독출함으로써 온도를 검출할 수 있다. 정상상태에서의 업(UP) 신호 및 다운(DN) 신호는 위상차(ϕ_{diff})만큼의 폭이 존재하지 않고, 위상 주파수 검출기의 리셋 지연으로 나타난다.
- [0077] 도 11은 본 발명의 다른 실시예에 따른 다중 위상 필터를 사용한 온도 센서의 구체 회로도로서, 다중 위상 필터(1110), 비교기(1120), 위상 주파수 검출기(1130), 전류 공급기(1140, 1150), 발진기(1160), 분주기(1170), 및 버퍼(1180)를 포함할 수 있다. 여기서, 전류 공급기(1140, 1150)는 차지 펌프(1140)와, 전류 제어기(1150)로 구성될 수 있다.
- [0078] 도 10a에 도시된 본 발명의 일 실시예에 따른 다중 위상 필터를 사용한 온도 센서의 구체 회로와 대동소이하다. 다만, 비례 적분 제어를 위한 구성 대신 적분 제어를 위한 구성을 가진다는 것과, 전류 제어 오실레이터(1060) 대신 전압 제어 오실레이터(1160)를 사용하여 적분용 캐패시터(C_{INT})에 충전된 충전 전압의 레벨에 비례한 주파수를 가진 발진 신호를 생성한다는 점이 상이하다.
- [0080] 이상, 첨부된 도면을 참조하여 본 발명의 실시 예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예에는 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

부호의 설명

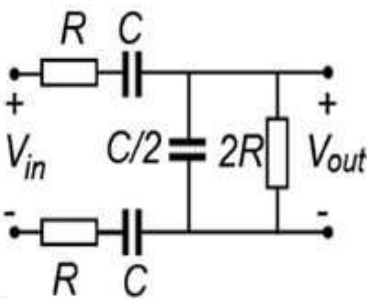
- [0082] 510: 다중 위상 필터
520: 비교기
530: 위상 주파수 검출기
540: 차지 펌프
550: 전류 제어기
560: 발진기
570: 분주기
580: 버퍼

도면

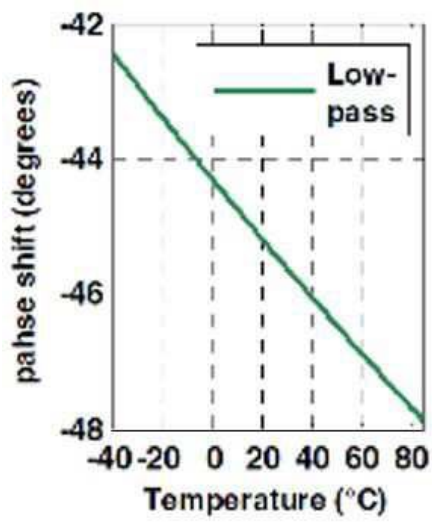
도면1a



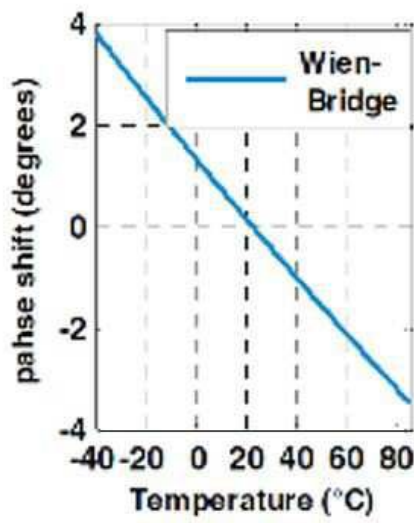
도면1b



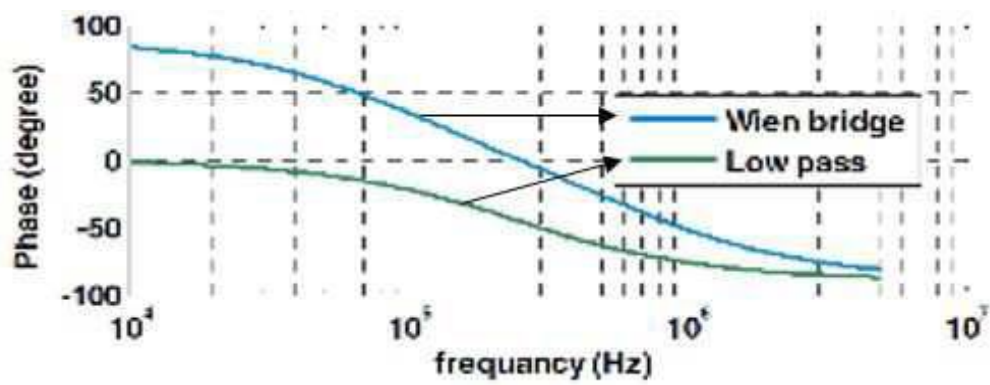
도면2a



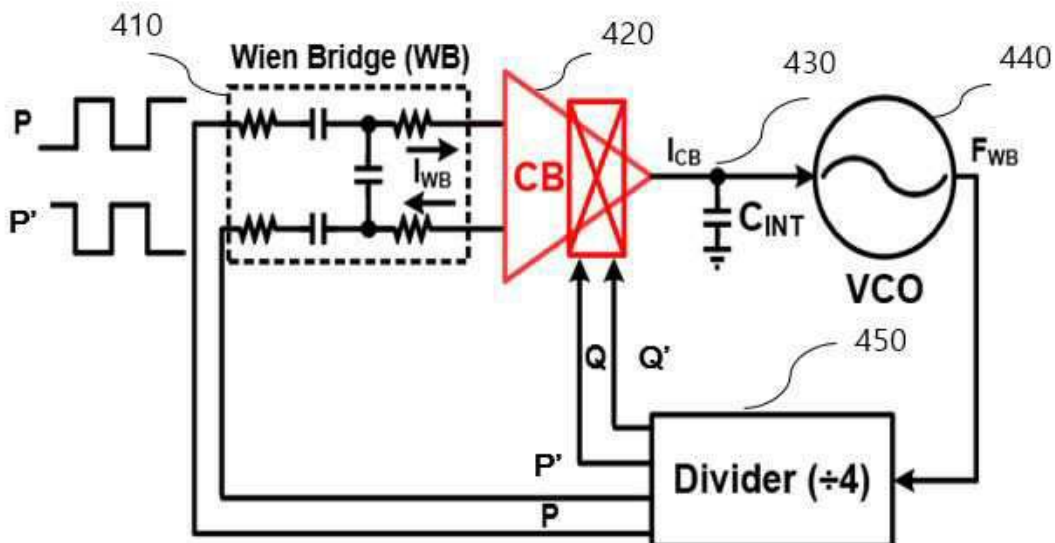
도면2b



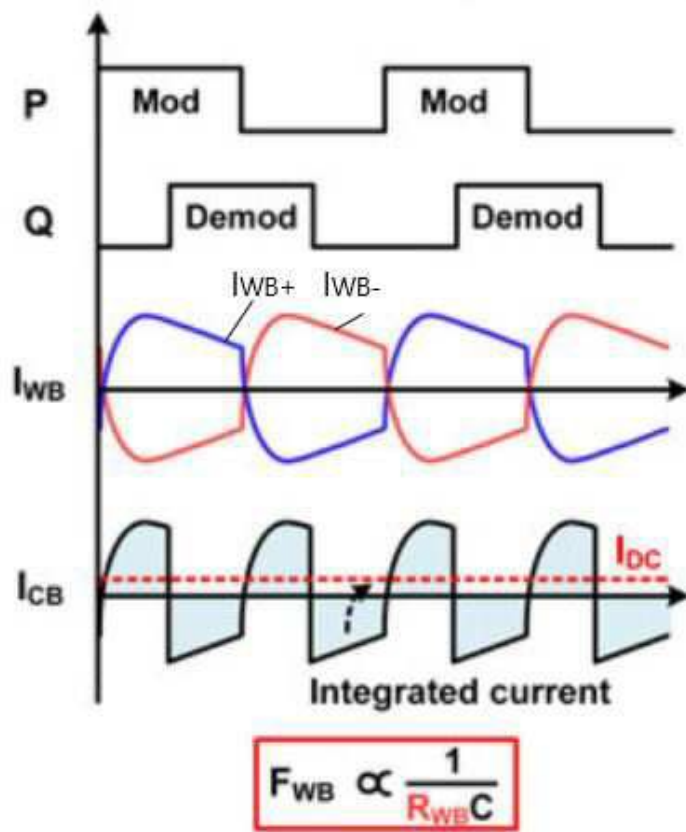
도면3



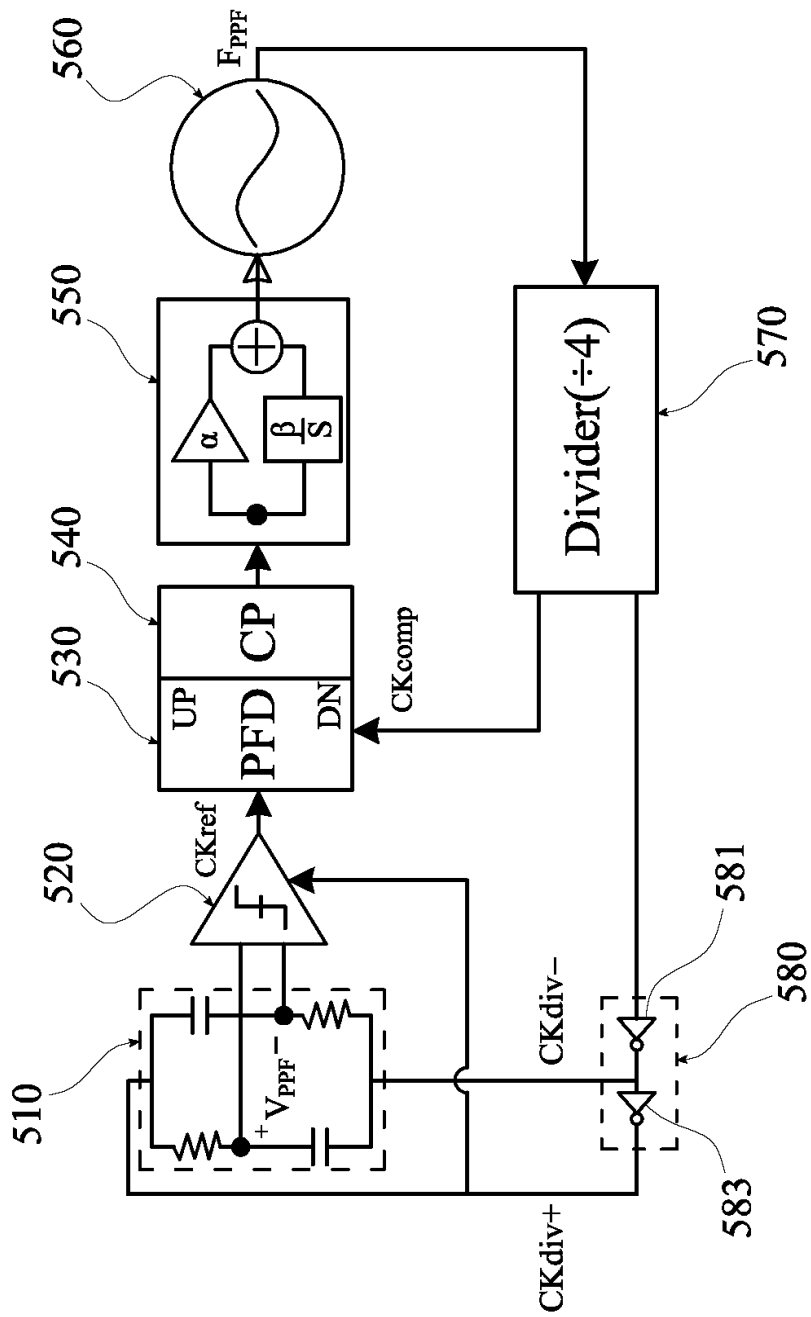
도면4a



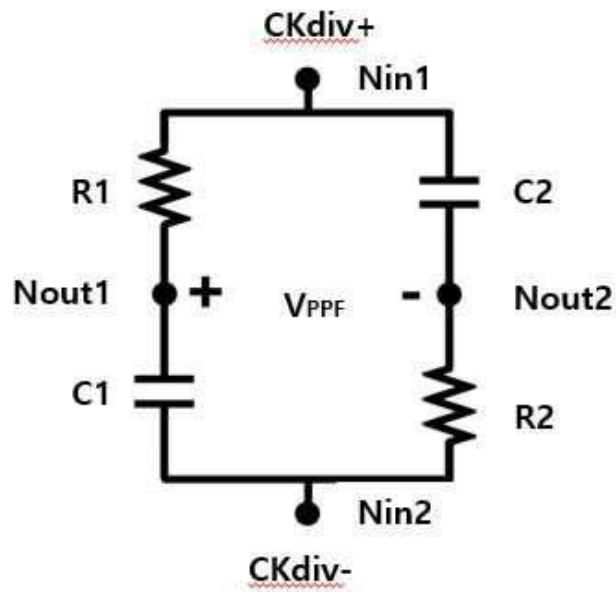
도면4b



도면5

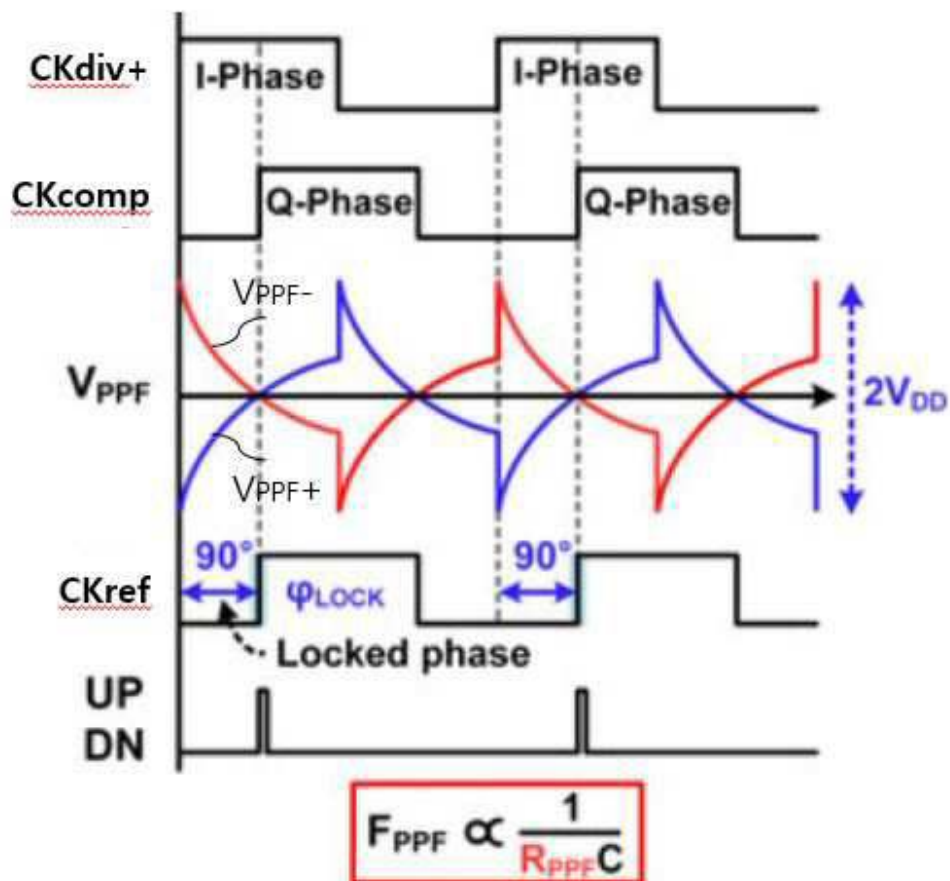


도면6

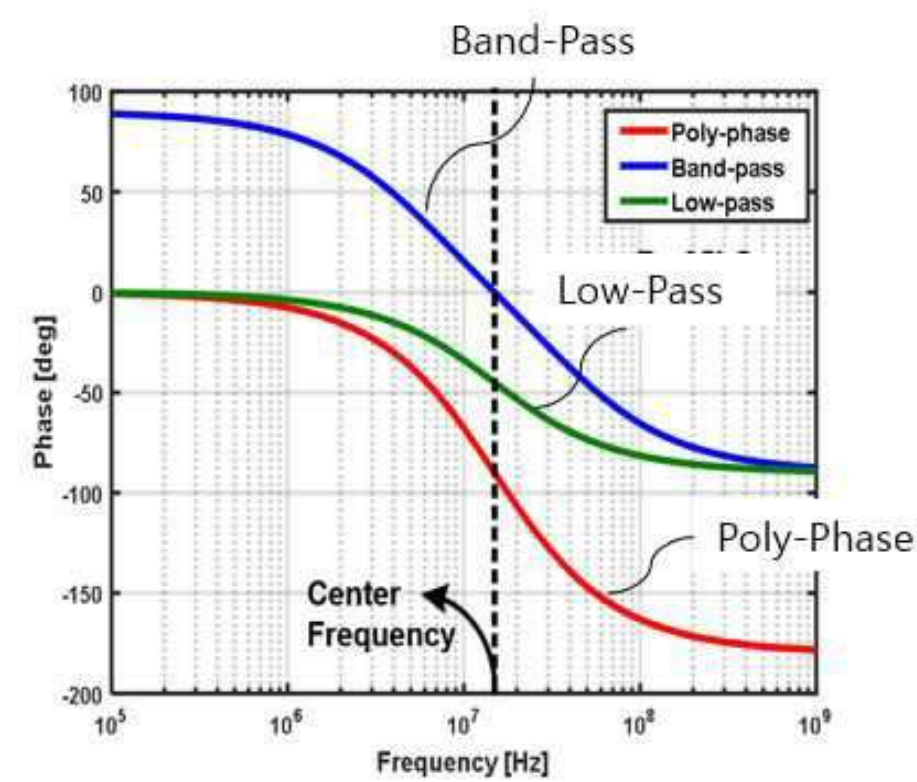


510

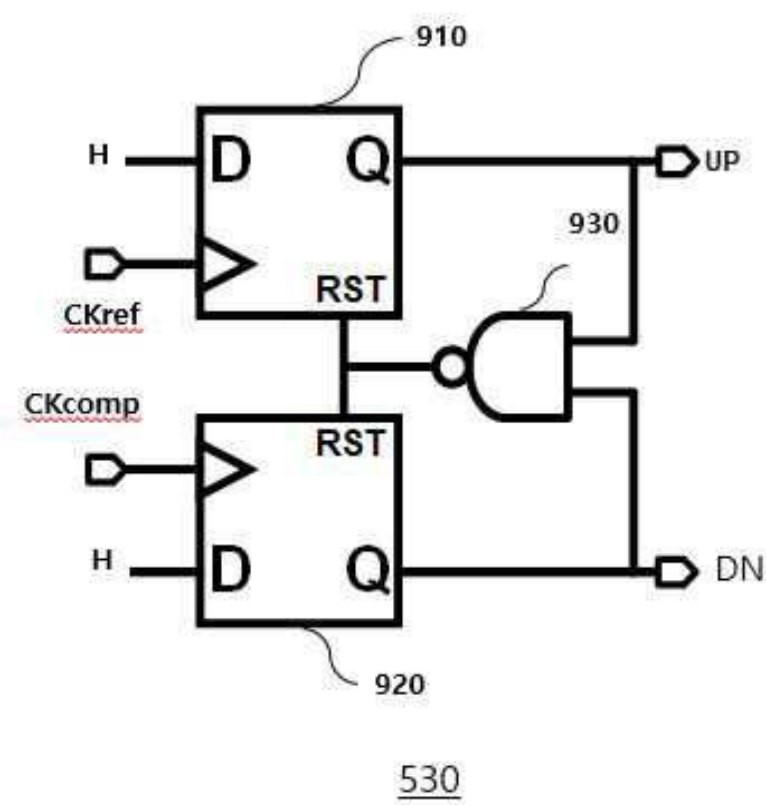
도면7



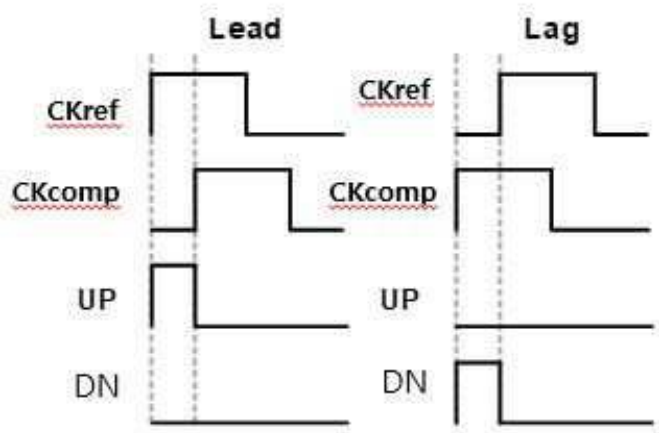
도면8



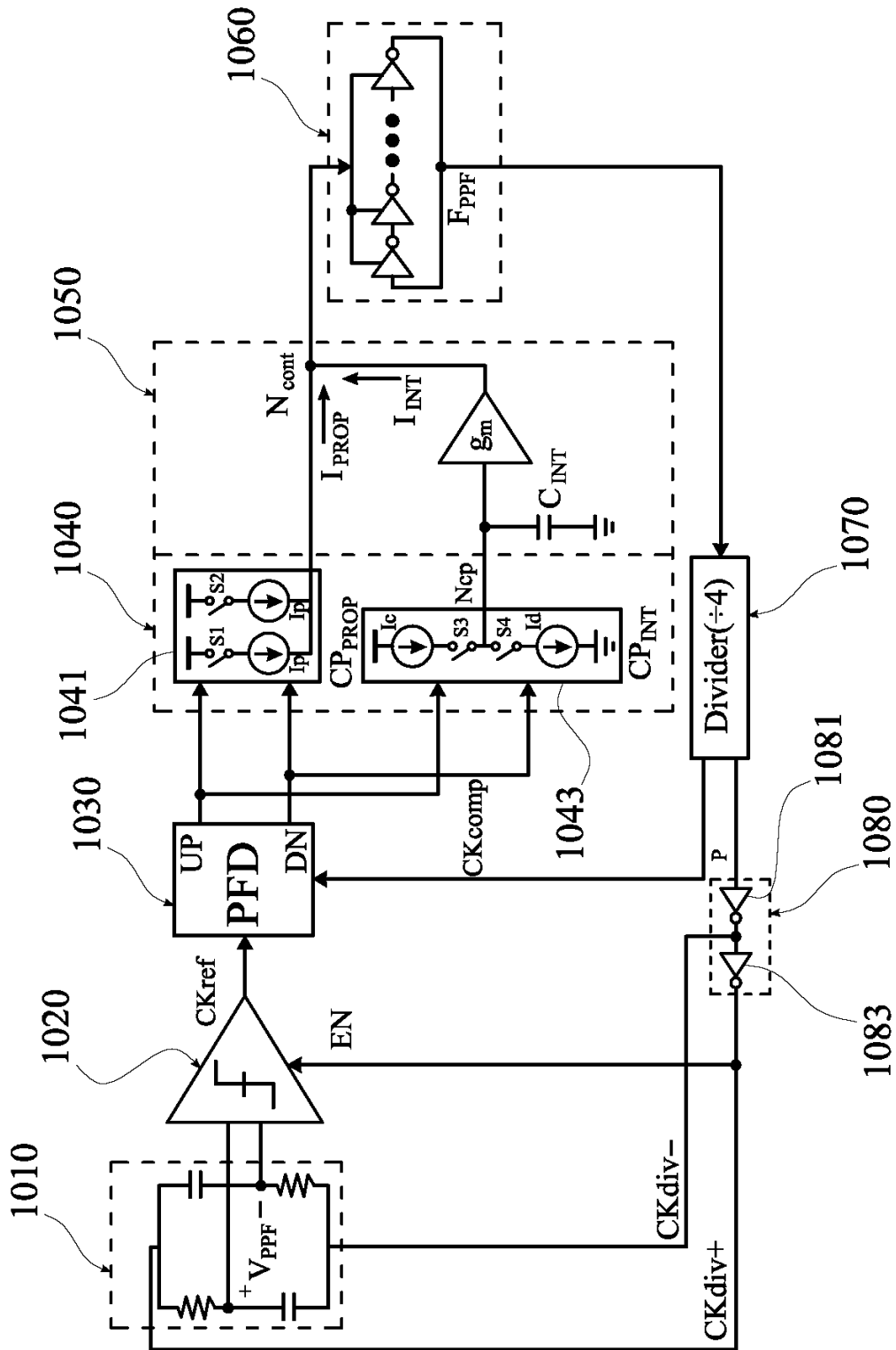
도면9a



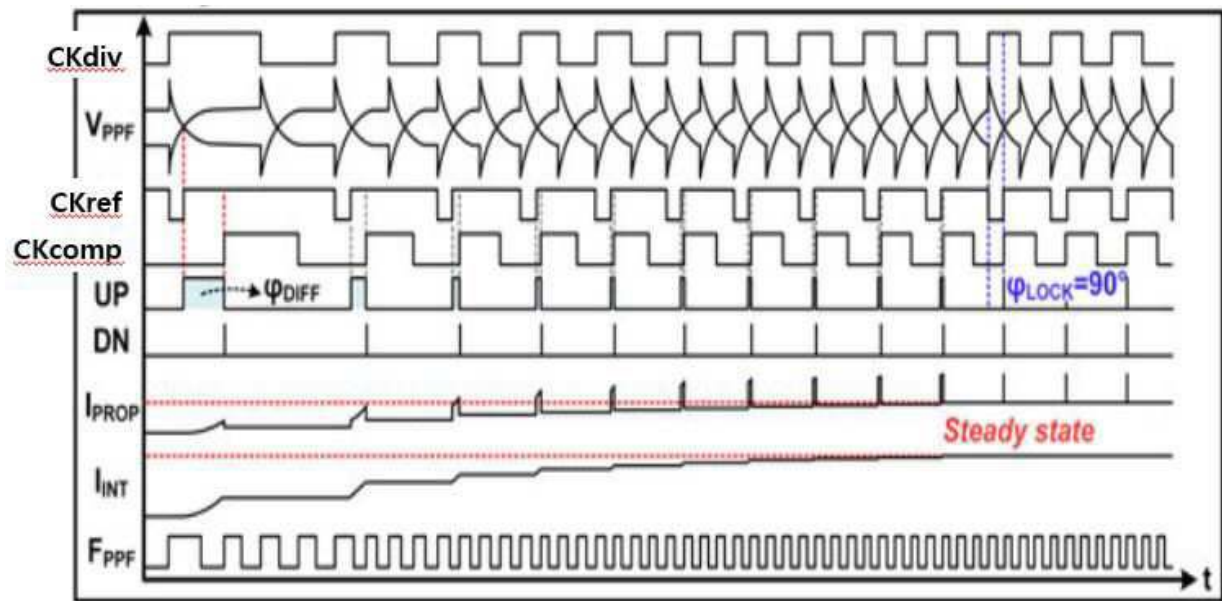
도면9b



도면10a



도면10b



도면11

