



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년10월05일
(11) 등록번호 10-2584852
(24) 등록일자 2023년09월26일

(51) 국제특허분류(Int. Cl.)
H01L 31/0224 (2006.01) H01L 31/18 (2006.01)
(52) CPC특허분류
H01L 31/022425 (2013.01)
H01L 31/18 (2021.01)
(21) 출원번호 10-2021-0108990
(22) 출원일자 2021년08월18일
심사청구일자 2021년08월18일
(65) 공개번호 10-2023-0026858
(43) 공개일자 2023년02월27일
(56) 선행기술조사문헌
KR1020130016846 A*
(뒷면에 계속)

(73) 특허권자
연세대학교 산학협력단
서울특별시 서대문구 연세로 50 (신촌동, 연세대학교)
(72) 발명자
전성찬
서울특별시 종로구 진흥로 438-4, 2-401(구기동, 동진스위트빌라)
박세원
서울특별시 양천구 목동동로 100, 1328동 1201호 (신정동, 목동신시가지아파트13단지)
(뒷면에 계속)
(74) 대리인
특허법인(유한)아이시스

전체 청구항 수 : 총 7 항

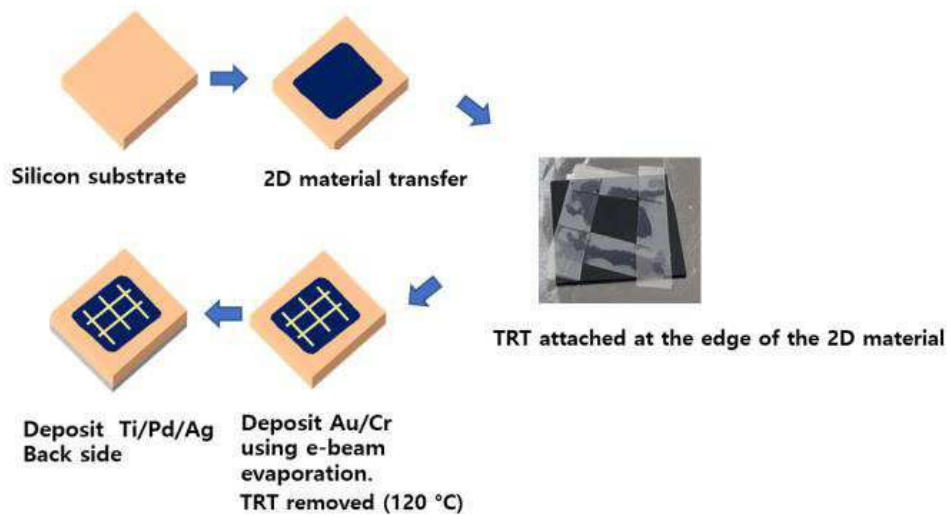
심사관 : 전병식

(54) 발명의 명칭 열박리 테이프를 이용한 태양전지 제조 방법

(57) 요약

본 발명은 실리콘 기판을 제공하는 단계; 상기 기판 상에 이차원 소재를 적층하는 단계; 상기 이차원 소재를 건조하는 단계; 상기 적층된 이차원 소재의 경계에 열박리 부재를 부착하는 단계; 상기 이차원 소재 상에 전극을 부착하는 단계; 및 열을 가하여 열박리 부재를 제거하는 단계를 포함하는 태양전지 제조 방법을 제공할 수 있다.

대표도 - 도2



- | | |
|--|--|
| <p>(52) CPC특허분류
Y02E 10/50 (2020.08)</p> <p>(72) 발명자
하지상
경기도 하남시 미사강변서로 45, 2207동 601호(풍산동, 미사강변동원로얄듀크)
임채광
경기도 안산시 상록구 건지미길 27, 202호(건전동)</p> | <p>(56) 선행기술조사문헌
KR1020170059308 A
KR1020150092047 A
JP2004221149 A
Adam J Watson et al., 2021 2D Mater. 8 032001 (2021.05.03.)공개
*는 심사관에 의하여 인용된 문헌</p> |
|--|--|

이 발명을 지원한 국가연구개발사업

과제고유번호	1415173534
과제번호	20013621
부처명	산업통상자원부
과제관리(전문)기관명	한국산업기술평가관리원
연구사업명	산업기술거점센터육성시범사업(R&D)
연구과제명	초임계 소재 산업기술거점센터
기 여 율	1/4
과제수행기관명	연세대학교 산학협력단
연구기간	2021.03.01 ~ 2021.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호	1711135294
과제번호	2017M3A7B4041988
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	원천기술개발사업
연구과제명	나노 융복합 소재를 이용한 어레이 기반 VOCs 센싱
기 여 율	1/4
과제수행기관명	연세대학교
연구기간	2021.01.01 ~ 2021.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호	1711109897
과제번호	2019R1A2C2090443
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	중견연구자지원사업
연구과제명	비등방성 열전 이온 확산을 통한 필름형 자가 열충전 슈퍼캐패시터
기 여 율	1/4
과제수행기관명	연세대학교
연구기간	2021.03.01 ~ 2022.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호	1485018004
과제번호	ARQ202101038001
부처명	환경부
과제관리(전문)기관명	한국환경산업기술원
연구사업명	환경기술개발사업
연구과제명	유해인자 DB구축 및 IoT기반 공기포집-농축-전처리-상시진단 연계기술개발
기 여 율	1/4
과제수행기관명	연세대학교 산학협력단
연구기간	2021.04.01 ~ 2021.12.31

명세서

청구범위

청구항 1

실리콘 기판을 제공하는 단계;

상기 기판 상에 이차원 소재를 적층하는 단계;

상기 이차원 소재를 건조하는 단계;

상기 이차원 소재 상에 부착될 금속 전극이 상기 이차원 소재 아래에 배치된 상기 실리콘 기판과 접하여 전기적 쇼트가 발생하는 것을 방지하기 위해, 상기 적층된 이차원 소재의 경계를 따라 열박리 부재를 부착하는 단계;

상기 이차원 소재 상에 금속 전극을 부착하는 단계; 및

열을 가하여 열박리 부재를 제거하는 단계를 포함하는 태양전지 제조 방법.

청구항 2

제 1 항에 있어서,

상기 실리콘 기판을 제공하는 단계에는 상기 실리콘 기판에 부착된 실리콘 다이옥사이드를 제거하는 단계를 포함하는 태양 전지 제조 방법.

청구항 3

제 1 항에 있어서,

실리콘 다이옥사이드는 BOE(Buffered Oxide Etch) 용액으로 제거하는 태양전지 제조 방법.

청구항 4

제 1 항에 있어서,

상기 이차원 소재는 그래핀, 플루오르그래핀(fluorographene), 산화그래핀(graphene oxide), 흑린(BP), 전이금속 이칼코겐화합물(transition metal dichalcogenide, TMDC), 전이금속 삼칼코겐화합물(transition metal trichalcogenide, TMTC), metal phosphorous trichalcogenide(MPT), metal monochalcogenide (MMC), 육방정계 질화붕소(hexagonal boron nitride, h-BN), 이황화 몰리브덴(MoS-2), 이황화 텅스텐(WS2), 보론나이트라이드(BN), 보로카노나이트, 맥센 중 어느 하나 이상의 소재로 형성된 태양전지 제조 방법.

청구항 5

제 1 항에 있어서,

상기 이차원 소재를 건조하는 단계는 진공 환경에서 상기 이차원 소재의 수분을 제거하는 것인, 태양전지 제조 방법.

청구항 6

제 1 항에 있어서,

상기 열박리 부재는 열박리 테이프인 태양전지 제조 방법.

청구항 7

제 1 항에 있어서,

상기 열박리 부재를 제거하는 단계는 핫플레이트로 열을 가하여 열박리 부재를 제거하는 태양전지 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 열박리 테이프를 이용한 태양전지 제조 방법에 관한 것이다.

배경 기술

[0002] 태양 전지(太陽電池) 또는 광전지는 태양 에너지를 전기 에너지로 변환할 수 있는 장치를 말한다. P-N 접합면을 가지는 반도체 접합 영역에 금지대폭보다 큰 에너지의 빛이 조사되면 전자와 양공이 발생하여 접합영역에 형성된 내부전기장이 전자는 N형 반도체로, 양공은 P형 반도체로 이동시켜 기전력이 발생한다. N형 반도체, P형 반도체 각각 부착된 전극이 부극과 정극이 되어 직류전류를 취하는 것이 가능해진다. 태양 전지 반도체의 재료로서는 실리콘뿐만 아니라 갈륨비소, 카드뮴텔루르, 황화카드뮴, 인듐인 또는 이 재료들 사이의 복합체를 사용하고 있으나, 일반적으로 실리콘을 사용한다.

발명의 내용

해결하려는 과제

[0003] 기존의 태양전지 제조방법은 포토리소그래피 공정을 거치므로 공정이 복잡하고 많은 시간을 소요할 수 밖에 없다는 문제가 있다

[0004] 이에, 본 발명은 포토리소그래피 공정없이 열박리 테이프를 사용하여 간단하면서 효율이 향상된 태양전지를 제조하기 위한 방법을 제공하는데 목적이 있다.

과제의 해결 수단

[0005] 상기 목적을 달성하기 위해, 본 발명은 실리콘 기판을 제공하는 단계; 상기 기판 상에 이차원 소재를 적층하는 단계; 상기 이차원 소재를 건조하는 단계; 상기 적층된 이차원 소재의 경계에 열박리 부재를 부착하는 단계; 상기 이차원 소재 상에 전극을 부착하는 단계; 및 열을 가하여 열박리 부재를 제거하는 단계를 포함하는 태양전지 제조 방법을 제공한다.

[0006] 또한, 상기 실리콘 기판을 제공하는 단계에는 상기 실리콘 기판에 부착된 실리콘 다이옥사이드를 제거하는 단계를 포함하는 태양전지 제조 방법을 제공한다.

[0007] 또한, 실리콘 다이옥사이드는 BOE(Buffered Oxide Etch) 용액으로 제거하는 태양전지 제조 방법을 제공한다.

[0008] 또한, 상기 이차원 소재의 수분을 제거하는 단계에는 진공 환경에서 제거하는 태양전지 제조 방법을 제공한다.

[0009] 또한, 상기 열박리 부재는 열박리 테이프인 태양전지 제조 방법.

[0010] 또한, 열박리 부재를 제거하는 단계는 핫플레이트로 열을 가하여 열박리 부재를 제거하는 태양전지 제조 방법

발명의 효과

[0011] 본 발명에 따른 태양전지 제조방법은 포토리소그래피 공정 없이 열박리 테이프를 사용하여 간단하면서 효율이 향상된 태양전지를 제조할 수 있다.

도면의 간단한 설명

[0012] 도 1은 본 발명에 따른 태양전지 제조 방법을 단계적으로 나타낸 것이다.

도 2는 본 발명에 따른 태양전지 제조 방법을 개략적으로 나타낸 것이다.

도 3은 본 발명의 태양전지 제조 방법에 따라 제조된 태양전지의 전류-전압 그래프를 빛의 유무에 따라 나타낸 것이다.

도 4는 본 발명의 태양전지 제조 방법에 따라 제조된 태양전지의 실험 결과 값을 나타낸 것이다.

발명을 실시하기 위한 구체적인 내용

- [0013] 이하 설명하는 발명은 다양한 변경을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세하게 설명하고자 한다. 그러나, 이는 이하 설명하는 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 이하 설명하는 기술의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0015] 도 1는 본 발명의 하나의 실시 예에 따른 열박리 테이프를 이용한 태양전지 제조 방법(10)의 구성을 도시한 것이다. 도 1을 참조하여 설명하면, 태양전지 제조 방법(10)에는 실리콘 기판을 제공하는 단계(S1), 상기 기판 상에 이차원 소재를 적층하는 단계(S2), 상기 이차원 소재의 수분을 제거하는 단계(S3), 상기 적층된 이차원 소재의 미리 정해진 범위의 경계에 열박리 부재를 부착하는 단계(S4) 및 전극을 증착하는 단계(S5)를 포함될 수 있다.
- [0016] 본 발명에 따른 태양전지 제조 방법은 포토리소그래피 단계를 포함하지 않는 경우에도 더 쉽고 간단하면서 효율적으로 태양전지를 제작할 수 있다. 기존의 포토리소그래피 단계는 빛의 투과성, 열팽창, 표면의 평탄도 및 내구성 등과 같은 다양한 요소들을 고려해야 하므로 제조 공정이 복잡하고 생산 효율이 떨어지는 문제가 있었다. 본 발명에 따른 태양전지 제조 방법은 포토리소그래피 단계가 불필요 하므로 제조 공정이 단순화되며 큰 폭의 수율이 향상되어 생산단가가 감소될 수 있다.
- [0017] 먼저, 태양전지 제조 방법(10)에는 실리콘 기판을 제공하는 단계를 포함할 수 있다. 실리콘 기판을 제공하는 단계에는 실리콘 기판을 RCA 클리닝 후 실리콘 기판에 부착된 실리콘 다이옥사이드를 제거하는 단계를 포함할 수 있다. 실리콘 다이옥사이드는 실리콘 기판상에 부착된 산화막으로써 통전을 방해하므로 제거가 필요하다. 여기서 실리콘 기판은 SiO_2 층을 포함하는 n-형 실리콘 웨이퍼로 형성될 수 있다.
- [0018] RCA 클리닝 단계는 SC1 단계, SC2 단계 및 초음파 세척 단계를 포함할 수 있다.
- [0019] SC1 단계는 수산화암모늄:과산화수소수:초순수 = 1:1:5의 비로 염기성 혼합용액을 제조하고, 실리콘 기판을 혼합용액에 넣어 70℃ 내지 80℃로 5분 내지 20분 가열하는 단계일 수 있다. SC1 단계는 실리콘 기판에 부착된 유기물과 금속이온을 제거할 수 있고, 표면에 산화막을 형성시킬 수 있다.
- [0020] SC2 단계는 염산:과산화수소수:초순수=1:1:6의 비율로 혼합용액에 넣어 70℃ 내지 80℃로 5분 내지 20분 가열하는 단계일 수 있다. SC2 단계는 알칼리 금속 이온(Al, Fe, Mg 등) 제거할 수 있고, 실리콘 기판 표면에 산화막 형성하여 실리콘 기판의 표면을 보호하도록 할 수 있다.
- [0021] 초음파 세척(Ultrasonic agitation) 단계는 실리콘 기판에 고주파의 진동을 인가하여 실리콘 기판상에 흡착된 오염물질과 실리콘 기판 사이에 공간 생성하여 오염물질을 쉽게 제거할 수 있도록 하는 단계일 수 있다.
- [0022] RCA 클리닝 단계를 거치며 클리닝된 실리콘 기판에는 실리콘 산화막인 실리콘 다이옥사이드가 형성될 수 있고, 형성된 실리콘 다이옥사이드는 에칭(Etching)용액을 이용하여 제거할 수 있다. 에칭용액은 이에 제한되는 것은 아니나 예를 들어, BOE(Buffered Oxide Etch), HF 등 일 수 있다.
- [0023] 실리콘 기판 상에 이차원 소재를 적층하는 단계는 실리콘 다이옥사이드가 제거된 실리콘 기판상에 이차원 소재를 적층하기 위한 단계일 수 있다.
- [0024] 이차원 소재는 이에 제한되는 것은 아니나, 예를 들어, 그래핀, 플루오르그래핀(fluorographene), 산화그래핀(graphene oxide), 흑린(BP), 전이금속 이칼코겐화합물(transition metal dichalcogenide, TMDC), 전이금속 삼칼코겐화합물(transition metal trichalcogenide, TMTC), metal phosphorous trichalcogenide(MPT), metal monochalcogenide (MMC), 육방정계 질화붕소(hexagonal boron nitride, h-BN), 이황화 몰리브덴(MoS-2), 이황화 텅스텐(WS2), 보론나이트라이드(BN), 보로카노나이트, 맥센 등일 수 있다.
- [0025] 이차원 소재를 단계는 이차원 소재를 진공 챔버에 넣어 제거하는 단계일 수 있다. 이차원 소재는 물이 포함된 용액에서 생성되므로 생성된 이차원 소재에 계속적으로 수분이 남아 있는 경우 제조된 태양 전지에 쇼트가 발생되어 태양 전지에 손상을 가할 수 있으므로 이차원 소재의 수분을 제거할 필요가 있다.
- [0026] 이차원 소재는 화학적 기상 증착(chemical vapor deposition, CVD) 방법을 이용하여 성장시킬 수 있다. 기체상태의 화합물을 가열된 고체표면에서 반응 시켜고 생성물을 고체표면에 증착시키는 방법이다.
- [0027] 이차원 소재 층의 제조 방법은 이차원 소재의 핵생성 자리를 제공하는 금속 기판이 준비되는 단계, 상기 금속 기판의 상기 표면에 처리 용액을 제공하여 상기 핵 생성 자리를 개질하는 단계 및 화학 기상 증착법을 통해 상기 금속 기판의 상기 표면 상에 이차원 소재를 증착하는 단계를 포함할 수 있다.

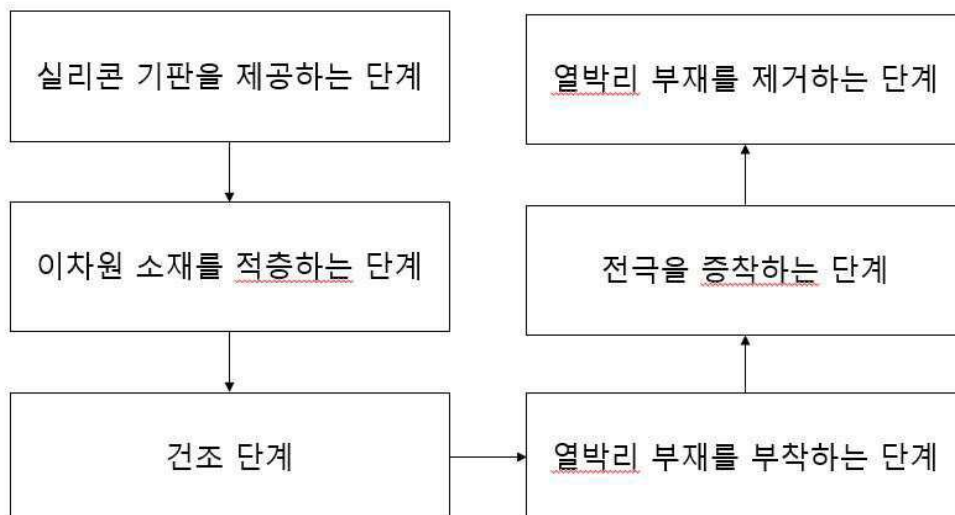
- [0028] 그래핀 층은 메탄 분해 반응($\text{CH}_4 \rightarrow \text{C} + 2\text{H}_2$)으로 생성된 탄소 원자가 상기 금속 기판의 표면 상에 흡착된 뒤 탄소 간 재결합하면서 그래핀이 생성 및 성장하면서 형성될 수 있다. 상기 금속 기판은 상기 그래핀의 성장을 위한 반응의 촉매 역할을 한다. 상기 금속 기판에서 표면 에너지가 높은 영역일수록 상기 그래핀이 성장하기 위한 핵이 생성될 확률이 크다. 상기 핵이 생성되는 영역인 핵생성 자리(nucleation site)를 중심으로 그래핀 결정이 빠르게 성장하고, 상기 핵생성 자리가 많을수록 그래핀 층은 각각의 핵을 중심으로 한 더 작은 결정립(grain)을 갖고, 다결정(polycrystalline) 그래핀 층이 될 수 있다. 반대로 금속 기판의 표면이 갖는 표면 에너지가 낮다면, 상기 핵생성 자리가 감소되고 더 큰 결정립을 갖는 대면적 단결정 그래핀 층이 생성된다.
- [0029] 상기 금속 기판의 표면이 갖는 표면 에너지의 제어를 위하여, 금속 기판의 상기 표면에 처리 용액을 제공하여 상기 표면 특성이 개질될 수 있다(S102). 상기 처리 용액은, 유기 용매, 산성 용액 또는 이들의 혼합 용액을 포함할 수 있다. 일 실시예에서, 상기 산성 용액은 질산 용액, 황산 용액 또는 이들의 혼합물을 포함할 수 있다.
- [0030] 상기 유기 용매는 친수성 유기물 및 소수성 유기물과 모두 결합할 수 있어 양자를 모두 용해할 수 있는, 극성을 가진 것으로 선택함이 바람직하다. 발명의 일 실시예에서, 상기 유기 용매는 메탄올, 에탄올, 이소프로필(isopropyl) 알코올, 아세톤 또는 이들 중 2 이상의 혼합물을 포함할 수 있다. 상기 처리 용액은, 상기 기판에 침지법(dip coating), 스핀 코팅(spin coating), 스프레이 코팅(spray coating), 플로우 코팅(flow coating), 롤러 코팅(roller coating) 및 페인트 브러싱(paint brushing) 중에서 선택된 적어도 하나의 방법에 의해 상기 표면에 제공될 수 있다.
- [0031] 상기 처리 용액을 상기 금속 기판의 표면에 제공함으로써, 상기 표면의 거칠기가 제어되거나 이물질 제거가 수행될 수 있다. 상기 산성 용액을 사용할 경우, 산염기 반응에 의해 금속 원자가 금속 양이온이 되어 상기 산성 용액에 용해된다. 이 때, 상기 금속 기판의 상기 표면에 요철이 있는 경우, 요부의 저부보다 철부의 상부의 용해 속도가 더 크기 때문에, 금속 원자가 철부의 상부에서 더 빨리 제거되어 산염기 반응이 진행될수록 상기 금속 기판의 상기 표면의 단차가 감소될 수 있다. 따라서 산성 용액을 처리하는 시간을 조절함으로써 상기 표면의 거칠기가 용이하게 제어될 수 있다. 일 실시예에서는, 상기 처리 용액에 의해 상기 거칠기의 제어와 함께 이물질의 제거가 동시에 일어날 수도 있다.
- [0032] 상기 금속 기판은 니켈(Ni), 코발트(Co), 철(Fe), 백금(Pt), 금(Au), 알루미늄(Al), 크롬(Cr), 구리(Cu), 마그네슘(Mg), 망간(Mn), 로듐(Rh), 규소(Si), 탄탈럼(Ta), 티타늄(Ti), 텅스텐(W), 우라늄(U), 바나듐(V) 및 지르코늄(Zr)로 구성된 군으로부터 선택되는 1종 또는 선택되는 1종 또는 2종 이상의 합금 또는 혼합물을 포함할 수 있고, 바람직하게 구리로 형성될 수 있다. 상기 금속 기판은 금속 판재 또는 다결정성 금속 박막일 수 있다.
- [0033] 상기 금속 기판의 상기 표면이 개질된 뒤, 화학 기상 증착법(Chemical Vapor Deposition)을 사용하여 상기 금속 기판의 상기 표면 상에 그래핀 층이 증착될 수 있다. 화학 기상 증착법은 AP(Atmospheric Pressure)CVD, LP(Low Pressure)CVD, PE(Plasma Enhanced) CVD, P(Photon)CVD, Laser CVD 중에서 하나 이상의 방법으로, 메탄 분해 반응($\text{CH}_4 \rightarrow \text{C} + 2\text{H}_2$)으로 생성된 탄소 원자를 금속 기판의 표면상에 흡착시킨 뒤 탄소간 재결합을 유도하여 그래핀을 생성 및 성장시킨다.
- [0034] 금속 기판 상면에 그래핀을 형성한 후 그래핀의 상면에는 고분자 층을 증착할 수 있다.
- [0035] 그래핀의 상면에 증착된 고분자층은 폴리메틸실록산(Polydimethylsiloxane, PDMS), 폴리메틸 메타크릴레이트(Poly(methyl methacrylate), PMMA), 폴리비닐알코올(poly(vinyl alcohol), PVA) 또는 로진(Rosin) 등의 고분자로 이루어질 수 있으며, 증착된 고분자층은 구리 기판의 상면에 형성된 그래핀을 지지할 수 있다.
- [0036] 구리 기판, 그래핀 및 고분자층을 포함하는 스택은 과황산암모늄((NH_4) $_2$ S $_2$ O $_8$, APS) 용액으로 에칭될 수 있다. 구리 기판, 그래핀 및 고분자층을 포함하는 스택을 APS 용액에 침지시킴으로써 아래 화학식에 의하여 구리 기판이 제거될 수 있다.
- [0037]
$$\text{S}_2\text{O}_8^{2-} + \text{Cu} \rightarrow 2\text{SO}_4^{2-} + \text{Cu}^{2+}$$
- [0038] 구리 기판이 제거되고, 그래핀 및 고분자층이 포함되는 스택은 실리콘 기판 상면에 배치하여 적층될 수 있다.
- [0039] 고분자층은 아세톤을 이용한 에칭 공정 단계를 통해 제거될 수 있다.
- [0040] 상기의 단계를 통해 얻어진 실리콘 기판과 실리콘 기판 상면에 적층된 그래핀에는 ASP용액 및 아세톤 용액의 수분이 잔존하게 되고, 잔존하는 수분은 태양전지에 전류가 흐르는 경우 쇼트를 발생시킬 수 있으므로 이를 방지할 수 있도록 수분을 건조할 필요가 있다. 수분의 건조는 구리 기판과 구리 기판에 적층된 스택을 진공 챔버에 넣

어 행할 수 있다.

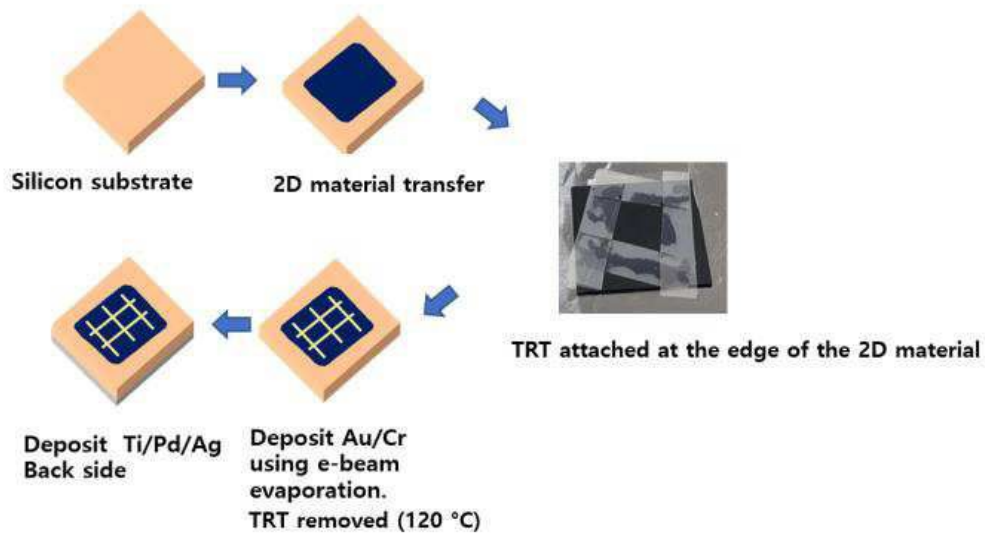
- [0041] 수분이 제거된 실리콘 기판 및 그래핀에 전극을 증착하기 위한 단계는 이차원 소재인 그래핀의 경계를 따라 열박리 부재를 부착하는 단계, 전극을 증착하는 단계, 열박리 부재를 제거하는 단계를 포함할 수 있다.
- [0042] 기존의 태양전지 제조 방법에는 포토리소그래피라는 복잡한 공정을 포함하였으나 본 발명의 태양전지 제조 방법에는 포토리소그래피 공정 대신 열박리 부재를 활용하여 태양전지 제조 공정을 신속하고 간편하게 진행할 수 있다.
- [0043] 열박리 부재는 실리콘 기판 상에 적층된 그래핀의 경계를 따라서 부착될 수 있다. 열박리 부재를 그래핀의 경계를 따라 부착하면 폴리머 소재의 열박리 부재에는 전류가 통하지 않으므로 그래핀의 상면과 실리콘 기판의 하면에 전극이 증착되는 경우 쇼트의 발생을 방지할 수 있다.
- [0044] 열박리 부재는 열박리 테이프(thermal release tape)일 수 있다.
- [0045] 열박리 부재가 부착된 후 Au/Cr과 같은 금속 전극을 그래핀의 상면에 증착하고, Ti/Pd/Ag과 같은 금속을 실리콘 기판 하면에 증착할 수 있다.
- [0046] 부착된 열박리 부재는 핫플레이트를 통해 열을 가하여 제거할 수 있고, 이를 통해 그래핀 상면에 증착된 금속 전극이 실리콘 기판과 접하며 쇼트가 발생하는 문제를 해결할 수 있다.
- [0047] 도 3은 빛의 유무에 따른 태양전지의 전류-전압 그래프를 나타내며, 도 3을 참조하여 설명하면, 빛이 있는 경우 태양전지의 충전율(fill factor) 및 개방전압(V_{oc})가 증가하는 것을 알 수 있다.
- [0048] 도 4는 본 발명에 따른 태양전지 제조 방법으로 제조한 3개의 태양전지 샘플에 대한 빛의 유무에 따른 실험 결과 값을 나타낸 것이다. 각각의 결과값은 각각의 태양전지 샘플이 태양전지로써 작동하며, 고효율의 태양전지를 제조 가능성을 확인할 수 있다.
- [0050] 이상 실시예를 통해 본 기술을 설명하였으나, 본 기술은 이에 제한되는 것은 아니다. 상기 실시예는 본 기술의 취지 및 범위를 벗어나지 않고 수정되거나 변경될 수 있으며, 본 기술분야의 통상의 기술자는 이러한 수정과 변경도 본 기술에 속하는 것임을 알 수 있을 것이다.

도면

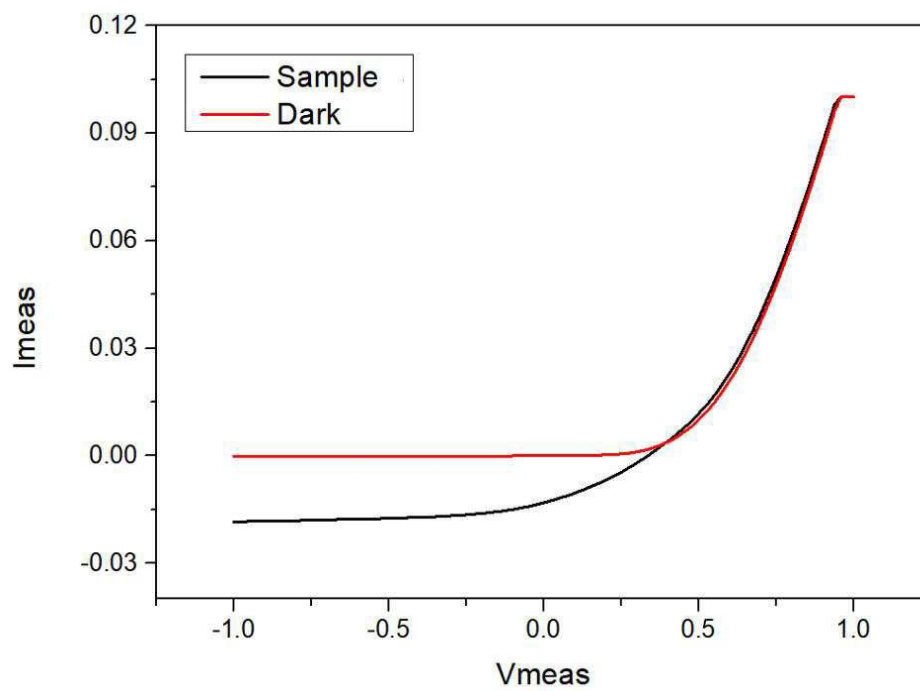
도면1



도면2



도면3



도면4

	Voc (V)	Isc (A)	Jsc (mA/cm2)	Imax (A)	Vmax (V)	Pmax (mW)	Fill Factor	Efficiency (%)
Sample 1 (Dark)	-0.00034	-1E-07	-0.0002	0	NaN	NaN	NaN	NaN
Sample 1 (Light)	0.332459	0.012725	25.45043	0.008763	0.192049	1.682952	39.7804	3.3659
Sample 2 (Dark)	0.000572	8E-08	0.000157	0	NaN	NaN	NaN	NaN
Sample 2 (Light)	0.383525	0.016369	32.73717	0.010589	0.212926	2.254576	35.9137	4.5092
Sample 3 (Dark)	3.63E-05	0	3.59E-06	0	NaN	NaN	NaN	NaN
Sample 3 (Light)	0.283083	0.015563	31.12535	0.008817	0.156821	1.382619	31.3837	2.7652