



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년10월19일
(11) 등록번호 10-2592228
(24) 등록일자 2023년10월17일

(51) 국제특허분류(Int. Cl.)
H02M 7/537 (2006.01) H02M 1/00 (2007.01)
H02M 1/44 (2007.01)
(52) CPC특허분류
H02M 7/537 (2013.01)
H02M 1/0003 (2021.05)
(21) 출원번호 10-2021-0113595
(22) 출원일자 2021년08월27일
심사청구일자 2021년08월27일
(65) 공개번호 10-2023-0031404
(43) 공개일자 2023년03월07일
(56) 선행기술조사문헌
Usman Ali Khan et al., Full-Bridge
Single-Inductor-Based Buck-Boost Inverters,
IEEE Transactions on Power
Electronics(2020.07.23.)
CN203562977 U
KR101312372 B1
US20050270000 A1

(73) 특허권자
연세대학교 산학협력단
서울특별시 서대문구 연세로 50 (신촌동, 연세대
학교)
(72) 발명자
박정욱
서울특별시 강남구 압구정로29길 71, 20동 701호
칸 우스만 알리
송민석
서울특별시 마포구 서강로16길 49, 302호
(74) 대리인
권성현, 유광철, 백두진, 강일신, 김정연

전체 청구항 수 : 총 12 항

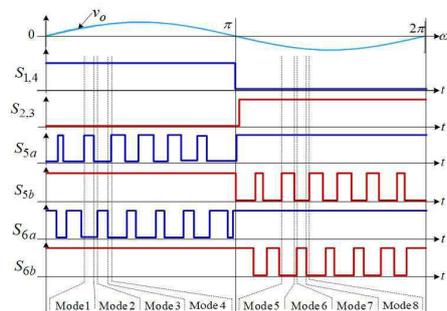
심사관 : 광인구

(54) 발명의 명칭 비절연 벡-부스트 인버터 제어 장치 및 제어 방법

(57) 요약

본 발명의 비절연 벡-부스트 인버터 제어 장치는 상기 비절연 벡-부스트 인버터의 출력 전압의 부호를 판단하고, 상기 판단 결과에 따라 상기 비절연 벡-부스트 인버터 내에 포함된 복수의 스위치의 온/오프(on/off)를 제어 신호의 듀티(duty) 사이클과 관련된 듀티 비에 기초하여 제어하는 제어부를 포함하고, 상기 비절연 벡-부스트 인버터는, 서로 직렬로 연결된 제1 스위치 및 제2 스위치; 상기 제1 스위치 및 상기 제2 스위치와 병렬로 연결되고, 서로 직렬로 연결된 제3 스위치 및 제4 스위치; 상기 제1 스위치 및 상기 제2 스위치 사이의 마디 및 상기 제3 스위치 및 상기 제4 스위치 사이의 마디에 연결된 제1 양방향 스위치 및 제2 양방향 스위치를 포함하고, 상기 제1 양방향 스위치 및 상기 제2 양방향 스위치는 상기 제1 내지 제4 스위치보다 높은 주파수로 동작할 수 있다.

대표도



(52) CPC특허분류
H02M 1/44 (2013.01)

이 발명을 지원한 국가연구개발사업

| | |
|-------------|-------------------------|
| 과제고유번호 | 1711117498 |
| 과제번호 | 2020R1A3B2079407 |
| 부처명 | 과학기술정보통신부 |
| 과제관리(전문)기관명 | 한국연구재단 |
| 연구사업명 | 개인기초연구(과기정통부)(R&D) |
| 연구과제명 | 에너지 대전환 전력망 연구단 |
| 기 여 율 | 1/1 |
| 과제수행기관명 | 연세대학교 |
| 연구기간 | 2021.03.01 ~ 2022.02.28 |

명세서

청구범위

청구항 1

비절연 벽-부스트 인버터 제어 장치에 있어서,

비절연 벽-부스트 인버터의 출력 전압의 부호를 판단하고, 상기 출력 전압에 따라 상기 비절연 벽-부스트 인버터 내에 포함된 복수의 스위치의 온/오프(on/off)를 제어 신호의 듀티(duty) 사이클과 관련된 듀티 비에 기초하여 제어하는 제어부를 포함하고,

상기 비절연 벽-부스트 인버터는,

서로 직렬로 연결된 제1 스위치 및 제2 스위치;

상기 제1 스위치 및 상기 제2 스위치와 병렬로 연결되고, 서로 직렬로 연결된 제3 스위치 및 제4 스위치;

상기 제1 스위치 및 상기 제2 스위치 사이의 마디에 연결된 제1 양방향 스위치와, 상기 제3 스위치 및 상기 제4 스위치 사이의 마디에 연결된 제2 양방향 스위치를 포함하고,

상기 제1 양방향 스위치는 제1 스위치 소자 및 상기 제1 스위치 소자와 직렬 연결된 제2 스위치 소자를 포함하고,

상기 제2 양방향 스위치는 제3 스위치 소자 및 상기 제3 스위치 소자와 직렬 연결된 제4 스위치 소자를 포함하고,

상기 제1 양방향 스위치 및 상기 제2 양방향 스위치는 상기 제1 내지 제4 스위치보다 높은 주파수로 동작하고,

상기 제어부는 상기 출력 전압의 부호가 양인 경우,

상기 제1 스위치, 상기 제4 스위치, 상기 제2 스위치 소자 및 상기 제4 스위치 소자를 온 상태로 동작하게 하고, 상기 제2 스위치 및 상기 제3 스위치를 오프 상태로 동작하게 하고,

상기 비절연 벽-부스트 인버터의 입력 전압과 출력 전압에 따라 생성되는 제1 제어 신호에 기초하여 상기 제1 스위치 소자를 제어하고, 상기 입력 전압과 상기 출력 전압에 따라 생성되는 제2 제어 신호에 기초하여 상기 제3 스위치 소자를 제어하는

비절연 벽-부스트 인버터 제어 장치.

청구항 2

삭제

청구항 3

삭제

청구항 4

제1항에 있어서,

상기 제어부는 상기 제1 제어 신호 및 상기 제2 제어 신호를 각각 제1 듀티 비 및 제2 듀티 비에 기초하여 생성하고,

상기 제1 듀티 비 및 상기 제2 듀티 비는 상기 비절연 벽-부스트 인버터의 상기 입력 전압 및 상기 출력 전압의 비인 변조 지수 및 라인 주파수에 의해서 정해지고,

상기 제1 듀티 비 및 상기 제2 듀티 비의 합은 1인

비절연 벽-부스트 인버터 제어 장치.

청구항 5

제1항에 있어서,

상기 제어부는 상기 출력 전압의 부호가 양인 경우,

상기 제1 스위치 소자가 온 상태이고 상기 제3 스위치 소자가 오프 상태인 경우를 제1 모드로 설정하고,

상기 제1 스위치 소자 및 상기 제3 스위치 소자가 오프 상태인 경우를 제2 모드로 설정하고,

상기 제1 스위치 소자가 오프 상태이고 상기 제3 스위치 소자가 온 상태인 경우를 제3 모드로 설정하고,

상기 제1 모드, 상기 제2 모드, 상기 제3 모드 및 다시 상기 제2 모드가 순차적으로 반복되도록 상기 제1 제어 신호 및 상기 제2 제어 신호를 생성하는

비절연 벽-부스트 인버터 제어 장치.

청구항 6

비절연 벽-부스트 인버터 제어 장치에 있어서,

비절연 벽-부스트 인버터의 출력 전압의 부호를 판단하고, 상기 출력 전압에 따라 상기 비절연 벽-부스트 인버터 내에 포함된 복수의 스위치의 온/오프(on/off)를 제어 신호의 듀티(duty) 사이클과 관련된 듀티 비에 기초하여 제어하는 제어부를 포함하고,

상기 비절연 벽-부스트 인버터는,

서로 직렬로 연결된 제1 스위치 및 제2 스위치;

상기 제1 스위치 및 상기 제2 스위치와 병렬로 연결되고, 서로 직렬로 연결된 제3 스위치 및 제4 스위치;

상기 제1 스위치 및 상기 제2 스위치 사이의 마디에 연결된 제1 양방향 스위치와, 상기 제3 스위치 및 상기 제4 스위치 사이의 마디에 연결된 제2 양방향 스위치를 포함하고,

상기 제1 양방향 스위치는 제1 스위치 소자 및 상기 제1 스위치 소자와 직렬 연결된 제2 스위치 소자를 포함하고,

상기 제2 양방향 스위치는 제3 스위치 소자 및 상기 제3 스위치 소자와 직렬 연결된 제4 스위치 소자를 포함하고,

상기 제1 양방향 스위치 및 상기 제2 양방향 스위치는 상기 제1 내지 제4 스위치보다 높은 주파수로 동작하고,

상기 제어부는 상기 출력 전압의 부호가 음인 경우,

상기 제2 스위치, 상기 제3 스위치, 상기 제1 스위치 소자 및 상기 제3 스위치 소자를 온 상태로 동작하게 하고, 상기 제1 스위치 및 상기 제4 스위치를 오프 상태로 동작하게 하고,

상기 비절연 벽-부스트 인버터의 입력 전압과 출력 전압에 따라 생성되는 제3 제어 신호에 기초하여 상기 제2 스위치 소자를 제어하고, 상기 입력 전압과 상기 출력 전압에 따라 생성되는 제4 제어 신호에 기초하여 상기 제4 스위치 소자를 제어하는

비절연 벽-부스트 인버터 제어 장치.

청구항 7

제6항에 있어서,

상기 제어부는 상기 제3 제어 신호 및 상기 제4 제어 신호를 각각 제3 듀티 비 및 제4 듀티 비에 기초하여 생성

하고,

상기 제3 듀티 비 및 상기 제4 듀티 비는 상기 비절연 벽-부스트 인버터의 상기 입력 전압 및 상기 출력 전압의 비인 변조 지수 및 라인 주파수에 의해서 정해지고,

상기 제3 듀티 비 및 상기 제4 듀티 비의 합은 1인

비절연 벽-부스트 인버터 제어 장치.

청구항 8

제6항에 있어서,

상기 제어부는 상기 출력 전압의 부호가 음인 경우,

상기 제2 스위치 소자가 온 상태이고 상기 제4 스위치 소자가 오프 상태인 경우를 제4 모드로 설정하고,

상기 제2 스위치 소자 및 상기 제4 스위치 소자가 오프 상태인 경우를 제5 모드로 설정하고,

상기 제2 스위치 소자가 오프 상태이고 상기 제4 스위치 소자가 온 상태인 경우를 제6 모드로 설정하고,

상기 제4 모드, 상기 제5 모드, 상기 제6 모드 및 다시 상기 제5 모드가 순차적으로 반복되도록 상기 제3 제어 신호 및 상기 제4 제어 신호를 생성하는

비절연 벽-부스트 인버터 제어 장치.

청구항 9

제1항의 비절연 벽-부스트 인버터 제어 장치에 의해 상기 비절연 벽-부스트 인버터를 제어하는 비절연 벽-부스트 인버터의 제어 방법에 있어서,

상기 비절연 벽-부스트 인버터의 출력 전압의 부호를 판단하는 단계;

상기 출력 전압의 부호에 따라 상기 제1 내지 제4 스위치의 온/오프(on/off)를 제어하는 단계;

상기 출력 전압의 부호에 따라 상기 제1 및 제2 양방향 스위치가 상기 제1 내지 제4 스위치보다 높은 주파수로 동작하도록 상기 제1 및 제2 스위치 소자를 제어하기 위한 제1 및 제2 제어 신호를 생성하는 단계를 포함하는

비절연 벽-부스트 인버터 제어 방법.

청구항 10

제9항에 있어서,

상기 제1 내지 제4 스위치의 온/오프를 제어하는 단계는,

상기 출력 전압의 부호가 양인 경우, 상기 제1 스위치 및 상기 제1 스위치와 병렬 연결된 상기 제4 스위치를 온 상태로 동작하게 하고, 상기 제1 스위치와 직렬 연결된 상기 제2 스위치 및 상기 제4 스위치와 직렬 연결된 상기 제3 스위치를 오프 상태로 동작하게 하는 단계를 포함하는

비절연 벽-부스트 인버터 제어 방법.

청구항 11

제9항에 있어서,

상기 제1 및 제2 제어 신호를 생성하는 단계는,

상기 제1 제어 신호 및 상기 제2 제어 신호를 각각 제어 신호의 듀티(duty) 사이클과 관련된 제1 듀티 비 및 제

2 듀티 비에 기초하여 생성하는 단계를 포함하고,

상기 제1 듀티 비 및 상기 제2 듀티 비는 상기 비절연 벽-부스트 인버터의 입력 전압 및 출력 전압의 비인 변조 지수 및 라인 주파수에 의해서 정해지고,

상기 제1 듀티 비 및 상기 제2 듀티 비의 합은 1인

비절연 벽-부스트 인버터 제어 방법.

청구항 12

제9항에 있어서,

상기 제1 양방향 스위치에 포함된 제1 스위치 소자 및 제2 스위치 소자와 상기 제2 양방향 스위치에 포함된 제3 스위치 소자 및 제4 스위치 소자의 온/오프 동작에 따라 모드를 설정하는 단계를 더 포함하고,

상기 제1 및 제2 제어 신호를 생성하는 단계는, 상기 출력 전압의 부호가 양인 경우,

상기 제1 스위치 소자가 온 상태이고 상기 제3 스위치 소자가 오프 상태인 제1 모드, 상기 제1 스위치 소자 및 상기 제3 스위치 소자가 오프 상태인 제2 모드, 상기 제1 스위치 소자가 오프 상태이고 상기 제3 스위치 소자가 온 상태인 제3 모드 및 다시 상기 제2 모드가 순차적으로 반복되도록 상기 제1 제어 신호 및 상기 제2 제어 신호를 생성하는 단계인

비절연 벽-부스트 인버터 제어 방법.

청구항 13

제9항에 있어서,

상기 제1 양방향 스위치에 포함된 제1 스위치 소자 및 제2 스위치 소자와 상기 제2 양방향 스위치에 포함된 제3 스위치 소자 및 제4 스위치 소자의 온/오프 동작에 따라 모드를 설정하는 단계를 더 포함하고,

상기 제1 및 제2 제어 신호를 생성하는 단계는, 상기 출력 전압의 부호가 음인 경우,

상기 제2 스위치 소자가 온 상태이고 상기 제4 스위치 소자가 오프 상태인 제4 모드, 상기 제2 스위치 소자 및 상기 제4 스위치 소자가 오프 상태인 제5 모드, 상기 제2 스위치 소자가 오프 상태이고 상기 제4 스위치 소자가 온 상태인 제6 모드 및 다시 상기 제5 모드가 순차적으로 반복되도록 상기 제1 제어 신호 및 상기 제2 제어 신호를 생성하는 단계인

비절연 벽-부스트 인버터 제어 방법.

청구항 14

제9항 내지 제13항 중 어느 한 항에 기재된 비절연 벽-부스트 인버터 제어 방법을 실행시키도록 컴퓨터로 판독 가능한 기록 매체에 저장된 컴퓨터 프로그램.

발명의 설명

기술 분야

[0001] 본 발명은 비절연 벽-부스트 인버터 제어 장치 및 제어 방법에 관한 것으로, 보다 상세하게는, 비절연 인버터의 문제인 누설 전류를 해결하고, 동시에 인버터의 출력 전압을 승압 및 강압할 수 있는 제어 장치 및 방법에 관한 것이다.

배경 기술

[0002] 인버터는 DC 입력을 AC 출력으로 변환하는 데 사용되며, 전압 전원 인버터 또는 전류 전원 인버터로 분류될 수

있다. 전압 전원 인버터는 다양한 산업 응용 분야, 특히 재생 가능 에너지 시스템(예를 들어, 태양광 발전 시스템)에 널리 사용된다. 그러나, 태양광 발전 패널의 출력 전압이 음영 및 온도 변화에 영향을 받는 것처럼, 재생 가능 에너지원의 출력 전압은 주위 환경에 따라 크게 변동할 수 있다. 따라서, 변동하는 출력 전압을 조절하려면 인버터 시스템에 벡-부스트 전력 변환 기능이 있어야 한다.

[0003] 부스트 DC-DC 컨버터와 H-브릿지 인버터가 있는 두 단계 벡-부스트 인버터는 출력 전압을 승압 및 강압하여 조절할 수 있다. 그러나, 두 단계 벡-부스트 인버터는 복잡한 제어, 두 단계의 전력 처리 및 낮은 효율성과 같은 문제점이 존재한다. 따라서, 위 문제를 해결할 수 있는 단일 단계의 비절연 벡-부스트 인버터가 필요하다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 일 과제는 고주파에서 동작하는 스위치의 개수를 줄여 누설 전류를 해결하는 인버터 제어 장치 및 방법에 관한 것이다.

[0005] 본 발명의 일 과제는 출력 전압을 승압 및 강압하여 조절할 수 있는 인버터 제어 장치 및 방법에 관한 것이다.

과제의 해결 수단

[0006] 일 실시예에 따른 비절연 벡-부스트 인버터 제어 장치는 비절연 벡-부스트 인버터 제어 장치에 있어서, 상기 비절연 벡-부스트 인버터의 출력 전압의 부호를 판단하고, 상기 판단 결과에 따라 상기 비절연 벡-부스트 인버터 내에 포함된 복수의 스위치의 온/오프(on/off)를 제어 신호의 듀티(duty) 사이클과 관련된 듀티 비에 기초하여 제어하는 제어부를 포함하고, 상기 비절연 벡-부스트 인버터는, 서로 직렬로 연결된 제1 스위치 및 제2 스위치; 상기 제1 스위치 및 상기 제2 스위치와 병렬로 연결되고, 서로 직렬로 연결된 제3 스위치 및 제4 스위치; 상기 제1 스위치 및 상기 제2 스위치 사이의 마디 및 상기 제3 스위치 및 상기 제4 스위치 사이의 마디에 연결된 제1 양방향 스위치 및 제2 양방향 스위치를 포함하고, 상기 제1 양방향 스위치 및 상기 제2 양방향 스위치는 상기 제1 내지 제4 스위치보다 높은 주파수로 동작할 수 있다.

[0007] 여기서, 상기 제1 양방향 스위치는 제1 스위치 소자 및 제2 스위치 소자를 포함하고, 상기 제2 양방향 스위치는 제3 스위치 소자 및 제4 스위치 소자를 포함할 수 있다.

[0008] 여기서, 상기 제어부는 상기 출력 전압의 부호가 양인 경우, 상기 제1 스위치, 상기 제4 스위치, 상기 제2 스위치 소자 및 상기 제4 스위치 소자를 온 상태로 동작하게 하고, 상기 제2 스위치 및 상기 제3 스위치를 오프 상태로 동작하게 하고, 상기 제1 스위치 소자는 제1 제어 신호에 기초하여 제어하고, 상기 제2 스위치 소자는 제2 제어 신호에 기초하여 제어할 수 있다.

[0009] 여기서, 상기 제어부는 상기 제1 제어 신호 및 상기 제2 제어 신호를 각각 제1 듀티 비 및 제2 듀티 비에 기초하여 생성하고, 상기 제1 듀티 비 및 상기 제2 듀티 비는 상기 비절연 벡-부스트 인버터의 입력 전압 및 출력 전압의 비인 변조 지수 및 라인 주파수에 의해서 정해지고, 상기 제1 듀티 비 및 상기 제2 듀티 비의 합은 1일 수 있다.

[0010] 여기서, 상기 제어부는 상기 출력 전압의 부호가 양인 경우, 상기 제1 스위치 소자가 온 상태이고 상기 제3 스위치 소자가 오프 상태인 경우를 제1 모드로 설정하고, 상기 제1 스위치 소자 및 상기 제3 스위치 소자가 오프 상태인 경우를 제2 모드로 설정하고, 상기 제1 스위치 소자가 오프 상태이고 상기 제3 스위치 소자가 온 상태인 경우를 제3 모드로 설정하고, 상기 제1 모드, 상기 제2 모드, 상기 제3 모드 및 다시 상기 제2 모드가 순차적으로 반복되도록 상기 제1 제어 신호 및 상기 제2 제어 신호를 생성할 수 있다.

[0011] 여기서, 상기 제어부는 상기 출력 전압의 부호가 음인 경우, 상기 제2 스위치, 상기 제3 스위치, 상기 제1 스위치 소자 및 상기 제3 스위치 소자를 온 상태로 동작하게 하고, 상기 제1 스위치 및 상기 제4 스위치를 오프 상태로 동작하게 하고, 상기 제2 스위치 소자는 제3 제어 신호에 기초하여 제어하고, 상기 제4 스위치 소자는 제4 제어 신호에 기초하여 제어할 수 있다.

[0012] 여기서, 상기 제어부는 상기 제3 제어 신호 및 상기 제4 제어 신호를 각각 제3 듀티 비 및 제4 듀티 비에 기초하여 생성하고, 상기 제3 듀티 비 및 상기 제4 듀티 비는 상기 비절연 벡-부스트 인버터의 입력 전압 및 출력 전압의 비인 변조 지수 및 라인 주파수에 의해서 정해지고, 상기 제3 듀티 비 및 상기 제4 듀티 비의 합은 1일 수 있다.

- [0013] 여기서, 상기 제어부는 상기 출력 전압의 부호가 음인 경우, 상기 제2 스위치 소자가 온 상태이고 상기 제4 스위치 소자가 오프 상태인 경우를 제4 모드로 설정하고, 상기 제2 스위치 소자 및 상기 제4 스위치 소자가 오프 상태인 경우를 제5 모드로 설정하고, 상기 제2 스위치 소자가 오프 상태이고 상기 제4 스위치 소자가 온 상태인 경우를 제6 모드로 설정하고, 상기 제4 모드, 상기 제5 모드, 상기 제6 모드 및 다시 상기 제5 모드가 순차적으로 반복되도록 상기 제3 제어 신호 및 상기 제4 제어 신호를 생성할 수 있다.
- [0015] 일 실시예에 따른 비절연 벽-부스트 인버터의 제어 방법은 제1 내지 제4 스위치 및 제1 내지 제2 양방향 스위치를 포함하는 비절연 벽-부스트 인버터의 제어 방법에 있어서, 상기 비절연 벽-부스트 인버터의 출력 전압의 부호를 판단하는 단계; 상기 출력 전압의 부호에 따라 상기 제1 내지 제4 스위치의 온/오프(on/off)를 제어하는 단계; 상기 출력 전압의 부호에 따라 상기 제1 내지 제2 양방향 스위치가 상기 제1 내지 제4 스위치보다 높은 주파수로 동작하도록 각각을 제어하는 제1 및 제2 제어 신호를 생성하는 단계를 포함할 수 있다.
- [0016] 여기서, 상기 제1 내지 제4 스위치의 온/오프를 제어하는 단계는, 상기 출력 전압의 부호가 양인 경우, 상기 제1 스위치 및 상기 제1 스위치와 병렬 연결된 상기 제4 스위치를 온 상태로 동작하게 하고, 상기 제1 스위치와 직렬 연결된 상기 제2 스위치 및 상기 제4 스위치와 직렬 연결된 상기 제3 스위치를 오프 상태로 동작하게 하는 단계를 포함할 수 있다.
- [0017] 여기서, 상기 제1 및 제2 제어 신호를 생성하는 단계는, 상기 제1 제어 신호 및 상기 제2 제어 신호를 각각 제어 신호의 듀티(duty) 사이클과 관련된 제1 듀티 비 및 제2 듀티 비에 기초하여 생성하는 단계를 포함하고, 상기 제1 듀티 비 및 상기 제2 듀티 비는 상기 비절연 벽-부스트 인버터의 입력 전압 및 출력 전압의 비인 변조 지수 및 라인 주파수에 의해서 정해지고, 상기 제1 듀티 비 및 상기 제2 듀티 비의 합은 1일 수 있다.
- [0018] 여기서, 상기 제1 양방향 스위치에 포함된 제1 스위치 소자 및 제2 스위치 소자와 상기 제2 양방향 스위치에 포함된 제3 스위치 소자 및 제4 스위치 소자의 온/오프 동작에 따라 모드를 설정하는 단계를 더 포함하고, 상기 제1 및 제2 제어 신호를 생성하는 단계는, 상기 출력 전압의 부호가 양인 경우, 상기 제1 스위치 소자가 온 상태이고 상기 제3 스위치 소자가 오프 상태인 제1 모드, 상기 제1 스위치 소자 및 상기 제3 스위치 소자가 오프 상태인 제2 모드, 상기 제1 스위치 소자가 오프 상태이고 상기 제3 스위치 소자가 온 상태인 제3 모드 및 다시 상기 제2 모드가 순차적으로 반복되도록 상기 제1 제어 신호 및 상기 제2 제어 신호를 생성하는 단계일 수 있다.
- [0019] 여기서, 상기 제1 양방향 스위치에 포함된 제1 스위치 소자 및 제2 스위치 소자와 상기 제2 양방향 스위치에 포함된 제3 스위치 소자 및 제4 스위치 소자의 온/오프 동작에 따라 모드를 설정하는 단계를 더 포함하고, 상기 제1 및 제2 제어 신호를 생성하는 단계는, 상기 출력 전압의 부호가 음인 경우, 상기 제2 스위치 소자가 온 상태이고 상기 제4 스위치 소자가 오프 상태인 제4 모드, 상기 제2 스위치 소자 및 상기 제4 스위치 소자가 오프 상태인 제5 모드, 상기 제2 스위치 소자가 오프 상태이고 상기 제4 스위치 소자가 온 상태인 제6 모드 및 다시 상기 제5 모드가 순차적으로 반복되도록 상기 제1 제어 신호 및 상기 제2 제어 신호를 생성하는 단계일 수 있다.
- [0020] 여기서, 상기 비절연 벽-부스트 인버터 제어 방법을 실행시키도록 컴퓨터로 관독 가능한 기록 매체에 저장된 컴퓨터 프로그램이 제공될 수 있다.

발명의 효과

- [0021] 본 발명의 일 실시예에 따르면 고주파에서 동작하는 스위치의 개수를 감소시켜 누설 전류를 해결하는 인버터 제어 장치 및 방법이 제공될 수 있다.
- [0022] 본 발명의 일 실시예에 따르면 출력 전압을 승압 및 강압하여 조절할 수 있는 인버터 제어 장치 및 방법이 제공될 수 있다.

도면의 간단한 설명

- [0023] 도 1은 변압기가 없는 단일 단계 그리드가 연결된 태양광 발전 인버터를 나타낸 도면이다.
- 도 2는 본원 발명의 일 실시예에 따른 인버터 회로를 나타낸 도면이다.
- 도 3은 본원 발명의 일 실시예에 따른 인버터 제어 장치의 인버터 스위칭 방법을 나타낸 타이밍도이다.
- 도 4는 본원 발명의 일 실시예에 따른 인버터의 단순화된 회로를 나타낸 도면이다.

도 5는 본원 발명의 인버터의 제어 신호 입력을 위한 블록 다이어그램을 나타낸 도면이다.

도 6은 출력 전압의 부호가 양인 경우 인버터의 모드에 따른 회로를 나타낸 도면이다.

도 7은 출력 전압의 부호가 음인 경우 인버터의 모드에 따른 회로를 나타낸 도면이다.

도 8은 인버터의 부스트 동작에서의 시뮬레이션 결과를 나타낸 그래프이다.

도 9는 인버터의 벡 동작에서의 시뮬레이션 결과를 나타낸 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0024] 본 명세서에 기재된 실시예는 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 본 발명의 사상을 명확히 설명하기 위한 것이므로, 본 발명이 본 명세서에 기재된 실시예에 한정되는 것은 아니며, 본 발명의 범위는 본 발명의 사상을 벗어나지 아니하는 수정에 또는 변형예를 포함하는 것으로 해석되어야 한다.
- [0025] 본 명세서에서 사용되는 용어는 본 발명에서의 기능을 고려하여 가능한 현재 널리 사용되고 있는 일반적인 용어를 선택하였으나 이는 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자의 의도, 관례 또는 새로운 기술의 출현 등에 따라 달라질 수 있다. 다만, 이와 달리 특정한 용어를 임의의 의미로 정의하여 사용하는 경우에는 그 용어의 의미에 관하여 별도로 기재할 것이다. 따라서 본 명세서에서 사용되는 용어는 단순한 용어의 명칭이 아닌 그 용어가 가진 실질적인 의미와 본 명세서의 전반에 걸친 내용을 토대로 해석되어야 한다.
- [0026] 본 명세서에 첨부된 도면은 본 발명을 용이하게 설명하기 위한 것으로 도면에 도시된 형상은 본 발명의 이해를 돕기 위하여 필요에 따라 과장되어 표시된 것일 수 있으므로 본 발명이 도면에 의해 한정되는 것은 아니다.
- [0027] 본 명세서에서 본 발명에 관련된 공지의 구성 도는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에 이에 관한 자세한 설명은 필요에 따라 생략하기로 한다.
- [0029] 도 1은 변압기가 없는 단일 단계 그리드가 연결된 태양광 발전 인버터를 나타낸 도면이다.
- [0030] 도 1을 참조하면, DC 입력을 AC 출력으로 변환하는 계통 연계형 인버터는 태양광 패널 및 그리드와 연결될 수 있다. 계통 연계형 인버터는 일반적으로 직접적인 송전, 배전 및 소비에 적용될 수 있다.
- [0031] 인버터는 절연형 인버터 및 비절연형 인버터로 분류될 수 있다. 절연형 인버터는 누설 전류 감소 측면에서 유리하지만, 저주파 또는 고주파 변압기가 필요하다는 문제가 존재한다.
- [0032] 저주파 변압기는 부피가 매우 커서 인버터의 전력 밀도가 낮아지며, 고주파 변압기는 비교적 부피가 작고 비용이 적게 들지만, 다양한 컨버터 단계로 인해 효율이 낮다. 따라서, 태양광 발전 시설에는 변압기가 필요 없는 비절연형 인버터가 유리할 수 있다.
- [0033] 그러나, 변압기가 없는 비절연형 인버터는 누설 전류와 관련된 문제가 존재한다. 도 1에 도시된 바와 같이, 누설 전류(I_{leakage})는 기생 커패시터(C_p)를 통해 태양광 어레이와 그리드 사이를 순환한다. 상기 누설 전류로 인해 시스템 신뢰성 및 효율성이 저하될 수 있으며, 전파 방해(EMI: Electromagnetic Interference) 및 전기 안전과 관련된 문제가 발생할 수 있다.
- [0034] 위 문제와 관련해, 종래는 누설 전류를 다루기 위해 다양한 토폴로지가 제안되었다. 그러나, 해당 토폴로지들은 인버터의 출력 전압에 대해 강압 동작만을 수행하고, 승압 및 강압 동작을 모두 수행하기는 어렵다.
- [0035] 따라서, 본원 발명은 비절연형 인버터의 누설 전류 문제를 해결할 수 있고, 태양광 발전 패널의 환경에 따라 유동적으로 인버터의 출력 전압을 승압 및 강압하는 벡-부스트 전력 변환 기능을 가진 비절연형 벡-부스트 인버터(이하, 인버터)를 제안한다.
- [0037] 도 2는 본원 발명의 일 실시예에 따른 인버터 회로를 나타낸 도면이다.
- [0038] 도 2를 참조하면, 본원 발명의 일 실시예에 따른 인버터 회로는 복수의 스위치를 포함할 수 있다. 인버터 회로는 라인 주파수에서 동작하는 4개의 스위치(S1, S2, S3 및 S4)와 고주파에서 동작하는 2개의 양방향 스위치(Sa 및 Sb)를 포함할 수 있다. 이때, 라인 주파수는 인버터와 연계된 계통의 주파수일 수 있다.
- [0039] 본원 발명의 인버터는 고주파에서 동작하는 스위치의 개수가 2개로 비교적 적기 때문에, 종래의 인버터 토폴로지보다 전력 손실을 크게 줄일 수 있다. 즉, 모든 스위치가 고주파에서 동작하는 종래의 토폴로지보다 고주파에서 동작하는 스위치의 개수가 적기 때문에, 스위치 간 상호 작용에 의한 전파 방해(EMI)가 감소하여, 전력 손실

을 줄일 수 있다.

- [0040] 인버터 회로에서, 제1 스위치(S1) 및 제2 스위치(S2)는 서로 직렬로 연결되어 있다. 또한, 제3 스위치(S3) 및 제4 스위치(S4)는 서로 직렬로 연결되어 있다. 제1 스위치(S1)와 제2 스위치(S2) 및 제3 스위치(S3)와 제4 스위치(S4)는 서로 병렬로 연결되어 있다.
- [0041] 인버터 회로에서, 제1 스위치(S1)와 제2 스위치(S2) 사이의 마디 및 제3 스위치(S3)와 제4 스위치(S4) 사이의 마디에는 제1 양방향 스위치(Sa) 및 제2 양방향 스위치(Sb)를 포함하는 회로단이 연결될 수 있다. 따라서, 본원 발명의 토폴로지는 풀브릿지 토폴로지 또는 H-브릿지 토폴로지의 일종일 수 있다.
- [0042] 제1 스위치(S1) 내지 제4 스위치(S4)는 각각 스위치 소자 1개와 스위치 소자와 역병렬 연결된 다이오드 1개를 포함할 수 있다.
- [0043] 도 1에는 양방향 스위치(Sa, Sb)가 간단하게 도시되어 있으나, 제1 양방향 스위치(Sa) 및 제2 양방향 스위치(Sb)는 각각 스위치 소자 2개와 다이오드 2개를 포함할 수 있다. 양방향 스위치(Sa, Sb)에 포함된 다이오드는 각각 스위치 소자와 역병렬 연결되어 있을 수 있다.
- [0044] 이때, 제1 양방향 스위치(Sa)에 포함된 제1 스위치 소자에 연결된 제1 다이오드의 방향은 제1 양방향 스위치(Sa)에 포함된 제2 스위치 소자에 연결된 제2 다이오드의 방향과 반대일 수 있다. 제2 양방향 스위치에 포함된 다이오드의 방향도 마찬가지이다.
- [0045] 양방향 스위치(Sa, Sb)에 대한 자세한 회로는 이하의 도 4, 도 6 및 도 7을 보면 알 수 있다.
- [0046] 인버터 회로는 두개의 인덕터(L0, L1), 디커플링 커패시터(C1) 및 출력 필터 커패시터(C0)를 포함할 수 있다. 이때, 두개의 인덕터(L0, L1)는 양단에 동일한 전압을 가지므로, 자기적으로 결합될 수 있다.
- [0047] 또한, 본원 발명의 인버터는 출력 인덕터(L0)를 포함하고 있어, 출력 필터 커패시터(C0)가 없더라도 출력 전압과 전류를 연속적으로 유지할 수 있다. 출력 필터 커패시터(C0)의 전압(V0)은 인버터의 출력 전압으로, 인버터의 AC 출력 전압은 그리드 또는 AC 부하의 전압일 수 있다.
- [0048] 따라서, 본원 발명의 인덕터는 전류를 연속적으로 출력할 수 있고, 회로의 전류가 양방향으로 흐를 수 있다. 또한, 기존의 인버터는 무효 전력을 소멸시켰으나, 본원 발명의 인버터는 해당 구조로 인해 무효 전력도 흐를 수 있다.
- [0050] 도 3은 본원 발명의 일 실시예에 따른 인버터 제어 장치의 인버터 스위칭 방법을 나타낸 타이밍도이다. 인버터 제어 장치의 처리는 내부의 제어부(프로세서)에 의해 수행될 수 있다. 이때, 제어부는 인버터의 마이크로 컨트롤 유닛(MCU)일 수 있다. 구체적으로, 제어부는 인버터에 제어 신호를 인가하는 로직 회로 동일 수 있다.
- [0051] 도 3을 참조하면, 본원 발명의 인버터 제어 장치는 출력 전압의 부호에 따라 인버터 회로의 복수의 스위치들을 제어할 수 있다.
- [0052] 인버터 제어 장치에 포함된 제어부의 인버터 제어 방법은 다음과 같다. 인버터 제어 방법은 출력 전압의 부호를 판단하는 단계, 출력 전압의 부호에 따라 제1 스위치(S1) 내지 제4 스위치(S4)의 온/오프를 제어하는 단계 및 출력 전압의 부호에 따라 제1 양방향 스위치(Sa) 및 제2 양방향 스위치(Sb)를 제어하는 제어 신호를 생성하는 단계를 포함할 수 있다.
- [0053] 먼저, 제어부는 출력 전압의 부호를 판단할 수 있다. 제어부는 타이밍에 대해 출력 전압의 부호가 양인 경우(양의 반주기)와 출력 전압의 부호가 음인 경우(음의 반주기)로 나눌 수 있다.
- [0054] 출력 전압의 부호가 양인 양의 반주기에는, 제어부는 제1 스위치(S1) 및 제4 스위치(S4)를 온 상태로 동작하도록 제어할 수 있다. 또한 이때, 제어부는 제2 스위치(S2) 및 제3 스위치(S3)를 오프 상태로 동작하도록 제어할 수 있다.
- [0055] 또한 양의 반주기에서, 제어부는 제1 양방향 스위치(Sa)에 포함된 제1 스위치 소자(S5a) 및 제2 스위치 소자(S5b)와 제2 양방향 스위치(Sb)에 포함된 제3 스위치 소자(S6a) 및 제4 스위치 소자(S6b)를 제어할 수 있다.
- [0056] 구체적으로, 제어부는 제1 스위치 소자(S5a)는 제1 제어 신호에 의해 동작하도록 제어하고, 제2 스위치 소자(S5b)는 온 상태로 동작하도록 제어할 수 있다. 또한, 제어부는 제3 스위치 소자(S6a)는 제2 제어 신호에 의해 동작하도록 제어하고, 제4 스위치 소자(S6b)는 온 상태로 동작하도록 제어할 수 있다.
- [0057] 즉, 양의 반주기에서 제어부는 제1 스위치(S1), 제4 스위치(S4), 제2 스위치 소자(S5b) 및 제4 스위치 소자

(S6b)를 온 상태로 동작하도록 제어하고, 제2 스위치(S2) 및 제3 스위치(S3)를 오프 상태로 동작하도록 제어할 수 있다. 또한, 제어부는 제1 스위치 소자(S5a) 및 제3 스위치 소자(S6a)는 각각의 제어 신호에 의해 동작하도록 제어할 수 있다.

[0058] 이때, 제어부는 제1 스위치 소자(S5a) 및 제3 스위치 소자(S6a)의 온/오프 상태에 따라 모드를 구분할 수 있다.

[0059] 예를 들어, 제어부는 제1 스위치 소자(S5a)가 온 상태이고, 제3 스위치 소자(S6a)가 오프 상태인 경우를 제1 모드로 설정할 수 있다. 구체적으로, 제어부는 일정 주기 내에서, 제1 스위치 소자(S5a)가 오프 상태였다가 온 상태로 전환되는 순간부터 제1 스위치 소자(S5a)가 다시 오프 상태로 전환되는 순간 까지를 제1 모드로 설정할 수 있다.

[0060] 또한, 제어부는 제1 스위치 소자(S5a) 및 제3 스위치 소자(S6a)가 모두 오프 상태인 경우를 제2 모드로 설정할 수 있다. 구체적으로, 제어부는 일정 주기 내에서, 제1 스위치 소자(S5a)가 온 상태였다가 오프 상태로 전환되는 순간부터 제3 스위치 소자(S6a)가 오프 상태였다가 온 상태로 전환되는 순간까지를 제2 모드로 설정할 수 있다.

[0061] 또한, 제어부는 제1 스위치 소자(S5a)가 오프 상태이고, 제3 스위치 소자(S6a)가 온 상태인 경우를 제3 모드로 설정할 수 있다. 구체적으로, 제어부는 일정 주기 내에서, 제3 스위치 소자(S6a)가 오프 상태였다가 온 상태로 전환되는 순간부터 제3 스위치 소자(S6a)가 다시 오프 상태로 전환되는 순간 까지를 제3 모드로 설정할 수 있다.

[0062] 또한, 제어부는 제1 스위치 소자(S5a) 및 제3 스위치 소자(S6a)가 모두 오프 상태인 경우를 제4 모드로 설정할 수 있다. 구체적으로, 제어부는 일정 주기 내에서, 제3 스위치 소자(S6a)가 온 상태였다가 오프 상태로 전환되는 순간부터 제1 스위치 소자(S5a)가 오프 상태였다가 온 상태로 전환되는 순간까지를 제4 모드로 설정할 수 있다. 이때, 제4 모드는 실질적으로 제2 모드와 동일한 모드일 수 있다.

[0063] 제어부는 제1 모드 - 제2 모드 - 제3 모드 - 제4 모드(제2 모드)의 패턴이 반복되도록 인버터를 제어할 수 있다. 즉, 제어부는 제1 모드, 제2 모드, 제3 모드 그리고 제2 모드의 패턴이 반복되도록 제1 스위치 소자(S5a) 및 제3 스위치 소자(S6a)에 대한 제어 신호를 생성할 수 있다.

[0064] 구체적인 예를 들어, 위 패턴이 반복되기 위해서는 제1 스위치 소자(S5a)가 오프되는 구간의 길이가 제3 스위치 소자(S6a)가 온 되는 구간의 길이보다 길어야 할 수 있다.

[0065] 또한 예를 들어, 위 패턴이 반복되기 위해서는 제1 스위치 소자(S5a)가 온 되는 구간의 길이가 제3 스위치 소자(S6a)가 오프 되는 구간의 길이보다 짧아야 할 수 있다.

[0066] 즉, 제어부는 어느 하나의 스위치 소자가 온 되는 구간의 길이가 다른 하나의 스위치 소자가 오프 되는 구간의 길이보다 짧도록 제1 스위치 소자(S5a)에 대한 제1 제어 신호 및 제2 스위치 소자(S6a)에 대한 제2 제어 신호를 생성할 수 있다.

[0067] 제어부에 의해 양의 반주기에서 상기 제1 모드, 제2 모드, 제3 모드 및 제4 모드가 출력 전압이 0일때까지 반복될 수 있다.

[0068] 양의 반주기에서, 제어부는 다음과 같은 식을 따라 제어 신호를 생성할 수 있다. 아래 식 1 및 식 2는 제어 신호의 듀티(duty) 사이클과 관련된 듀티 비(ratio)를 나타낸 식이다.

[0069] [식 1]

$$d_{SSa} = \frac{M \sin(\omega t)}{M \sin(\omega t) + 1}$$

[0071] [식 2]

$$d_{S6a} = 1 - d_{SSa} = \frac{1}{M \sin(\omega t) + 1}$$

$$M = \frac{V_o}{V_{in}} \quad (\omega = 2\pi f, f : \text{라인주파수, 변조 지수})$$

- [0074] 구체적으로, 제어부는 식 1에 기초하여 제1 스위치 소자(S5a)를 제어하는 제1 제어 신호를 생성할 수 있고, 식 2에 기초하여 제3 스위치 소자(S6a)를 제어하는 제2 제어 신호를 생성할 수 있다. 이때, 원하는 V0에 따라 변조 지수를 다르게 설정할 수 있다.
- [0075] 제어부의 제어 신호 생성에 대해서는 도 5에 자세하게 도시되어 있다.
- [0077] 출력 전압의 부호가 음인 음의 반주기에는, 제어부는 제2 스위치(S2) 및 제3 스위치(S3)를 온 상태로 동작하도록 제어할 수 있다. 또한 이때, 제1 스위치(S1) 및 제4 스위치(S4)를 오프 상태로 동작하도록 제어할 수 있다.
- [0078] 또한 음의 반주기에서, 제어부는 제1 양방향 스위치(Sa)에 포함된 제1 스위치 소자(S5a) 및 제2 스위치 소자(S5b)와 제2 양방향 스위치(Sb)에 포함된 제3 스위치 소자(S6a) 및 제4 스위치 소자(S6b)를 제어할 수 있다.
- [0079] 구체적으로, 제어부는 제1 스위치 소자(S5a)는 온 상태로 동작하도록 제어하고, 제2 스위치 소자(S5b)는 제3 제어 신호에 의해 동작하도록 제어할 수 있다. 또한, 제어부는 제3 스위치 소자(S6a)는 온 상태로 동작하도록 제어하고, 제4 스위치 소자(S6b)는 제4 제어 신호에 의해 동작하도록 제어할 수 있다.
- [0080] 즉, 음의 반주기에서 제어부는 제2 스위치(S2), 제3 스위치(S3), 제1 스위치 소자(S5a) 및 제3 스위치 소자(S6a)를 온 상태로 동작하도록 제어하고, 제1 스위치(S1) 및 제4 스위치(S4)를 오프 상태로 동작하도록 제어할 수 있다. 또한, 제어부는 제2 스위치 소자(S5b) 및 제4 스위치 소자(S6b)는 각각의 제어 신호에 의해 동작하도록 제어할 수 있다.
- [0081] 이때, 제어부는 제2 스위치 소자(S5b) 및 제4 스위치 소자(S6b)의 온/오프 상태에 따라 모드를 구분할 수 있다.
- [0082] 예를 들어, 제어부는 제2 스위치 소자(S5b)가 온 상태이고, 제4 스위치 소자(S6b)가 오프 상태인 경우를 제5 모드로 설정할 수 있다. 구체적으로, 제어부는 일정 주기 내에서, 제2 스위치 소자(S5b)가 오프 상태였다가 온 상태로 전환되는 순간부터 제2 스위치 소자(S5b)가 다시 오프 상태로 전환되는 순간 까지를 제5 모드로 설정할 수 있다.
- [0083] 또한, 제어부는 제2 스위치 소자(S5b) 및 제4 스위치 소자(S6b)가 모두 오프 상태인 경우를 제6 모드로 설정할 수 있다. 구체적으로, 제어부는 일정 주기 내에서, 제2 스위치 소자(S5b)가 온 상태였다가 오프 상태로 전환되는 순간부터 제4 스위치 소자(S6b)가 오프 상태였다가 온 상태로 전환되는 순간까지를 제6 모드로 설정할 수 있다.
- [0084] 또한, 제어부는 제2 스위치 소자(S5b)가 오프 상태이고, 제4 스위치 소자(S6b)가 온 상태인 경우를 제7 모드로 설정할 수 있다. 구체적으로, 제어부는 일정 주기 내에서, 제4 스위치 소자(S6b)가 오프 상태였다가 온 상태로 전환되는 순간부터 제4 스위치 소자(S6b)가 다시 오프 상태로 전환되는 순간 까지를 제7 모드로 설정할 수 있다.
- [0085] 또한, 제어부는 제2 스위치 소자(S5b) 및 제4 스위치 소자(S6b)가 모두 오프 상태인 경우를 제8 모드로 설정할 수 있다. 구체적으로, 제어부는 일정 주기 내에서, 제4 스위치 소자(S6b)가 온 상태였다가 오프 상태로 전환되는 순간부터 제2 스위치 소자(S5b)가 오프 상태였다가 온 상태로 전환되는 순간까지를 제8 모드로 설정할 수 있다. 이때, 제8 모드는 실질적으로 제6 모드와 동일한 모드일 수 있다.
- [0086] 제어부는 제5 모드 - 제6 모드 - 제7 모드 - 제8 모드(제6 모드)의 패턴이 반복되도록 인버터를 제어할 수 있다. 즉, 제어부는 제5 모드, 제6 모드, 제7 모드 그리고 제6 모드의 패턴이 반복되도록 제2 스위치 소자(S5b) 및 제4 스위치 소자(S6b)에 대한 제어 신호를 생성할 수 있다.
- [0087] 구체적인 예를 들어, 위 패턴이 반복되기 위해서는 제2 스위치 소자(S5b)가 오프되는 구간의 길이가 제4 스위치 소자(S6b)가 온 되는 구간의 길이보다 길어야 할 수 있다.
- [0088] 또한 예를 들어, 위 패턴이 반복되기 위해서는 제2 스위치 소자(S5b)가 온 되는 구간의 길이가 제4 스위치 소자(S6b)가 오프 되는 구간의 길이보다 짧아야 할 수 있다.
- [0089] 즉, 제어부는 어느 하나의 스위치 소자가 온 되는 구간의 길이가 다른 하나의 스위치 소자가 오프 되는 구간의 길이보다 짧도록 제2 스위치 소자(S5b)에 대한 제3 제어 신호 및 제4 스위치 소자(S6b)에 대한 제4 제어 신호를 생성할 수 있다.
- [0090] 제어부에 의해 음의 반주기에서 상기 제5 모드, 제6 모드, 제7 모드 및 제8 모드가 출력 전압이 0일때까지 반복될 수 있다.

[0091] 음의 반주기에서, 제어부는 다음과 같은 식을 따라 제어 신호를 생성할 수 있다. 아래 식 3 및 식 4는 제어 신호의 듀티(duty) 사이클과 관련된 듀티 비(ratio)를 나타낸 식이다.

[0092] [식 3]

$$d_{S5b} = \frac{M \sin(\omega t - \pi)}{M \sin(\omega t - \pi) + 1}$$

[0094] [식 4]

$$d_{S6b} = 1 - d_{S5b} = \frac{1}{M \sin(\omega t - \pi) + 1}$$

$$M = \frac{V_o}{V_{in}} \quad (\omega = 2\pi f, f : \text{라인주파수, 변조 지수})$$

[0097] 구체적으로, 제어부는 식 3에 기초하여 제2 스위치 소자(S5b)를 제어하는 제3 제어 신호를 생성할 수 있고, 식 4에 기초하여 제4 스위치 소자(S6b)를 제어하는 제4 제어 신호를 생성할 수 있다. 이때, 원하는 V_o에 따라 변조 지수를 다르게 설정할 수 있다.

[0098] 제어부의 제어 신호 생성에 대해서는 도 5에 자세하게 도시되어 있다.

[0100] 도 4는 본원 발명의 일 실시예에 따른 인버터의 단순화된 회로를 나타낸 도면이다.

[0101] 도 4(a)는 출력 전압의 부호가 양인 양의 반주기에서의 회로를 나타낸 것이고, 도 4(b)는 출력 전압의 부호가 음인 음의 반주기에서의 회로를 나타낸 것이다.

[0102] 도 4(a)를 참조하면, 양의 반주기에서 항상 온 또는 오프 상태인 스위치를 고려한다면, 회로도를 간략화할 수 있다. 구체적으로, 양의 반주기에서 항상 같은 상태를 유지하는 스위치는 제1 스위치(S1) 내지 제4 스위치(S4), 제2 스위치 소자(S5b) 및 제4 스위치 소자(S6b)이다. 따라서, 위 스위치들을 단순화시키면, 양의 반주기에서의 회로를 제1 스위치 소자(S5a) 및 제3 스위치 소자(S6a) 중심으로 도 4(a)와 같이 나타낼 수 있다.

[0103] 마찬가지로 도 4(b)를 참조하면, 음의 반주기에서 항상 온 또는 오프 상태인 스위치를 고려한다면, 회로도를 간략화할 수 있다. 구체적으로, 음의 반주기에서 항상 같은 상태를 유지하는 스위치는 제1 스위치(S1) 내지 제4 스위치(S4), 제1 스위치 소자(S5a) 및 제3 스위치 소자(S6a)이다. 따라서, 위 스위치들을 단순화시키면, 음의 반주기에서의 회로를 제2 스위치 소자(S5b) 및 제4 스위치 소자(S6b) 중심으로 도 4(b)와 같이 나타낼 수 있다.

[0105] 도 5는 본원 발명의 인버터의 제어 신호 입력을 위한 블록 다이어그램을 나타낸 도면이다.

[0106] 도 5를 참조하면, 제어부의 제어 신호 생성 단계를 블록 다이어그램을 통해 파악할 수 있다. 제어 신호는 위의 식 1 내지 식 4에 의해 획득한 듀티 비를 사용하여 생성될 수 있다.

[0107] 예를 들어, 제3 스위치 소자(S6a)의 제어 신호를 생성하는 경우, 기준 신호 Msin(ωt)에 듀티 비 0.5, 진폭 1 및 라인 주파수 f의 라인 주파수 구형파(V_{rec})를 곱한다. 그리고 생성된 반파 정현파 신호는 상수 1과 더해진다. 이후 반전된 DC 바이어스 반파 정현파 신호와 반전된 V_{rec}가 OR 게이트를 거쳐 제어 신호가 생성된다.

[0108] 마찬가지로, 제4 스위치 소자(S6b)의 제어 신호를 생성하는 경우, 반전된 기준 신호에 V_{rec}가 반전된 구형파 신호를 곱한다. 그 결과로 생성된 반파 정현파 신호는 상수 1과 더해진다. 그리고 반전된 DC 바이어스 반파 정현파 신호와 반송파 신호가 비교기를 거쳐 제어 신호가 생성된다.

[0109] 이때, 제2 스위치 소자(S5b)의 제어 신호는 반전된 제4 스위치 소자(S6b)의 제어 신호와 V_{rec}가 OR 게이트를 거쳐 생성될 수 있다. 또한, 제1 스위치 소자(S5a)의 제어 신호는 반전된 제3 스위치 소자(S6a)의 제어 신호와 반전된 V_{rec}가 OR 게이트를 거쳐 생성될 수 있다.

[0111] 도 6은 출력 전압의 부호가 양인 경우 인버터의 모드에 따른 회로를 나타낸 도면이다. 즉, 도 6은 양의 반주기에서의 회로를 나타낸 도면이다.

[0112] 도 6(a)는 제1 모드에서의 전류 흐름을 나타낸 회로도이고, 도 6(b)는 제2 모드 또는 제4 모드에서의 전류 흐름을 나타낸 회로도이고, 도 6(c)는 제3 모드에서의 전류 흐름을 나타낸 회로도이다.

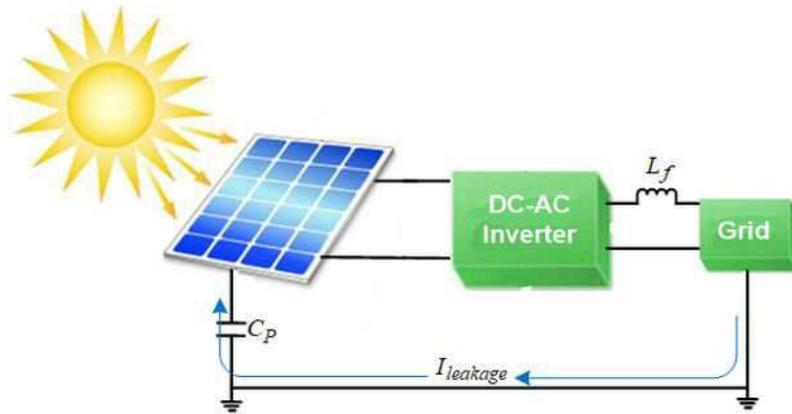
- [0113] 도 6(a)를 참조하면, 제1 모드에서 도 3의 타이밍도에 의해 전류는 V_{in} 에서 제1 스위치(S1) 및 제1 양방향 스위치(Sa)를 지난다. 이때, 제1 양방향 스위치에 포함된 제1 스위치 소자(S5a) 및 제2 스위치 소자(S5b) 모두 온 상태로 동작하기 때문에, 전류는 제1 양방향 스위치(Sa)를 지날 수 있다.
- [0114] 이어서, 전류는 인덕터(L1)을 지나 제4 스위치(S4)를 지날 수 있다. 또한, 전류는 커패시터(C1) 및 인덕터(L0)를 지나 커패시터(C0) 및 저항을 지날 수 있다.
- [0115] 이때, 인덕터 전류 i_{L1} 는 $V_{in}/L1$ 의 기울기로 선형적으로 증가하고, 인덕터 전류 i_{L0} 는 $V_{in}/L0$ 의 기울기로 선형적으로 증가한다. 커패시터 C1은 방전된다.
- [0116] 도 6(b)를 참조하면, 제2 모드 또는 제4 모드에서 도 3의 타이밍도에 의해 전류는 도 6(b)에 도시된 폐회로에서만 흐를 수 있다. 제2 모드 또는 제4 모드에서는 제1 스위치 소자(S5a) 및 제3 스위치 소자(S6a)가 모두 오프 상태이기 때문에, 전류가 폐회로에서만 흐르게 된다.
- [0117] 이때, 제2 양방향 스위치(Sb)의 제3 스위치 소자(S6a)는 오프 상태이고, 제4 스위치 소자(S6b)는 온 상태이기 때문에, 전류는 제4 스위치 소자(S6b)를 지나 이어서 제3 스위치 소자(S6a)를 지나지 못하고 제3 스위치 소자(S6a)와 연결된 다이오드로 흐르게 된다.
- [0118] 이때, 인덕터 전류 i_{L1} 는 $-V0/L1$ 의 기울기로 선형적으로 감소하고, 인덕터 전류 i_{L0} 는 $-V0/L0$ 의 기울기로 선형적으로 감소한다. 커패시터 C1은 충전된다.
- [0119] 도 6(c)를 참조하면, 제3 모드에서 도 3의 타이밍도에 의해 전류는 도 6(c)에 도시된 폐회로에서만 흐를 수 있다. 도 6(b)와 달리, 제3 모드에서는 제3 스위치 소자(S6a)가 온 상태이기 때문에, 전류는 제4 스위치 소자(S6b)를 지나 이어서 제3 스위치 소자(S6a)를 지날 수 있다.
- [0120] 이때, 인덕터 전류 i_{L1} 는 $-V0/L1$ 의 기울기로 선형적으로 감소하고, 인덕터 전류 i_{L0} 는 $-V0/L0$ 의 기울기로 선형적으로 감소한다. 커패시터 C1은 충전된다.
- [0122] 도 7은 출력 전압의 부호가 음인 경우 인버터의 모드에 따른 회로를 나타낸 도면이다. 즉, 도 7은 음의 반주기에서의 회로를 나타낸 도면이다.
- [0123] 도 7(a)는 제5 모드에서의 전류 흐름을 나타낸 회로도이고, 도 7(b)는 제6 모드 및 제8 모드에서의 전류 흐름을 나타낸 회로도이고, 도 7(c)는 제7 모드에서의 전류 흐름을 나타낸 회로도이다.
- [0124] 도 7(a)를 참조하면, 제5 모드에서 도 3의 타이밍도에 의해 전류는 V_{in} 에서 제3 스위치(S3)를 지난다. 이어서, 전류는 커패시터(C0) 및 저항을 지나 커패시터(C1) 및 인덕터(L0)를 지날 수 있다. 또한, 전류는 인덕터(L1)를 지날 수 있다.
- [0125] 이어서, 전류는 제1 양방향 스위치(Sa)를 지나 제2 스위치(S2)를 지날 수 있다. 이때, 제1 양방향 스위치(Sa)에 포함된 제1 스위치 소자(S5a) 및 제2 스위치 소자(S5b) 모두 온 상태로 동작하기 때문에, 전류는 제1 양방향 스위치(Sa)를 지날 수 있다.
- [0126] 그러나, 제2 양방향 스위치(Sb)에 포함된 제3 스위치 소자(S6a)가 오프 상태이고, 제4 스위치 소자(S6b)의 다이오드 방향이 역방향이므로, 전류는 제2 양방향 스위치(Sb)를 지나지 못한다.
- [0127] 이때, 인덕터 전류 i_{L1} 는 $-V_{in}/L1$ 의 기울기로 선형적으로 증가하고, 인덕터 전류 i_{L0} 는 $-V_{in}/L0$ 의 기울기로 선형적으로 증가한다. 커패시터 C1은 방전된다.
- [0128] 도 7(b)를 참조하면, 제6 모드 또는 제8 모드에서 도 3의 타이밍도에 의해 전류는 도 7(b)에 도시된 폐회로에서만 흐를 수 있다. 제6 모드 또는 제8 모드에서는 제2 스위치 소자(S5b) 및 제4 스위치 소자(S6b)가 모두 오프 상태이기 때문에, 전류가 폐회로에서만 흐르게 된다.
- [0129] 이때, 제2 양방향 스위치(Sb)의 제3 스위치 소자(S6a)는 온 상태이고, 제4 스위치 소자(S6b)는 오프 상태이기 때문에, 전류는 제3 스위치 소자(S6a)를 지나 이어서 제4 스위치 소자(S6b)를 지나지 못하고 제4 스위치 소자(S6b)와 연결된 다이오드로 흐르게 된다.
- [0130] 이때, 인덕터 전류 i_{L1} 는 $V0/L1$ 의 기울기로 선형적으로 감소하고, 인덕터 전류 i_{L0} 는 $V0/L0$ 의 기울기로 선형적으로 감소한다. 커패시터 C1은 충전된다.
- [0131] 도 7(c)를 참조하면, 제7 모드에서 도 3의 타이밍도에 의해 전류는 도 7(c)에 도시된 폐회로에서만 흐를 수 있

다. 도 7(b)와 달리, 제7 모드에서는 제4 스위치 소자(S6b)가 온 상태이기 때문에, 전류는 제3 스위치 소자(S6a)를 지나 이어서 제4 스위치 소자(S6b)를 지날 수 있다.

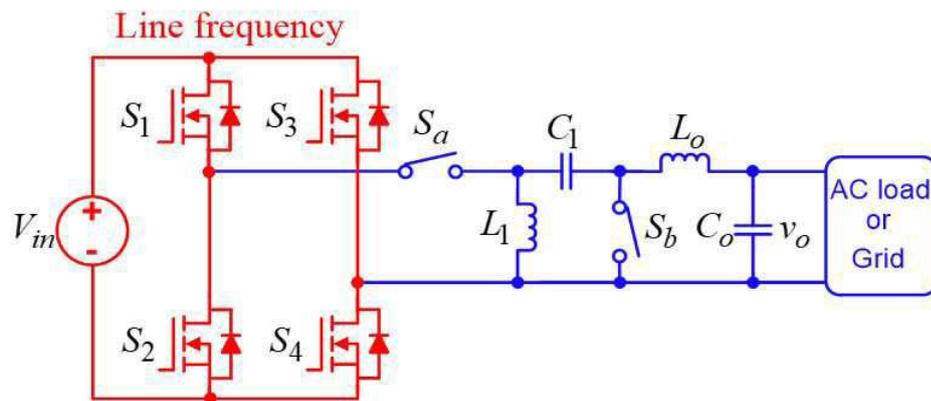
- [0133] 도 8은 인버터의 부스트 동작에서의 시뮬레이션 결과를 나타낸 그래프이다. 도 8을 참조하면, 전압을 승압하는 인버터의 부스트 동작 결과를 알 수 있다.
- [0134] 도 8(a)는 인버터의 입력 전압, 출력 전압 및 출력 전류의 그래프이고, 도 8(b)는 인버터의 입력 전압, 출력 전압 및 인덕터의 전류를 나타낸 그래프이고, 도 8(c)는 드레인-소스 전압의 그래프이다. 도 8을 참조하면, 본원 발명의 제안 회로에 의해 출력 전압이 승압되어, 출력 전압(V_O)이 입력 전압(V_{in})보다 높아진 것을 확인할 수 있다.
- [0136] 도 9는 인버터의 벅 동작에서의 시뮬레이션 결과를 나타낸 그래프이다. 도 9를 참조하면, 전압을 강압하는 인버터의 벅 동작 결과를 알 수 있다.
- [0137] 도 9(a)는 인버터의 입력 전압, 출력 전압 및 출력 전류의 그래프이고, 도 9(b)는 인버터의 입력 전압, 출력 전압 및 인덕터의 전류를 나타낸 그래프이고, 도 9(c)는 드레인-소스 전압의 그래프이다. 도 9를 참조하면, 본원 발명의 제안 회로에 의해 출력 전압이 강압되어, 출력 전압(V_O)이 입력 전압(V_{in})보다 낮아진 것을 확인할 수 있다.
- [0139] 본원 발명의 비절연형 벅-부스트 인버터는 누설 전류의 문제를 해결할 수 있고, 비교적 간단한 회로 토폴로지를 가지고 있어 저비용, 고효율 및 고전력의 인버터를 구현할 수 있다. 따라서, 본원 발명의 비절연형 벅-부스트 인버터는 종래의 인버터보다 태양광 발전 어플리케이션에 적합할 수 있다. 그러나, 이에 한정되지 않고 누설 전류의 문제의 해결이 필요하고, 출력 전압을 승압 및 강압해야하는 다른 어플리케이션에도 적용될 수 있다.
- [0141] 실시예에 따른 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 상기 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 상기 매체에 기록되는 프로그램 명령은 실시예를 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다. 상기된 하드웨어 장치는 실시예의 동작을 수행하기 위해 하나 이상의 소프트웨어 모듈로서 작동하도록 구성될 수 있으며, 그 역도 마찬가지이다
- [0142] 이상과 같이 실시예들이 비록 한정된 실시예와 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.
- [0143] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

도면

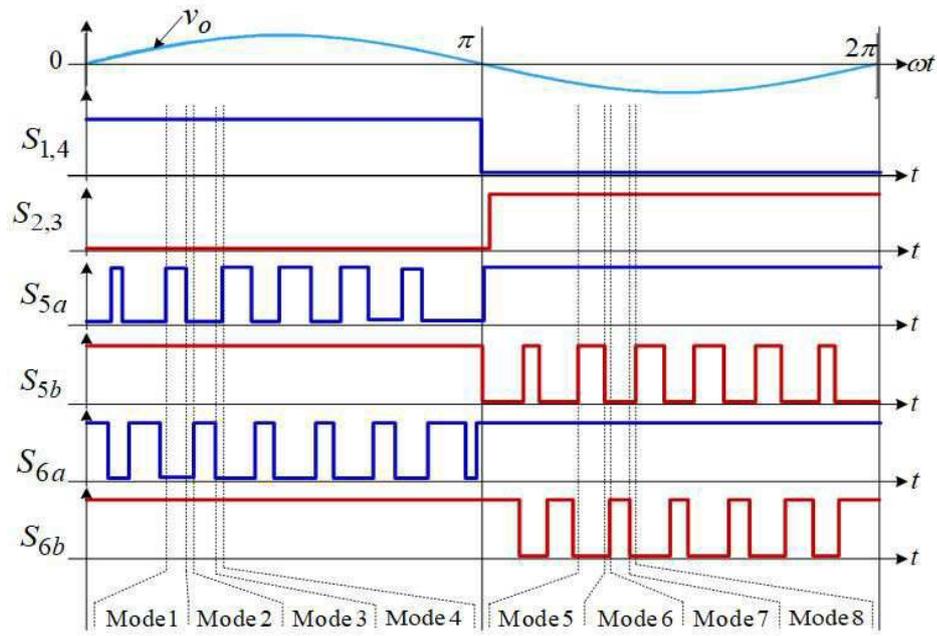
도면1



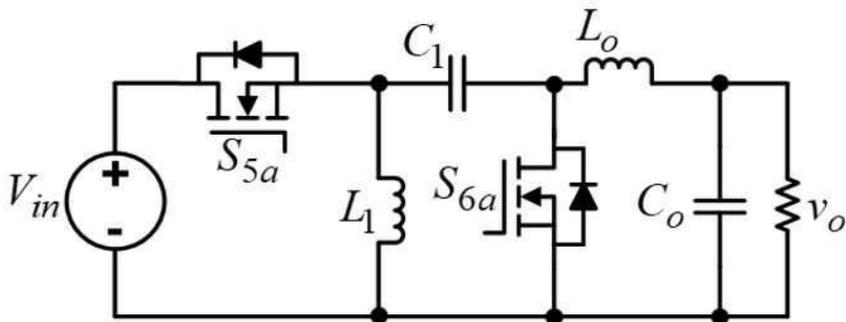
도면2



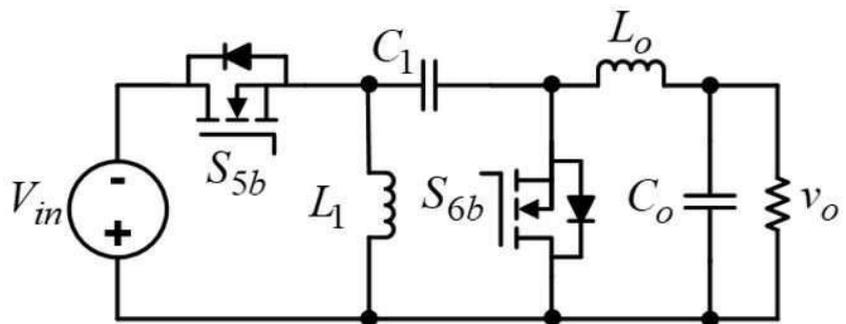
도면3



도면4

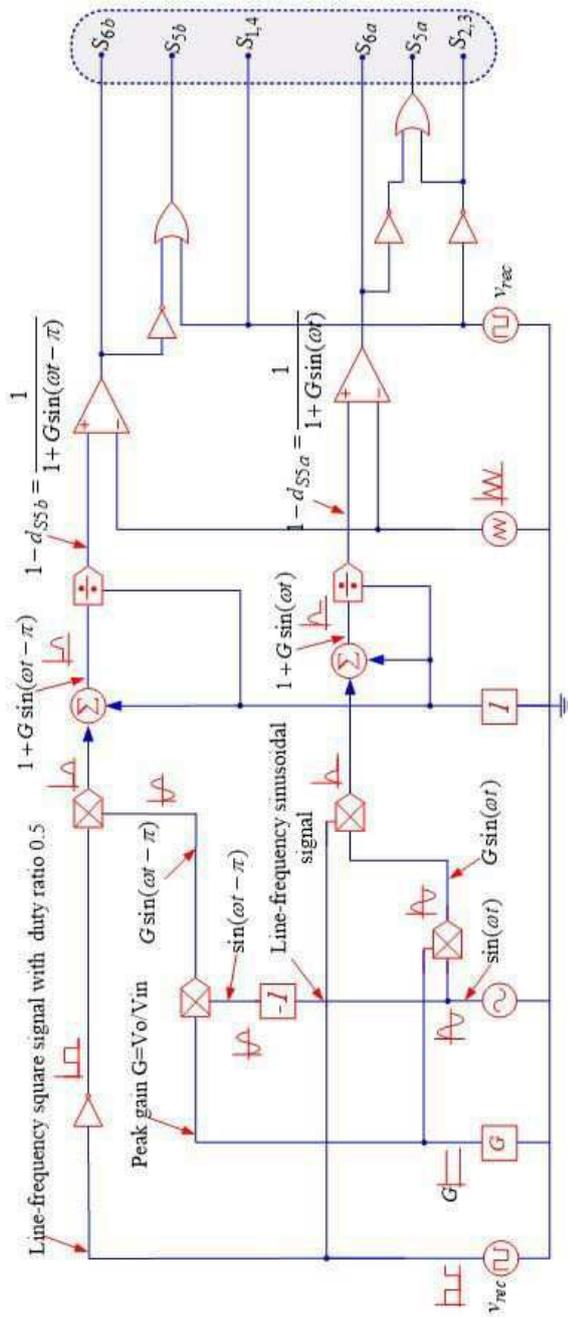


(a)

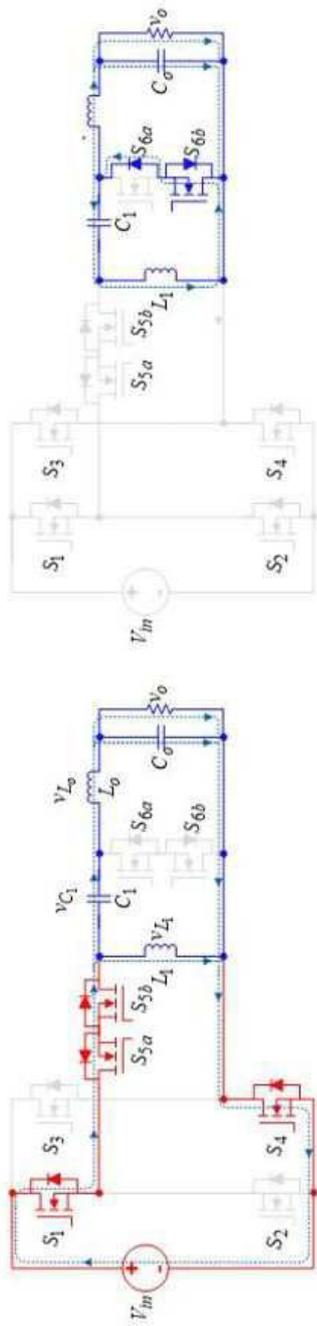


(b)

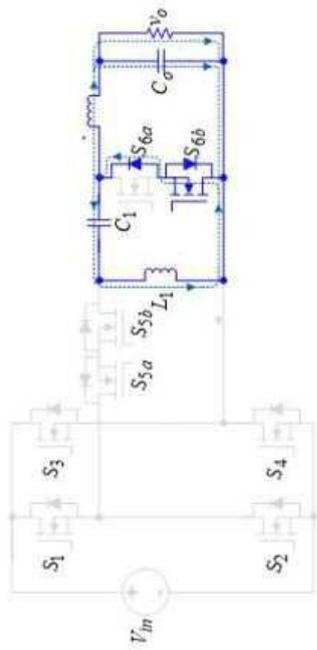
도면5



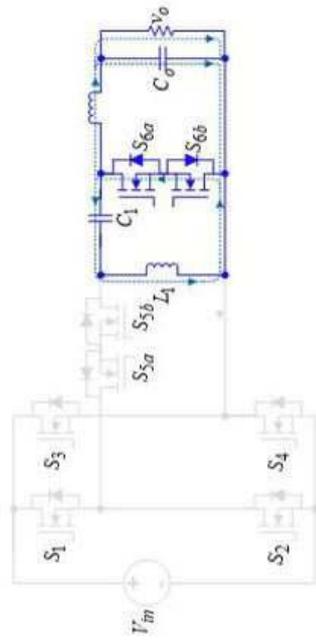
도면6



(a)

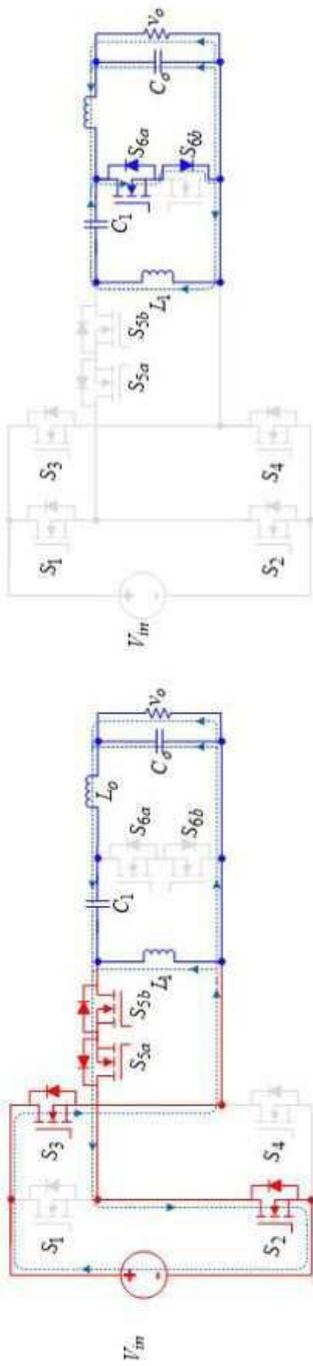


(b)

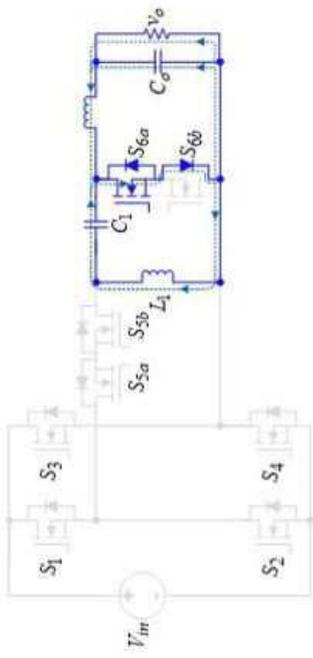


(c)

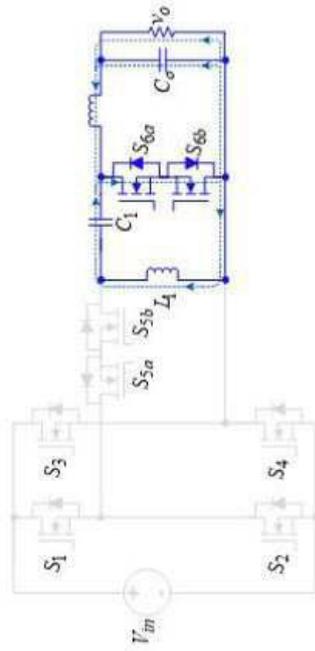
도면7



(a)

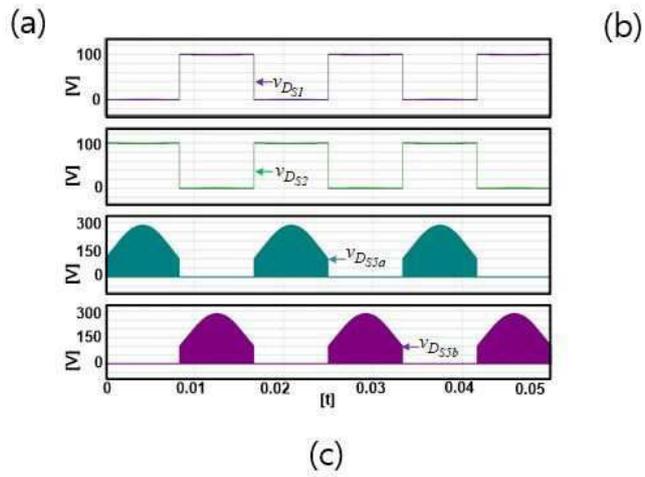
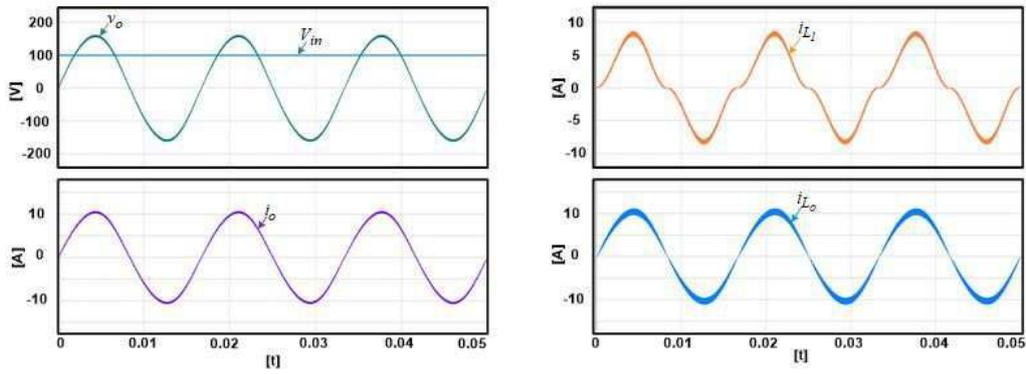


(b)



(c)

도면8



도면9

