



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2024년03월20일

(11) 등록번호 10-2649530

(24) 등록일자 2024년03월15일

(51) 국제특허분류(Int. Cl.)

C23C 16/40 (2006.01) C23C 16/44 (2006.01)

C23C 16/455 (2006.01) H01J 37/32 (2006.01)

(52) CPC특허분류

C23C 16/405 (2013.01)

C23C 16/4404 (2013.01)

(21) 출원번호 10-2021-0185726

(22) 출원일자 2021년12월23일

심사청구일자 2021년12월23일

(65) 공개번호 10-2023-0096338

(43) 공개일자 2023년06월30일

(56) 선행기술조사문헌

JP2009076542 A

WO2021029970 A1*

JP2002075989 A

JP2014039045 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

연세대학교 산학협력단

서울특별시 서대문구 연세로 50 (신촌동, 연세대학교)

(주)포인트엔지니어링

충청남도 아산시 둔포면 아산밸리로 89

(72) 발명자

박형호

서울특별시 강남구 압구정로29길 23 현대아파트 208-402

이규형

서울특별시 서초구 동작대로 108, 1505호

(뒷면에 계속)

(74) 대리인

노경규

전체 청구항 수 : 총 5 항

심사관 : 정석환

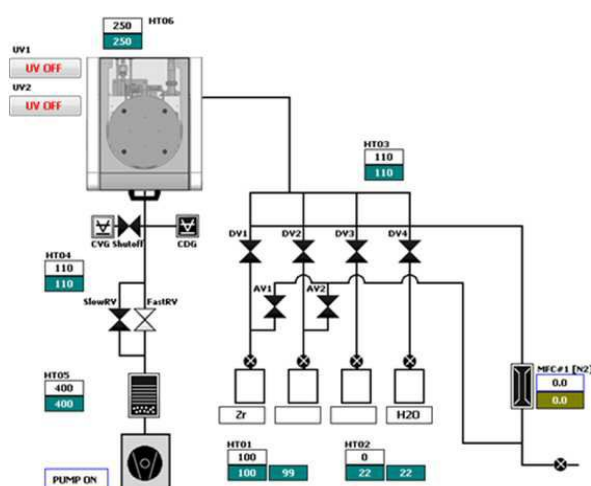
(54) 발명의 명칭 ALD 공정을 이용한 산화지르코늄 결정 박막 저온 증착 방법

(57) 요약

본 발명은 저온에서 형성된 결정상 ZrO_2 박막 및 그의 증착방법에 관한 것으로, Zr 전구체를 가열하고 어시스트 가스 적용을 포함하고 있으며 챔버온도를 저온으로 제어하는 ALD 공정에 의한 ZrO_2 결정상 박막 증착 방법을 제공한다.

(뒷면에 계속)

대표도 - 도1



구체적으로, ALD 챔버 내에 기관을 준비하는 제1단계; ALD 챔버를 가열하는 제2단계; Zr 전구체를 캐니스터에 넣고 설치하는 제3단계; 상기 제3단계에서 설치된 Zr 전구체 캐니스터를 가열하는 제4단계; 및 상기 캐니스터에 어시스트 가스를 흘려주어 기관 위에 ZrO_2 를 코팅하는 제5단계;를 포함하는 결정상 ZrO_2 박막 증착방법을 제공한다.

본 발명의 ALD 공정은 불산 등 부식성이 강한 분위기에 노출되는 반도체 공정용 부품의 내부식 특성 향상을 위한 결정상 ZrO_2 박막 코팅에 유용하게 사용될 수 있다. 또한, 본 발명에 따른 ZrO_2 박막은 내부식성이 상당히 우수하여 반도체 또는 디스플레이를 제조하는 공정 챔버의 적어도 일부를 구성하는 부품으로 사용될 수 있다. 또한, 본 발명에 따른 ZrO_2 박막을 구비한 부품을 포함하는 반도체 또는 디스플레이 제조 공정 장비를 제공할 수 있다.

(52) CPC특허분류

C23C 16/45553 (2013.01)

H01J 37/32477 (2013.01)

(72) 발명자

김민재

서울특별시 서대문구 신촌로 63 더 이음 1504

안범모

경기도 수원시 영통구 에듀타운로 35, 5104-1502

박승호

경기도 화성시 향남읍 행정중앙1로 39, 403-1001

송태환

경기도 용인시 처인구 남사면 한숲로 83, 504-2402

이 발명을 지원한 국가연구개발사업

과제고유번호 1711099321

과제번호 2019R1A2C2087604

부처명 과학기술정보통신부

과제관리(전문)기관명 한국연구재단

연구사업명 중견연구자지원사업

연구과제명 통합Ezbaro)Perovskite 초격자구조를 갖는 변색 압전발광 신소재 개발과 단층박막구

조로의 발광소자 형성연구

기 여 율 25/100

과제수행기관명 연세대학교

연구기간 2019.09.01 ~ 2023.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호 1415168743

과제번호 20010460

부처명 산업통상자원부

과제관리(전문)기관명 한국산업기술평가관리원

연구사업명 소재부품기술개발-전략핵심소재자립화기술개발

연구과제명 고직접 반도체 증착식각공정 장비용 고내식성 세라믹 ALD 전구체 및 핵심 부품 개발

기 여 율 50/100

과제수행기관명 (주)포인트엔지니어링

연구기간 2020.04.01 ~ 2024.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호 1345332192

과제번호 2019R1A6A1A11055660

부처명 교육부

과제관리(전문)기관명 한국연구재단

연구사업명 중점연구소지원사업

연구과제명 (통합 Ezbro) (gnthr) 나노과학기술연구소

기 여 율 25/100

과제수행기관명 연세대학교

연구기간 2021.03.01 ~ 2022.02.28

명세서

청구범위

청구항 1

Zr 전구체를 가열하고,
질소, 아르곤, 헬륨 및 네온으로 이루어진 군에서 선택되는 1종의 가스 하에서 ALD 공정에 의해 저온 증착되며,
상기 Zr 전구체는 $C_{11}H_{23}N_3Zr$ 또는 $Zr(NEtMe)_2(guan-NEtMe_2)$ 이고,
상기 Zr 전구체는 100℃로 가열되며,
상기 저온 증착은 250℃에서 이루어지는 것을 특징으로 하는
결정상 ZrO_2 박막.

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

ALD 챔버 내에 기판을 준비하는 제1단계;
ALD 챔버를 가열하는 제2단계;
Zr 전구체를 캐니스터에 넣고 설치하는 제3단계;
상기 제3단계에서 설치된 Zr 전구체 캐니스터를 가열하는 제4단계; 및 상기 캐니스터에 어시스트 가스를 흘려주어 기판 위에 ZrO_2 를 코팅하는 제5단계;를 포함하며,
상기 Zr 전구체는 $C_{11}H_{23}N_3Zr$ 또는 $Zr(NEtMe)_2(guan-NEtMe_2)$ 이고,
상기 제2단계 가열은 250℃로 가열되며,
상기 제4단계 가열은 100℃에서 이루어지는 것을 특징으로 하는
결정상 ZrO_2 박막 증착방법.

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

제5항에 있어서,

상기 제5단계에서 어시스트 가스는 질소, 아르곤, 헬륨 및 네온으로 이루어진 군에서 선택되는 1종인 것을 특징으로 하는 결정상 ZrO_2 박막 증착방법.

청구항 10

디스플레이를 제조하는 공정 챔버의 적어도 일부를 구성하는 제1항에 따른 결정상 ZrO_2 박막을 구비한 고내식성 부품.

청구항 11

삭제

청구항 12

제1항에 따른 결정상 ZrO_2 박막을 구비한 부품을 포함하는 디스플레이 제조 공정 장비.

발명의 설명

기술 분야

[0001] 본 발명은 ALD(원자층 증착, Atomic Layer Deposition) 공정을 이용한 산화지르코늄(이하, ZrO_2) 박막 증착 방법에 관한 것으로, 더욱 상세하게는 저온에서 결정상의 ZrO_2 박막을 증착하는 방법 및 그로부터 제조된 ZrO_2 박막에 관한 것이다. 또한, 본 발명은 ZrO_2 박막을 포함하는 부품 및 제조 공정 장비에 관한 것이다.

배경 기술

[0003] 원자층 증착(Atomic Layer Deposition)이란 단위원자층의 화학적 흡착 및 탈착을 이용한 나노스케일의 박막 증착 기술로서 각 반응물질들을 개별적으로 분리하여 펄스 형태로 챔버에 공급함으로써 기판표면에 반응물질의 표면 포화(surface saturation) 반응에 의한 화학적 흡착과 탈착을 이용한 박막 증착기술이다.

[0004] 원자층 박막 증착기술의 특징으로는 먼저 반응가스를 펄스 형태로 주입함으로써 박막의 조성 및 두께 조절이 용이하며, 퍼지(purge) 공정을 삽입하기 때문에 불순물이 적고, 화학 반응시 형성될 수 있는 불순물 입자의 형성을 효과적으로 억제할 수 있다는 것이다. 또한, 표면 반응제어가 우수하여 박막의 물리적 성질의 재현성이 우수하고 대면적에 걸쳐 매우 균일한 두께로 박막 형성이 가능하며 우수한 계단 도포성의 특성과 더불어 핀홀 밀도를 매우 낮출 수 있다.

[0005] 그 외에 기존의 CVD 방법에 비해 상당히 낮은 온도에서 박막을 성장시킬 수 있으며 사이클 수에 두께가 의존하므로 매우 얇은 박막을 증착시킬 수 있는 여러 가지 장점을 갖는다.

[0006] 특히, ALD 공정은 박막의 원료가 되는 전구체(precursor)와 반응물을 진공상태의 기판 표면에 번갈아 노출시키면서 매 사이클마다 원자층 두께 수준의 얇은 막을 쌓아 올리는 기술이다. 증착되는 물질의 두께를 미세하게 조절 가능할 뿐 아니라 고품질의 박막을 균일하게 형성할 수 있는 장점이 있다. 반도체 공정용 부품 중 불산 등부식성이 강한 분위기에 노출되는 경우 고내식성 산화물 코팅이 필요하며, ALD를 코팅 공정을 활용할 수 있으며, 산에 대한 내식성이 우수한 ZrO_2 을 코팅 물질로 적용할 수 있다. 하지만, 상대적으로 느린 증착 속도와 우수한 내식성을 구현하기 위해서는 높은 챔버온도를 형성하여 결정상을 증착하는 것이 필요하여 공정 비용이 높다는 단점이 있다.

[0008] [선행기술문헌]

- [0009] 한국등록특허 제0459724호
- [0010] 한국등록특허 제0906718호
- [0011] 미국등록특허 제7749574호
- [0012] 미국등록특허 제9540408호

발명의 내용

해결하려는 과제

- [0014] 본 발명자들은 Zr 전구체를 이용하여 ALD 공정으로 ZrO_2 박막을 증착하는 연구를 수행하던 중, 전구체를 히팅하고 질소를 어시스트 가스로 사용하면 저온에서 결정상 ZrO_2 박막이 형성되는 것을 발견하였다.
- [0015] 따라서, 본 발명은 상기의 Zr 전구체 히팅 및 질소 어시스트 가스 적용을 포함하고 있으며 챔버온도를 저온으로 제어하는 ALD 공정에 의한 ZrO_2 결정상 박막 증착 방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

- [0017] 본 발명은 Zr 전구체를 가열하고, 질소, 아르곤, 헬륨 및 네온으로 이루어진 군에서 선택되는 1종의 가스 하에서 ALD 공정에 의해 저온 증착된 결정상 ZrO_2 박막을 제공한다.
- [0018] 상기 Zr 전구체는 $C_{11}H_{23}N_3Zr$, Cp_2ZrMe_2 , $(CpMe)_2ZrMe_2$ 및 $Zr(NEtMe)_2(guan-NEtMe_2)$ 으로 이루어진 군에서 선택되는 1종이 사용될 수 있다.
- [0019] 상기 전구체는 60~120도로 가열되는 것이 바람직하다.
- [0020] 상기 저온 증착은 200~350도에서 이루어지는 것이 바람직하다.
- [0021] 또한, 본 발명은 ALD 챔버 내에 기판을 준비하는 제1단계; ALD 챔버를 가열하는 제2단계; Zr 전구체를 캐니스터에 넣고 설치하는 제3단계; 상기 제3단계에서 설치된 Zr 전구체 캐니스터를 가열하는 제4단계; 및 상기 캐니스터에 어시스트 가스를 흘려주어 기판 위에 ZrO_2 를 코팅하는 제5단계;를 포함하는, 결정상 ZrO_2 박막 증착방법을 제공한다.
- [0022] 상기 제5단계에서 어시스트 가스는 질소, 아르곤, 헬륨 및 네온으로 이루어진 군에서 선택되는 1종이 사용될 수 있다.
- [0023] 또한, 본 발명은 상기 결정상 ZrO_2 박막을 구비한 고내식성 부품을 제공한다.
- [0024] 상기 부품은 반도체 또는 디스플레이를 제조하는 공정 챔버의 적어도 일부를 구성하는 부품일 수 있다.
- [0025] 또한, 본 발명은 상기 결정상 ZrO_2 박막을 구비한 부품을 포함하는 반도체 또는 디스플레이 제조 공정 장비를 제공한다.

발명의 효과

- [0027] 본 발명에 의해, 낮은 챔버온도에서도 ALD 공정을 이용하여 결정상 ZrO_2 박막을 증착할 수 있음이 밝혀졌다.
- [0028] 따라서, 본 발명의 ALD 공정은 불산 등 부식성이 강한 분위기에 노출되는 반도체 공정용 부품의 내부식 특성 향상을 위한 결정상 ZrO_2 박막 코팅에 유용하게 사용될 수 있다.
- [0029] 또한, 본 발명에 따른 ZrO_2 박막은 내부식성이 상당히 우수하여 반도체 또는 디스플레이를 제조하는 공정 챔버의 적어도 일부를 구성하는 부품으로 사용될 수 있다.
- [0030] 또한, 본 발명에 따른 ZrO_2 박막을 구비한 부품을 포함하는 반도체 또는 디스플레이 제조 공정 장비를 제공할 수 있다.

도면의 간단한 설명

- [0032] 도 1은 본 발명에서 사용한 ALD 설비의 모식도이다.
- 도 2는 Zr 전구체의 히팅 및 히팅과 어시스트 가스를 동시에 적용한 경우 발생하는 pulse 정도를 측정한 그래프이다.
- 도 3은 Zr 전구체를 100도로 히팅하고 질소를 어시스트 가스로 적용한 상태에서 ALD 챔버 온도를 210도 및 250도로 유지한 상태에서 증착한 ZrO_2 박막의 X-ray 회절 패턴이다.
- 도 4는 실시예 1 및 비교예 1에서 증착된 ZrO_2 박막의 미세구조 사진이다.
- 도 5는 실시예 1 및 비교예 1에서 증착된 ZrO_2 박막의 조성분석 결과 이다.

발명을 실시하기 위한 구체적인 내용

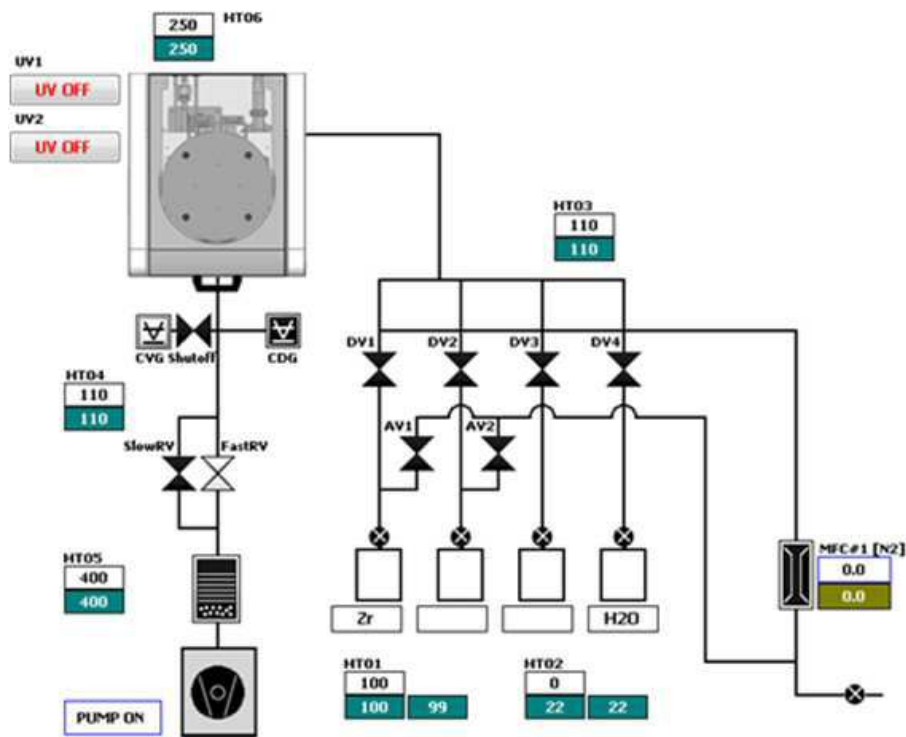
- [0033] 이하, 본 발명을 상세하게 설명한다. 본 발명을 설명함에 있어서 관련된 공지 구성 또는 기능에 대한 상세한 설명은 생략할 수 있다.
- [0034] 본 명세서 및 특허청구범위에 사용된 용어나 단어는 통상적이거나 사전적 의미로 한정되어 해석되지 아니하며, 본 발명의 기술적 사항에 부합하는 의미와 개념으로 해석되어야 한다.
- [0035] 본 명세서에 기재된 실시 예와 도면에 도시된 구성은 본 발명의 바람직한 실시예이며, 본 발명의 기술적 사상을 모두 대변하는 것이 아니므로, 본 출원 시점에서 이들을 대체할 수 있는 다양한 균등물과 변형예들이 있을 수 있다.
- [0036] 또한 본 발명에서 사용되는 기술 용어 및 과학 용어에 있어서 다른 정의가 없다면, 이 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 통상적으로 이해하고 있는 의미를 가지며, 하기의 설명 및 첨부 도면에서 본 발명의 요지를 불필요하게 흐릴 수 있는 공지 기능 및 구성에 대한 설명은 생략한다.
- [0037] 또한 본 발명에서 사용되는 용어의 단수 형태는 특별한 지시가 없는 한 복수 형태도 포함하는 것으로 해석될 수 있다.
- [0038] 또한 본 발명에서 특별한 언급 없이 불분명하게 사용된 %의 단위는 중량%를 의미한다.
- [0040] 본 발명은 Zr 전구체 히팅 및 질소 어시스트 가스 적용을 포함하고 있으며 챔버온도를 저온으로 제어하는 ALD 공정에 의한 ZrO_2 결정상 박막 증착 방법을 제공하는 것을 목적으로 한다.
- [0041] 본 발명은 Zr 전구체를 가열하고 질소 가스 하에서 ALD 공정에 의해 저온 증착된 결정상 ZrO_2 박막을 제공한다.
- [0042] 상기 Zr 전구체는 $C_{11}H_{23}N_3Zr$, Cp_2ZrMe_2 , $(CpMe)_2ZrMe_2$ 및 $Zr(NEtMe)_2(guan-NEtMe_2)$ 으로 이루어진 군에서 선택되는 1종이 사용될 수 있으며, 가장 바람직하게는 $C_{11}H_{23}N_3Zr$ 이 사용될 수 있다.
- [0043] 상기 가열 온도의 상한을 초과할 경우 기체의 팽창으로 전구체 용기가 폭발하는 문제가 생길 수 있으며, 하한 미만일 경우 Zr 전구체의 기화가 일어나지 않으며, 전구체의 펄스 과정의 문제가 생길 수 있다.
- [0044] 상기 저온 증착은 200~350도에서 이루어지는 것이 바람직하며, 가장 바람직하게는 250도에서 이루어질 수 있다.
- [0045] 상기 증착 온도의 상한을 초과할 경우 전구체의 분해 또는 탈착에 의해 원자단위로의 박막 증착이 안되는 문제가 생길 수 있으며, 하한 미만일 경우 자기제어반응에 필요한 에너지에 도달하지 못함으로써, 낮은 반응성 문제 또는 전구체들의 응결로 원자단위로의 박막 증착이 안되는 문제가 생길 수 있다.
- [0046] 또한, 본 발명은 ALD 챔버 내에 기판을 준비하는 제1단계; ALD 챔버를 가열하는 제2단계; Zr 전구체를 캐니스터에 넣고 설치하는 제3단계; 상기 제3단계에서 설치된 Zr 전구체 캐니스터를 가열하는 제4단계; 및 상기 캐니스터에 어시스트 가스를 흘려주어 기판 위에 ZrO_2 를 코팅하는 제5단계;를 포함하는, 결정상 ZrO_2 박막 증착방법을 제공한다.
- [0047] 상기 준비된 기판은 Si가 가장 바람직하며, 통상적으로 당업계에서 ALD 증착을 위해 사용되는 기판은 모두 적용하여 사용할 수 있다.
- [0048] 상기 제5단계에서 어시스트 가스는 질소, 아르곤, 헬륨 및 네온으로 이루어진 군에서 선택되는 1종이 사용될 수

있으며, 가장 바람직하게는 질소가 사용될 수 있다.

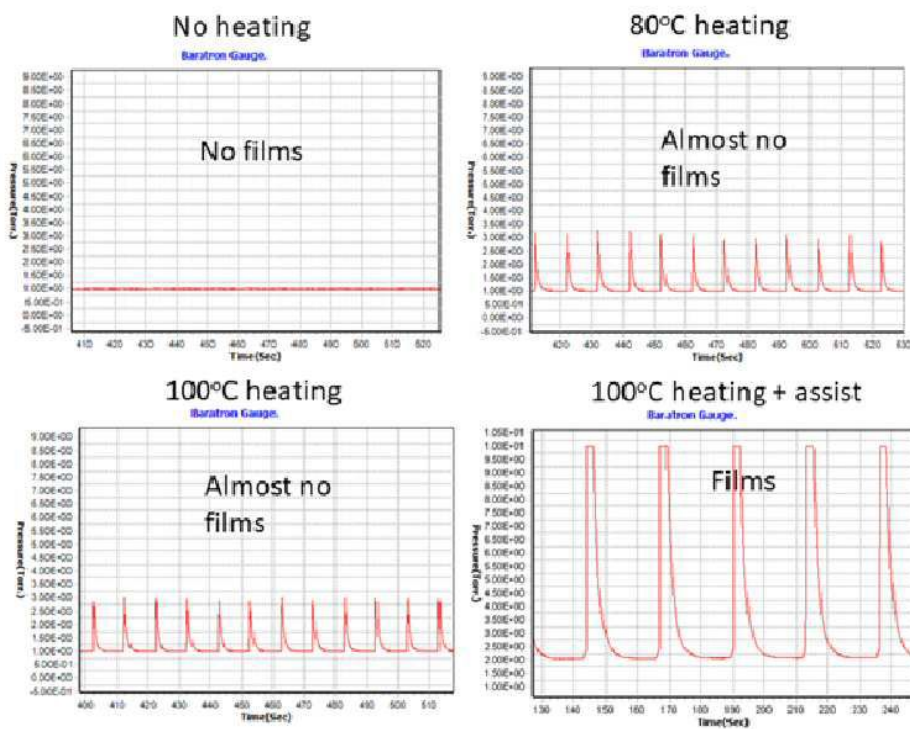
- [0049] 이상의 설명에서는 반도체 제조공정 상에서 Si 기판 상에 결정상 ZrO_2 박막을 형성하는 것으로 예시하여 설명하고 있으나, 본 발명의 바람직한 실시예는 결정상 ZrO_2 박막을 구비하는 부품을 포함한다.
- [0050] 여기서의 부품은, 반도체 또는 디스플레이를 제조하는 공정 챔버의 적어도 일부를 구성하는 부품일 수 있다.
- [0051] 본 발명의 바람직한 실시예들에 따른 결정상 ZrO_2 박막을 구비하는 부품은 사용시 제조 공정 장비의 적어도 일부를 구성한다.
- [0052] 제조 공정 장비는 반도체 제조 공정 장비와 디스플레이 제조 공정장비를 포함한다. 결정상 ZrO_2 박막을 구비하는 부품이 구비되는 반도체 제조 공정 장비는 에칭 장비, 세정 장비, 열처리 장비, 이온주입 장비, 스퍼터링 장비, ALD 장비 또는 CVD 장비 등을 포함한다. 또한, 결정상 ZrO_2 박막을 구비하는 부품이 구비되는 디스플레이 제조 공정 장비는 에칭 장비, 세정 장비, 열처리 장비, 이온주입 장비, 스퍼터링 장비, ALD 장비 또는 CVD 장비 등을 포함한다.
- [0053] 구체적으로 제조 공정 장비용 부품은 증착 공정용 제조 공정 장비의 내부면, 서셉터, 백킹 플레이트, 디퓨저, 웨도우 프레임, 배관라인, 가드링 및 슬릿밸브 중 적어도 어느 하나일 수 있다. 또한 제조 공정 장비용 부품은 건식 식각 공정용 제조 공정 장비의 내부면, 하부 전극, 하부 전극의 정전척, 하부 전극의 베플, 상부 전극, 월라이너 및 공정가스 배기부, 배관라인, 가드링 및 슬릿밸브 중 적어도 어느 하나일 수 있다. 다만 이에 한정되는 것은 아니고, 반도체 또는 디스플레이를 제조하는 제조 공정 장비의 적어도 일부를 구성하는 부품일 수 있다.
- [0055] 이하, 실시예를 통하여 본 발명을 보다 상세히 설명하기로 한다. 이들 실시예는 오로지 본 발명을 보다 구체적으로 설명하기 위한 것으로, 본 발명의 요지에 따라 본 발명의 범위가 이들 실시예에 의해 제한되지 않는다는 것은 당 업계에서 통상의 지식을 가진 자에게 있어서 자명한 것이다.
- [0057] **실시예 1. ALD 챔버온도 250도에서 ZrO_2 박막 증착**
- [0058] ALD 챔버 내에 Si 기판을 설치하였고, ALD 챔버를 진공으로 설정하였다. 이후 ALD 챔버 온도를 250도로 가열하였다.
- [0059] Zr 전구체를 캐니스터에 넣고 설치하고, 설치한 Zr 전구체 캐니스터를 100도로 가열하였다.
- [0060] 캐니스터에 어시스트 가스로 질소가스를 흘려주어 Si 기판 위에 ZrO_2 를 코팅하였다.
- [0062] **비교예 1. ALD 챔버온도 210도에서 ZrO_2 박막 증착**
- [0063] ALD 챔버 내에 Si 기판을 설치하였고, ALD 챔버를 진공으로 설정하였다. 이후 ALD 챔버 온도를 210도로 가열하였다.
- [0064] Zr 전구체를 캐니스터에 넣고 설치하고, 설치한 Zr 전구체 캐니스터를 100도로 가열하였다.
- [0065] 캐니스터에 어시스트 가스로 질소가스를 흘려주어 Si 기판 위에 ZrO_2 를 코팅하였다.
- [0067] 도 2를 살펴보면, 전구체를 히팅하지 않은 경우, 전구체를 80도로 히팅한 경우, 전구체를 100도로 히팅한 경우 및 전구체를 100도로 히팅하고 질소를 어시스트 가스로 사용한 경우에 대한 pulse 정도를 측정한 그래프 이다.
- [0068] 전구체를 100도로 히팅하고 질소를 어시스트 가스로 사용한 경우에만 증착에 필요한 압력이 형성되었음을 알 수 있었으며, 이후 이 조건에서 ALD 공정을 진행하였다.
- [0069] 결과적으로, 증착에 필요한 압력이 형성되었을 때 결정상 ZrO_2 박막이 증착된 것을 확인할 수 있었다.
- [0071] 이상과 같이, 본 명세서와 도면에는 본 발명의 바람직한 실시예에 대하여 개시하였으며, 비록 특정 용어들이 사용되었으나, 이는 단지 본 발명의 기술 내용을 쉽게 설명하고 발명의 이해를 돕기 위한 일반적인 의미에서 사용된 것이지, 본 발명의 범위를 한정하고자 하는 것은 아니다.
- [0072] 여기에 개시된 실시예 외에도 본 발명의 기술적 사상에 바탕을 둔 다른 변형 예들이 실시 가능하다는 것은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 자명한 것이다.

도면

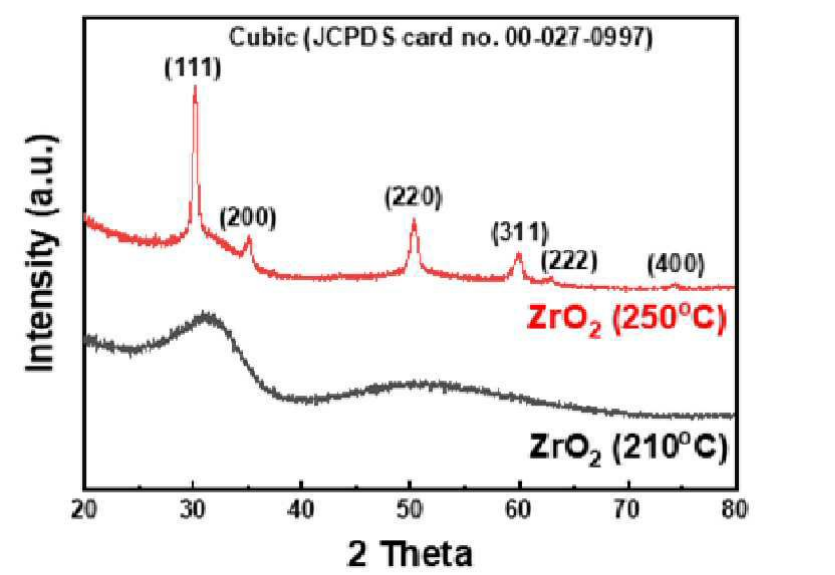
도면1



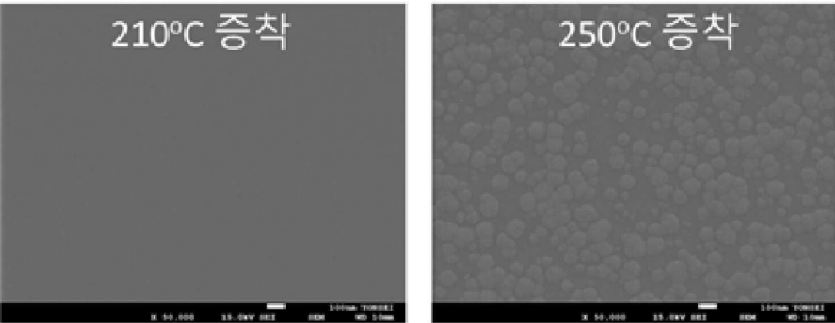
도면2



도면3



도면4



도면5

