



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2024년02월23일

(11) 등록번호 10-2640703

(24) 등록일자 2024년02월21일

(51) 국제특허분류(Int. Cl.)

H10K 10/00 (2024.01) H10K 99/00 (2023.01)

(52) CPC특허분류

H10K 10/484 (2023.02)

H10K 71/12 (2023.02)

(21) 출원번호 10-2021-0148095

(22) 출원일자 2021년11월01일

심사청구일자 2021년11월01일

(65) 공개번호 10-2023-0063155

(43) 공개일자 2023년05월09일

(56) 선행기술조사문헌

KR1020190057713 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

연세대학교 산학협력단

서울특별시 서대문구 연세로 50 (신촌동, 연세대학교)

(72) 발명자

김현재

서울특별시 마포구 광성로 17, 101동 705호

김민성

서울특별시 서대문구 연희로 82, B동 704호

(뒷면에 계속)

(74) 대리인

권성현, 유광철, 백두진, 강일신, 김정연

전체 청구항 수 : 총 15 항

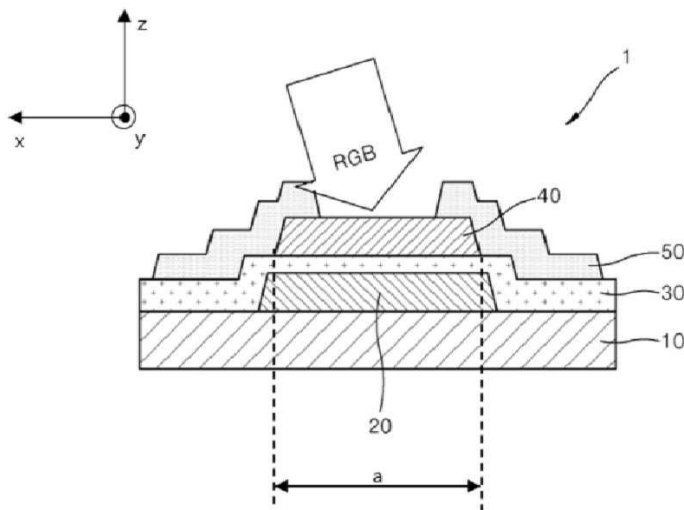
심사관 : 정미나

(54) 발명의 명칭 유기물 도핑을 이용한 유연 및 투명 산화물 기반 가시광 반도체의 제작 방법 및 가시광 반도체

(57) 요약

본 발명의 반도체 장치는 기관; 기관 상에 적층되는 단일층;을 포함하고, 상기 단일층은 채널층과 가시광 흡수층이 층의 구분없이 일체로 형성될 수 있다.

대표도 - 도1



(52) CPC특허분류

H10K 71/166 (2023.02)

H10K 71/40 (2023.02)

(72) 발명자

김동우

경기도 성남시 분당구 성남대로 449, 씨동 2301호

최동현

서울특별시 마포구 신촌로12다길 20, 711호

김관인

서울특별시 중구 만리재로 175, 110동 2403호

이 발명을 지원한 국가연구개발사업

과제고유번호 1415173534

과제번호 20013621

부처명 산업통상자원부

과제관리(전문)기관명 한국산업기술평가관리원

연구사업명 산업기술거점센터육성시범사업(R&D)

연구과제명 초임계 소재 산업기술거점센터

기 여 율 1/1

과제수행기관명 연세대학교 산학협력단

연구기간 2021.03.01 ~ 2021.12.31

공지예외적용 : 있음

명세서

청구범위

청구항 1

기관;

기관 상에 적층되는 단일층;을 포함하고,

상기 단일층은 채널층과 가시광 흡수층이 층의 구분없이 일체로 형성되되,

상기 단일층은 탄소결합 유기 중합체 및 산화물 반도체를 함께 포함하는 반도체 장치.

청구항 2

삭제

청구항 3

기관;

기관 상에 적층되는 단일층;을 포함하고,

상기 단일층은 채널층과 가시광 흡수층이 층의 구분없이 일체로 형성되되,

상기 단일층은 폴리이미드층과 IGZO(In-Ga-Zn-O)층이 동시에 증착된 것인 반도체 장치.

청구항 4

제1항에 있어서,

상기 단일층은 탄소결합 유기 중합체의 제1 스퍼터링 또는 제1 스핀 코팅, 상기 산화물 반도체의 제2 스퍼터링 또는 제2 스핀 코팅이 동시에 수행되어 생성된 것인 반도체 장치.

청구항 5

제1항에 있어서,

상기 단일층은 탄소결합 유기 중합체의 제1 스퍼터링 및 상기 산화물 반도체의 제2 스퍼터링이 동시에 수행되어 생성되고,

상기 제1 스퍼터링의 스퍼터링 파워에 따라 포토 트랜지스터가 되거나 포토 메모리가 되는 반도체 장치.

청구항 6

기관;

기관 상에 적층되는 단일층;을 포함하고,

상기 단일층은 채널층과 가시광 흡수층이 층의 구분없이 일체로 형성되되,

상기 단일층은 평면상으로 서로 뒤섞여 배치된 탄소결합 유기 중합체와 산화물 반도체를 포함하고,

상기 탄소결합 유기 중합체와 상기 산화물 반도체는 상기 기관의 두께 방향 상으로 서로 동일한 위치에 배치되는 반도체 장치.

청구항 7

제6항에 있어서,
상기 기판에 대면되는 상기 단일층의 일면은 상기 산화물 반도체를 포함하는 반도체 장치.

청구항 8

제6항에 있어서,
상기 기판에 대면되는 상기 단일층의 일면, 상기 일면의 반대면인 타면이 정의될 때,
상기 단일층의 타면은 상기 탄소결합 유기 중합체를 포함하는 반도체 장치.

청구항 9

반도체 장치의 제조 방법에 있어서,
기판 상에 투명한 채널층과 투명한 가시광 흡수층이 층의 구분없이 일체로 형성된 단일층을 적층하되,
상기 단일층은 탄소결합 유기 중합체 및 산화물 반도체를 함께 포함하는 제조 방법.

청구항 10

반도체 장치의 제조 방법에 있어서,
기판의 일면에 게이트(gate)를 형성하는 제1 전극 단계;
상기 게이트 및 상기 기판의 일면에 절연체를 적층하는 절연체 단계;
상기 절연체를 사이에 두고 상기 게이트에 대면되는 제1 영역에 탄소결합 유기 중합체 및 산화물 반도체가 포함된 단일층을 형성하는 단일층 단계;
상기 단일층의 일측과 상기 절연체 상에 소스(source)를 형성하고, 상기 단일층의 타측과 상기 절연체 상에 드레인(drain)을 형성하는 제2 전극 단계;
를 포함하는 제조 방법.

청구항 11

제10항에 있어서,
상기 단일층 단계는,
상기 제1 영역에 대면되는 일면에 제1 통공이 형성된 제1 웨도우 마스크로 상기 절연체를 덮고,
상기 제1 통공을 통해 상기 제1 영역 전체를 타겟으로, 상기 탄소결합 유기 중합체를 제1 스퍼터링하고, 상기 제1 통공을 통해 상기 제1 영역 전체를 타겟으로 상기 산화물 반도체를 제2 스퍼터링하며,
상기 제1 스퍼터링이 연속적으로 수행되는 제1 기간과 상기 제2 스퍼터링이 연속적으로 수행되는 제2 기간은 동일한 공통 시점을 포함하는 제조 방법.

청구항 12

제11항에 있어서,

상기 산화물 반도체가 제2 스퍼터링되는 상기 제2 기간은 상기 탄소결합 유기 중합체가 제1 스퍼터링되는 상기 제1 기간보다 먼저 시작되는 제조 방법.

청구항 13

제11항에 있어서,

상기 탄소결합 유기 중합체가 제1 스퍼터링되는 상기 제1 기간은 상기 산화물 반도체가 제2 스퍼터링되는 상기 제2 기간보다 늦게 종료되는 제조 방법.

청구항 14

제10항에 있어서,

상기 단일층 단계는 상기 제1 영역을 타겟으로 상기 탄소결합 유기 중합체를 제1 스퍼터링하고, 상기 제1 스퍼터링 도중에 상기 제1 영역을 타겟으로 상기 산화물 반도체를 제2 스퍼터링하며,

상기 제1 스퍼터링의 제1 전력과 상기 제2 스퍼터링의 제2 전력 간의 비율에 따라 물성이 다른 반도체 장치를 생성하는 제조 방법.

청구항 15

제14항에 있어서,

상기 단일층 단계는 포토 트랜지스터를 생성하기 위해, 상기 제1 전력과 상기 제2 전력 간의 비율을 150:5 ~ 150:15로 설정하거나,

상기 단일층 단계는 포토 메모리를 생성하기 위해, 상기 제1 전력과 상기 제2 전력 간의 비율을 150:25 ~ 150:35로 설정하는 제조 방법.

청구항 16

제10항에 있어서,

상기 단일층 단계와 상기 제2 전극 단계 사이에 수행되는 어닐링 단계;를 더 포함하고,

상기 어닐링 단계는 상기 단일층 단계가 완료된 기판을 핫 플레이트에서 200도 이상의 설정 온도에서 설정 시간 동안 유지시키는 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 가시광 센서 또는 가시광 메모리 등의 반도체 및 그 제작 방법에 관한 것이다.

배경 기술

[0002] 최근 산화 기반 박막 트랜지스터(산화물 TFT(Thin Film Transistor))는 넓은 면적에 대한 높은 균일성, 낮은 오프 전류 및 가시광선 영역의 높은 투명성 등 최적의 전기 및 광학 특성을 보인다.

[0003] 이러한 특성은 산화물 TFT가 우수한 광전자 장치에 적합하다는 것을 의미한다. 그러나 산화물 TFT는 채널층의 넓은 밴드갭(>3 eV)으로 인해 가시광선을 흡수할 수 없어 적용성이 자외선 및 청색광 흡수 어플리케이션으로 제한되었다.

[0004] 한국등록특허공보 제1862072호에는 기판 위에 비진공 상태의 전기 증착을 이용해 반투명막층을 형성하고, 그 위

에 활성층을 형성하는 기술이 개시되어 있다.

선행기술문헌

특허문헌

[0005] (특허문헌 0001) 한국등록특허공보 제1862072호

발명의 내용

해결하려는 과제

[0006] 본 발명은 가시광선을 흡수하면서도 투명성과 유연성을 보장하는 반도체 및 그 제조 방법을 제공하기 위한 것이다.

과제의 해결 수단

[0007] 본 발명의 반도체 장치는 기관; 기관 상에 적층되는 단일층;을 포함하고, 상기 단일층은 채널층과 가시광 흡수층이 층의 구분없이 일체로 형성될 수 있다.

[0008] 본 발명의 제조 방법은 기관 상에 투명한 채널층과 투명한 가시광 흡수층을 층의 구분없이 일체로 형성할 수 있다.

[0009] 본 발명의 제조 방법은 기관의 일면에 게이트(gate)를 형성하는 제1 전극 단계; 상기 게이트 및 상기 기관의 일면에 절연체를 적층하는 절연체 단계; 상기 절연체를 사이에 두고 상기 게이트에 대면되는 제1 영역에 탄소결합 유기 중합체 및 산화물 반도체가 포함된 단일층을 형성하는 단일층 단계; 상기 단일층의 일측과 상기 절연체 상에 소스(source)를 형성하고, 상기 단일층의 타측과 상기 절연체 상에 드레인(drain)을 형성하는 제2 전극 단계;를 포함할 수 있다.

발명의 효과

[0010] 본 발명에 따르면, 기관 상에 투명한 채널층과 투명한 가시광 흡수층이 층의 구분없이 일체로 형성된 반도체 장치가 제공될 수 있다.

[0011] 산화물 TFT가 유기 중합체, 탄소 화합물, 금속 나노 입자, 양자점 등의 흡수층을 이용하여 가시광선을 흡수할 수 있도록 하기 위한 많은 연구가 수행되고 있다. 이러한 물질을 사용하는 산화물 TFT는 가시광선을 흡수할 수 있지만, 이러한 물질은 산화물 반도체의 장점인 높은 투명성을 제한하는 단점을 지닌다.

[0012] 본 발명에서는 유연성을 향상시키고 투명성을 극대화하는 IGZO(In-Ga-Zn-O) TFT에 의한 가시광선 검출의 새로운 방법을 제안한다.

[0013] 본 발명에서는 가시광선 탐지를 위해 IGZO내에 유기물(폴리이미드)이 도핑된 IGZO TFT를 제안하며 도핑 농도 조절에 따른 어플리케이션(광 센서 및 광 메모리)의 다양성 또한 제안한다.

[0014] 본 발명의 제조 방법은 IGZO와 유기물을 동시에 증착시켜 밴드갭(bandgap) 내 서브갭 상태(subgap states) 형성할 수 있다. 이를 통해 가시광 센싱(visible light sensing)이 가능한 환경이 제공될 수 있다.

[0015] 본 발명의 제조 방법은 IGZO 내의 유기물 농도 조절을 통하여 광 센서 또는 광 메모리로 기능한 반도체 장치를 선택적으로 제조할 수 있다

[0016] 본 발명에 따르면, 가시광을 흡수하면서도 산화물 반도체의 장점 중 하나인 투명성이 유지되며, 추가적으로 유연성이 부가될 수 있다. 또한, 본 발명에 따르면, 가시광 흡수층(그래핀, 페로브스카이트 등의 물질)을 도입하는 광전자 소자 대비 대면적의 증착이 가능한 장점이 있다.

도면의 간단한 설명

[0017] 도 1은 본 발명의 반도체 장치의 단면을 나타낸 개략도이다.

도 2는 본 발명의 반도체 장치 제조 방법을 나타내 흐름도이다.

도 3은 제1 전극 단계를 나타낸 개략도이다.
 도 4는 절연층 단계를 나타낸 개략도이다.
 도 5는 단일층 단계를 나타낸 개략도이다.
 도 6은 제2 전극 단계를 나타낸 개략도이다.
 도 7은 반도체 장치의 제조 공정을 나타낸 개략도이다.
 도 8은 PSL 포토 트랜지스터의 전달 곡선을 나타낸 그래프이다.
 도 9는 광전자 특성을 나타낸 도표이다.
 도 10은 적색광 및 녹색광에서 포토 트랜지스터의 전달 곡선을 나타낸 그래프이다.
 도 11은 깊이 프로파일을 나타낸 그래프이다.
 도 12는 PLS 필름의 FT-IR 분석 그래프이다.
 도 13은 XPS 분석의 O1s피크를 나타낸 그래프이다.
 도 14는 밴드 다이어그램의 도식적 메커니즘을 나타낸 개략도이다.
 도 15는 광투과율 및 유리 기판 상의 PSL의 실제 이미지를 나타낸 개략도이다.
 도 16은 굽힘 테스트 결과를 나타낸 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0018] 아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.
- [0019] 본 명세서에서, 동일한 구성요소에 대해서 중복된 설명은 생략한다.
- [0020] 또한 본 명세서에서, 어떤 구성요소가 다른 구성요소에 '연결되어' 있다거나 '접속되어' 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에 본 명세서에서, 어떤 구성요소가 다른 구성요소에 '직접 연결되어' 있다거나 '직접 접속되어' 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다.
- [0021] 또한, 본 명세서에서 사용되는 용어는 단지 특정한 실시예를 설명하기 위해 사용되는 것으로써, 본 발명을 한정하려는 의도로 사용되는 것이 아니다.
- [0022] 또한 본 명세서에서, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함할 수 있다.
- [0023] 또한 본 명세서에서, '포함하다' 또는 '가지다' 등의 용어는 명세서에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품, 또는 이들을 조합한 것이 존재함을 지정하려는 것일 뿐, 하나 또는 그 이상의 다른 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 할 것이다.
- [0024] 또한 본 명세서에서, '및/또는' 이라는 용어는 복수의 기재된 항목들의 조합 또는 복수의 기재된 항목들 중의 어느 항목을 포함한다. 본 명세서에서, 'A 또는 B'는, 'A', 'B', 또는 'A와 B 모두'를 포함할 수 있다.
- [0025] 또한 본 명세서에서, 본 발명의 요지를 흐리게 할 수 있는 공지 기능 및 구성에 대한 상세한 설명은 생략될 것이다.
- [0026] 도 1은 본 발명의 반도체 장치의 단면을 나타낸 개략도이다.
- [0027] 도 1에 도시된 반도체 장치는 기판(10), 제1 전극(20)층, 절연층(30), 단일층(40), 제2 전극층(50)을 포함할 수 있다.

- [0028] 기판(10)은 이산화규소(SiO_2) 등의 부도체를 포함할 수 있다. 기판(10)은 얇은 판 형상으로 형성될 수 있다.
- [0029] 제1 전극(20)층은 기판(10) 상에 적층될 수 있다. 일 예로, 제1 전극(20)층은 반도체 장치의 게이트(gate)를 포함할 수 있다.
- [0030] 절연층(30)은 제1 전극(20)층을 제2 전극층(50)으로부터 전기적으로 분리시키기 위한 것으로, 제1 전극(20)층 및 기판(10) 상에 적층될 수 있다.
- [0031] 단일층(40)은 기판(10) 상에 적층될 수 있다. 구체적으로, 단일층(40)은 절연층(30) 상에 적층될 수 있다. 평면상으로 단일층(40)은 제1 전극(20)층 상에 배치될 수 있다.
- [0032] 단일층(40)은 채널층과 가시광 흡수층이 층의 구분없이 일체로 혼합되어 형성될 수 있다.
- [0033] 채널층(반전층)은 기판(10)의 다수 캐리어와 반대 형태의 캐리어가 모여 있는 층, 상태를 의미할 수 있다. 일 예로, P형 기판(10)의 다수 캐리어는 정공인데 채널 영역에 소수 캐리어인 전자가 모여 있기 때문에 반전층이라 불리운다.
- [0034] 비교 실시예의 반도체 장치는 가시광 흡수층을 마련하기 위해 채널층과 가시광 흡수층을 각각 구분해서 형성할 수 있다. 본 발명의 반도체 장치는 채널층과 가시광 흡수층이 동일 위치, 동일 높이에 혼합되어 형성될 수 있다.
- [0035] 제2 전극층(50)은 단일층(40)과 절연층(30)에 걸쳐 형성될 수 있다. 일 예로, 평면상으로 제2 전극층(50)은 단일층(40)의 일측 내부로부터 단일층(40)의 일측 경계선을 통과해서 절연층(30)까지 연장될 수 있다. 제2 전극층(50)은 복수로 마련된 경우, 다른 제2 전극층(50)은 평면상으로 단일층(40)의 타측 내부로부터 단일층(40)의 타측 경계선을 통과해서 절연층(30)까지 연장되는 형태를 취할 수 있다.
- [0036] 다른 관점에서 살펴보면, 제2 전극층(50)은 단일층(40)의 일부 영역과 절연층(30)의 일부 영역에 걸쳐 적층될 수 있다.
- [0037] 이하, 단일층(40)에 대하여 상세하게 설명한다.
- [0038] 단일층(40)은 탄소결합 유기 중합체 및 산화물 반도체를 함께 포함할 수 있다. 다시 말해, 단일층(40)에는 탄소결합 유기 중합체 및 산화물 반도체가 서로 혼합된 상태로 포함될 수 있다.
- [0039] 일 예로, 단일층(40)은 폴리이미드층과 IGZO(In-Ga-Zn-O)층이 동시에 증착된 것일 수 있다. 폴리이미드는 탄소결합 유기 중합체에 해당될 수 있다. IGZO는 산화물 반도체에 해당될 수 있다.
- [0040] 단일층(40)은 탄소결합 유기 중합체의 제1 스퍼터링 또는 제1 스핀 코팅, 산화물 반도체의 제2 스퍼터링 또는 제2 스핀 코팅이 동시에 수행되어 생성된 것일 수 있다.
- [0041] 스퍼터링에 의해 단일층(40)이 생성되는 경우, 제1 스퍼터링의 스퍼터링 파워(전력)에 따라 반도체 장치는 포토 트랜지스터가 되거나 포토 메모리가 될 수 있다.
- [0042] 단일층(40)은 평면상으로 서로 뒤섞여 배치된 탄소결합 유기 중합체와 산화물 반도체를 포함할 수 있다.
- [0043] 탄소결합 유기 중합체와 산화물 반도체는 기판(10)의 두께 방향 상으로 서로 동일한 위치에 배치될 수 있다.
- [0044] 일 예로, 도 1에서 기판(10)은 x축 방향 및 y축 방향으로 연장되는 xy 평면에 평행하게 배치될 수 있다. 이때, 탄소결합 유기 중합체와 산화물 반도체는 x축 방향 상으로 서로 구분되지 않게 혼합될 수 있다. 또한, 탄소결합 유기 중합체와 산화물 반도체는 y축 방향 상으로 서로 구분되지 않게 혼합될 수 있다. 또한, 탄소결합 유기 중합체와 산화물 반도체는 기판(10)의 두께 방향에 해당하는 z축 방향 상으로 서로 구분되지 않게 혼합될 수 있다. 결과적으로, 단일층(40)은 외형적으로 단일의 재료로 형성된 층이 되며, 이때, 단일층(40)의 재질은 탄소결합 유기 중합체와 산화물 반도체의 혼합물일 수 있다.
- [0045] 한편, 기판(10)에 대한 흡착력, 전기적 성질의 개선 등을 고려하여 기판(10) 또는 절연층(30)에는 탄소결합 유기 중합체와 산화물 반도체 중 어느 하나가 대면 접촉되는 것이 유리할 수 있다.
- [0046] 일 예로, 기존 산화물 반도체의 장점을 부각시키기 위해 기판(10)에 대면되는 단일층(40)의 일면(도 1에서는 단일층(40)의 밑면)은 산화물 반도체를 포함할 수 있다. 이를 위해, 반도체 장치의 제조 과정에서 산화물 반도체의 일부를 기판(10)에 대면되는 단일층(40)의 일면에 집중시키는 방안이 적용될 수 있다.

- [0047] 한편, 기판(10)의 투명성 및 기판(10)의 유연성을 개선하기 위해 단일층(40)의 외면에는 탄소결합 유기 중합체가 집중적으로 존재하는 것이 유리할 수 있다. 다시 말해, 단일층(40)의 외면에는 탄소결합 유기 중합체 입자가 산화물 반도체 입자보다 많은 양이 존재하는 것이 좋을 수 있다.
- [0048] 일 예로, 기판(10)에 대면되는 단일층(40) 일면의 반대면인 타면(도 1에서는 단일층(40)의 윗면)이 정의될 수 있다. 이때, 단일층(40)의 타면은 탄소결합 유기 중합체를 포함할 수 있다. 이를 위해, 반도체 장치의 제조 과정에서 탄소결합 유기 중합체의 일부를 단일층(40)의 타면에 집중시키는 방안이 적용될 수 있다.
- [0049] 도 2는 본 발명의 반도체 장치 제조 방법을 나타낸 흐름도이다. 도 3은 제1 전극(20) 단계를 나타낸 개략도이다. 도 4는 절연층(30) 단계를 나타낸 개략도이다. 도 5는 단일층(40) 단계를 나타낸 개략도이다. 도 6은 제2 전극 단계를 나타낸 개략도이다. 도 7은 반도체 장치의 제조 공정을 나타낸 개략도이다.
- [0050] 본 발명의 제조 방법은 기판(10) 상에 투명한 채널층과 투명한 가시광 흡수층을 층의 구분없이 일체로 형성하는 것이 주요 포인트일 수 있다. 제조 방법은 반도체 제조 장치에 의해 수행될 수 있다.
- [0051] 일 예로, 제조 방법은 제1 전극(20) 단계(S 510), 절연체 단계(S 520), 단일층(40) 단계(S 530), 제2 전극 단계(S 540)를 포함할 수 있다.
- [0052] 제1 전극(20) 단계(S 510)는 이산화규소 재질의 기판(10)(substrate)의 일면에 게이트(p^+ gate 등)를 형성할 수 있다.
- [0053] 절연체 단계(S 520)는 게이트 및 기판(10)의 일면에 이산화규소 재질의 절연체를 적층할 수 있다.
- [0054] 단일층(40) 단계(S 530)는 절연체를 사이에 두고 게이트에 대면되는 제1 영역 a에 탄소결합 유기 중합체 및 산화물 반도체가 포함된 단일층(40)을 형성할 수 있다.
- [0055] 제2 전극 단계(S 540)는 단일층(40)의 일측과 절연체 상에 소스(51)(source)를 형성하고, 단일층(40)의 타측과 절연체 상에 드레인(52)(drain)을 형성할 수 있다.
- [0056] 단일층(40) 단계(S 530)는 제1 영역 a에 대면되는 일면에 제1 통공(119)이 형성된 제1 웨도우 마스크(110)로 절연체를 덮을 수 있다.
- [0057] 단일층(40) 단계(S 530)는 제1 통공(119)을 통해 제1 영역 a 전체를 타겟으로, 폴리이미드(PI, polyimide) 등의 탄소결합 유기 중합체를 제1 스퍼터링할 수 있다.
- [0058] 단일층(40) 단계(S 530)는 제1 통공(119)을 통해 제1 영역 a 전체를 타겟으로 IGZO 등의 산화물 반도체를 제2 스퍼터링할 수 있다.
- [0059] 이때, 제1 스퍼터링이 연속적으로 수행되는 제1 기간과 제2 스퍼터링이 연속적으로 수행되는 제2 기간은 동일한 공통 시점을 포함할 수 있다. 본 실시예에 따르면, 제1 스퍼터링하는 스퍼터링 수단 s1은 제1 영역 a를 타겟으로 탄소결합 유기 중합체를 증착시킬 수 있다. 제2 스퍼터링하는 스퍼터링 수단 s1은 제1 영역 a를 타겟으로 산화물 반도체를 증착시킬 수 있다. 제1 스퍼터링과 제2 스퍼터링의 타겟 위치는 서로 동일하다. 이때 제1 스퍼터링의 수행 시점과 제2 스퍼터링의 수행 시점이 동일하다면, 제1 영역 a에는 탄소결합 유기 중합체와 산화물 반도체가 서로 뒤섞여서 혼합 증착될 수 있다.
- [0060] 산화물 반도체가 제2 스퍼터링되는 제2 기간은 탄소결합 유기 중합체가 제1 스퍼터링되는 제1 기간보다 먼저 시작될 수 있다. 본 실시예에 따르면, 일단 바닥에 탄소결합 유기 중합체가 먼저 증착된 이후에 산화물 반도체와 탄소결합 유기 중합체가 함께 동일한 제1 영역 a에 혼합되어 증착될 수 있다. 이에 따라, 기판(10)에 대면되는 단일층(40)의 일면에는 산화물 반도체가 집중적으로 형성될 수 있다.
- [0061] 탄소결합 유기 중합체가 제1 스퍼터링되는 제1 기간은 산화물 반도체가 제2 스퍼터링되는 제2 기간보다 늦게 종료될 수 있다. 본 실시예에 따르면, 일단 제1 영역 a에 대해 탄소결합 유기 중합체와 산화물 반도체가 함께 혼합 증착된 후 제1 영역 a에 대해 산화물 반도체를 배제하고 탄소결합 유기 중합체만 단독으로 제1 영역 a에 증착될 수 있다. 탄소결합 유기 중합체 단독으로 이루어지는 증착은 제1 영역 a에 대한 혼합 증착이 완료된 후에 이루어질 수 있다. 그 결과, 탄소결합 유기 중합체와 산화물 반도체의 혼합 증착물의 겉면(외면)이 탄소결합 유기 중합체로 코팅될 수 있다.
- [0062] 본 실시예에 따르면, 단일층(40) 단계(S 530)는 제1 영역 a를 타겟으로 탄소결합 유기 중합체를 제1 스퍼터링하고, 제1 스퍼터링 도중에 제1 영역 a를 타겟으로 산화물 반도체를 제2 스퍼터링할 수 있다.

- [0063] 단일층(40) 단계(S 530)는 제1 스퍼터링의 구동 전력에 해당하는 제1 전력과 제2 스퍼터링의 구동 전력에 해당하는 제2 전력 간의 비율에 따라 물성이 다른 반도체 장치를 생성할 수 있다.
- [0064] 일 예로, 단일층(40) 단계(S 530)는 포토 트랜지스터를 생성하기 위해, 제1 전력과 제2 전력 간의 비율을 150:5 ~ 150:15로 설정할 수 있다.
- [0065] 단일층(40) 단계(S 530)는 포토 메모리를 생성하기 위해, 제1 전력과 제2 전력 간의 비율을 150:25 ~ 150:35로 설정할 수 있다.
- [0066] 한편, 본 발명의 제조 방법은 단일층(40) 단계(S 530)와 제2 전극 단계(S 540) 사이에 수행되는 어닐링(annealing) 단계를 더 포함할 수 있다.
- [0067] 어닐링 단계는 단일층(40) 단계(S 530)가 완료된 기관(10)을 핫 플레이트 n에서 200도 이상의 설정 온도에서 설정 시간동안 유지시킬 수 있다.
- [0068] 본 발명에 따르면, 가시광 감지를 위한 투명하고 유연한 폴리이미드(PI)가 도핑된 단일층(40)(Polyimide-doped Single Layer, 이하 PSL)이 제공될 수 있다.
- [0069] PSL은 비정질 인듐-갈륨-아연 산화물(IGZO)과 PI 타겟을 동시에 사용하는 공동 스퍼터링(co-sputtering) 공정에 의해 SiO₂ 절연체 위에 증착될 수 있다. PSL은 채널 층과 가시광 흡수 층의 역할을 모두 수행할 수 있다. PI는 스퍼터링 타겟으로 제작할 수 있는 몇 안 되는 유연한 유기 재료 중 하나이다. PI 도핑이 없는 IGZO 포토 트랜지스터와 비교하여 PSL 포토 트랜지스터는 1mW/mm² 강도의 635 nm 적색광 조명에서 향상된 광전자 특성(optoelectronic characteristics)을 나타내었다. 이렇게 얻어진 photoresponsivity는 15.00에서 575.00 A/W, photosensitivity는 1.38 X 10¹에서 9.86 X 10⁶, specific detectivity는 1.35 X 10⁷에서 5.83 X 10¹¹ Jones로 향상되었다. 이러한 개선의 결과는 분해된 유기 분자, 산소 공공(oxygen vacancy) 및 금속 수산화물을 형성하는 PI 도핑에 의해 유도된 서브갭(subgap) states에 기인할 수 있다. 또한 유연한 PSL 포토 트랜지스터를 제작하여 10,000번의 굽힘 테스트 후에도 안정적인 광전자 특성을 보였다.
- [0070] 산화물 반도체는 대면적 제조 능력, 낮은 오프 전류, 가시광 영역에서의 투명성 등의 장점으로 OLED(Organic Light Emitting Diode) 디스플레이의 백플레인(backplane)을 형성하는 박막 트랜지스터(Thin Film Transistor, 이하 TFT) 채널층 재료로 상용화되었다. 또한 산화물 반도체는 디스플레이 산업을 넘어 포토 트랜지스터와 같은 새로운 전자 응용 프로그램에 제안되고 있다. 비정질(amorphous) 인듐-갈륨-아연 산화물(IGZO)과 같은 산화물 반도체를 포토 트랜지스터에 적용하면 넓은 밴드갭(> 3.0 eV)으로 인해 자외선과 가시광 영역의 청색광($\lambda < 400$ nm, 밴드갭 > 3.1 eV)과 같이 파장(λ)이 상대적으로 짧고 에너지가 큰 빛 영역만 감지할 수 있다. 즉, 가시광 영역의 녹색 및 적색 광($\lambda < 700$ nm, 밴드갭 > 1.7 eV)과 같이 파장이 상대적으로 길고 에너지가 작은 빛 영역은 감지할 수 없다. 가시광 전 영역을 감지할 수 있는 산화물 반도체 기반 포토 트랜지스터를 제작하기 위해 가장 널리 사용되는 방법 중 하나는 칼코게나이드(chalcogenides), 유기물(organics), 페로브스카이트(perovskites) 또는 나노닷(nanodots)과 같이 채널층 위에 흡수층을 추가하는 것이다. 이러한 연구는 가시광을 검출할 수 있음을 입증했지만 대부분의 흡수층은 밴드갭이 작기 때문에 가시광 영역의 빛을 모두 흡수하므로 투명도가 낮아진다는 단점이 있다. 또한, 이렇게 채널층과 흡수층을 이중으로 제작하면 제조 공정이 복잡해질 뿐만 아니라 기존 산화물을 이용하는 디스플레이 공정에서 사용하기가 쉽지 않다.
- [0071] 앞서 설명된 바와 같이, 본 발명은 투명하고 유연하면서 가시광을 감지할 수 있는 폴리이미드(PI)가 도핑된 단일층(40)(Polyimide-doped Single Layer, 이하 PSL) 포토 트랜지스터 제조 방법을 제안한다. IGZO 및 PI는 채널층 자체가 가시광 영역의 빛에 반응하도록 공동 스퍼터링(co-sputtering) 공정을 사용하여 증착될 수 있다. PI는 디스플레이 산업에서 유연한 기관(10)으로 잘 알려져 있으며, 스퍼터링 타겟으로 쉽게 제작할 수 있기 때문에 기존 디스플레이 산업의 스퍼터 공정 장비에 사용될 수 있다. IGZO에서 PI 도핑에 의한 가시광 검출 메커니즘을 확인하기 위해 TOF-SIMS(Time-of-Flight Secondary Ion Mass Spectrometry), FT-IR(Fourier transform-infrared spectroscopy), XPS(X-ray photoelectron spectroscopy) 표면 분석, UPS(ultraviolet photoelectron spectroscopy), UV-visible spectrophotometer 분석을 수행했다. 또한, PI가 도핑된 IGZO 포토 트랜지스터(이하, PSL 포토 트랜지스터)의 광전자 특성(optoelectronic characteristics)을 PI가 도핑되지 않은 IGZO 포토 트랜지스터(이하, IGZO 포토 트랜지스터)와 비교하였다. 또한, PSL의 투명도를 측정하였고, 유연

한 기관(10) 위에 제작된 PSL 포토 트랜지스터에 대해 굽힘 테스트를 수행하였다.

[0072] 테스트 환경은 다음과 같다.

[0073] 기관(10)은 SiO_2 가 $p^+-\text{Si}$ 웨이퍼에서 열적으로 산화된(thermally oxidized) $\text{SiO}_2/p^+-\text{Si}$ 를 사용했다. $p^+-\text{Si}$ 및 SiO_2 는 각각 게이트 및 게이트 절연체로 사용되었다. $\text{SiO}_2/p^+-\text{Si}$ 기관(10)에서 PSL은 공동 스퍼터링(co-sputtering) 공정을 사용하여 채널층으로 증착되었다. 패터닝(patterning)을 위해 제1 섀도우(shadow) 마스크를 사용했다. IGZO 및 PI의 무선 주파수(RF) 마그네트론 스퍼터링 파워는 각각 150 W 및 0 ~ 30 W로 설정되었다. 작동 압력은 5 mTorr이며, 아르곤 플라즈마를 이용하였다. 증착 후 핫 플레이트(hot plate) n을 이용하여 300°C에서 1시간 동안 활성화(activation) 공정을 수행하였다. 마지막으로 RF 마그네트론 스퍼터링에서 패터닝을 위해 제2 통공(129)이 형성된 제2 섀도우 마스크(120)와 스퍼터링 수단 s2를 사용하여 알루미늄(Al)을 소스(51)/드레인(52)으로 증착하였다. 채널의 길이와 너비는 각각 150 μm 및 1,000 μm 였다.

[0074] 제2 통공(129)은 소스(51) 전극을 위한 것(129a)과 드레인(52) 전극을 위한 것(129b)을 포함할 수 있다.

[0075] 본 테스트에서 진행된 산화물 기반 포토 트랜지스터는 비정질 인듐-갈륨-아연 산화물 반도체에 폴리이미드를 공동 스퍼터링하여 단일층(40)을 형성하였으며, 가시광 영역에서 빛 반응을 하는 포토 트랜지스터이다. 광전자 특성은 전달 곡선으로 측정하였으며, 수식에 의해 Photoresponsivity(PR), Photosensitivity(PS), Specific/detectivity(D^*)를 각각 계산하여 그 성능을 서술하였다. 또한, 성분 분석 및 밴드 다이어그램을 측정하여 포토 트랜지스터의 메커니즘을 분석하였다.

[0076] 도 8은 PSL 포토 트랜지스터의 전달 곡선을 나타낸 그래프이다.

[0077] IGZO와 PI의 스퍼터링 파워는 PSL 포토트랜지스터 제작시 PI 파워를 조절하여 최적화하였다. 또한 IGZO와 PSL 포토 트랜지스터의 전기적 특성을 비교했다. 도 8은 PI 전력이 10, 20 및 30 W일 때 1 mW/mm^2 의 강도를 갖는 어두운 상태 및 적색광 상태에서 10.1 V의 드레인(52) 전압에서 PSL 포토 트랜지스터의 전달 곡선(Transfer curve)으로 특성의 차이를 보여준다.

[0078] 제작된 PSL 포토 트랜지스터의 광전자 특성을 비교하였다. 10, 20 및 30 W의 스퍼터 파워(스퍼터링 파워, sputter power)에서 PR은 575.00, 117.89, 20.73 A/W, PS는 9.86×10^6 , 2.40×10^4 , 3.21×10^3 , D^* 는 5.83×10^{11} , 7.81×10^8 , 그리고 3.85×10^7 Jones이었다.

[0079] 또한, 도 8에서 P.S가 공동 스퍼터링 power가 증가함에 따라 저하되었음을 확인할 수 있다. 광전자 특성을 저하시키는 P.S 열화의 가능한 원인 중 하나는 채널 층의 결함(defect)이다. 광전자 성능은 P.S 값이 증가함에 따라 감소했다. 1 mW/mm^2 강도의 어두운 곳과 적색광 조명에서 P.S 및 광전자 특성이 도 9에 요약되어 있다. 10 W의 전력으로 제작된 PSL 포토 트랜지스터가 다른 PSL 포토 트랜지스터에 비해 우수한 광학적 특성을 가짐을 확인하였다.

[0080] 도 10은 적색광 및 녹색광에서 포토 트랜지스터의 전달 곡선을 나타낸 그래프이다.

[0081] 도 10은 적색 및 녹색 조명 강도(intensity)에서의 특성으로서 IGZO 및 PSL 포토 트랜지스터의 전달(transfer) 특성을 보여준다. 도 10의 (a) 및 (b)는 1 mW/mm^2 강도의 적색 및 녹색광으로 비출 때 IGZO 포토 트랜지스터가 각각 0.09 및 1.62 V의 음의 문턱 전압(VTH) 이동을 나타냄을 보여준다. 이전에 보고된 바와 같이 이는 IGZO의 밴드갭이 3.0 eV를 초과했기 때문이다. 따라서 적색 (635 nm, 1.95 eV) 및 녹색 (532 nm, 2.33 eV) 빛을 흡수할 수 없다. 도 10의 (c) 및 (d)는 1 mW/mm^2 강도의 적색 및 녹색 광으로 비출 때 PSL 포토 트랜지스터가 각각 7.78 V 및 22.75 V의 음의 VTH 이동을 표시했음을 보여준다. 또한, PSL 포토 트랜지스터의 광전자 특성은 IGZO 포토 트랜지스터에 비해 1 mW/mm^2 강도에서 적색 및 녹색 광에서 크게 개선되었다. 구체적으로, PR은 15.00 및 70.33 A/W에서 575.00 및 1,050.00 A/W로, PS는 1.38×10^1 및 9.11×10^7 에서 9.86×10^6 및 1.75×10^8 로, D^* 는 1.35×10^7 및 1.18×10^9 에서 5.83×10^{11} 및 4.07×10^{12} Jones로 향상되었다.

[0082] 도 11은 깊이 프로파일을 나타낸 그래프이다.

[0083] IGZO의 PI 도핑에 따른 성분 및 변화를 확인하기 위해 TOF-SIMS 분석을 수행하였다. 도 11의 (a)는 IGZO 필름에

대한 TOF-SIMS 결과를 보여준다. 여기서 CN 이온은 10.0 카운트의 강도를 갖고 C는 약간의 노이즈만 나타낸다. 도 11의 (b)는 PSL 필름의 경우에 대한 결과를 보여준다. CN⁻ 및 C⁻ 피크는 각각 42.7 및 3.1 카운트의 강도를 가졌다. 즉, IGZO 필름에 비해 CN⁻, C⁻ 피크의 세기가 증가하였다.

[0084] 도 12는 PLS 필름의 FT-IR 분석 그래프이다.

[0085] PSL에 존재하는 PI 구성 요소를 확인하기 위해 FT-IR 분석을 수행하였다. 도 12는 IGZO 샘플을 기준으로 사용할 때 1,153 및 1,065 cm⁻¹에서 피크가 나타남을 보여준다. 이러한 피크는 PI의 C-O 및 C-OH 결합에 해당할 가능성이 높다. PSL이 증착 될 때 PI 분자 구조가 분해된다. 분해된 유기분자(CN⁻, C⁻, C-O, C-OH)를 산화물 반도체에 도핑 하면 밴드갭 내에서 서브갭 states가 유도되는 것으로 알려져 있다. 따라서 유기 분자는 PSL 포토 트랜지스터에서 가시광의 흡수를 향상시킬 수 있다.

[0086] 도 13은 XPS 분석의 O_{1s} 피크를 나타낸 그래프이다.

[0087] XPS 분석을 사용하여 PI 도핑 중 화학 조성의 변화를 확인했다. 산소 1s (O_{1s}) 피크는 530 ± 0.10, 531 ± 0.14 및 532 ± 0.39 eV에서 3개의 피크로 분리되었으며, 이는 금속 산화물(M-O) 결합, 산소 공공(Vo) 및 금속 수산화물(M-OH) 결합에 해당한다. 도 13의 (a)는 IGZO에 대한 XPS O_{1s} 피크 결과를 보여준다. M-O 결합, Vo 및 M-OH 결합의 상대적인 양은 각각 77.2 %, 19.2 % 및 3.6 %였다. 도 13의 (b)에서는 PI 도핑된 경우에 해당하는 경우는 각각 62.5 %, 27.6 % 및 9.9%였다. 구체적으로, IGZO 필름과 비교하여 Vo 및 M-OH 결합은 각각 8.4 % 및 6.3 % 증가하고 M-O 결합은 14.7% 감소했다. 광전자 특성의 개선은 Vo 및 M-OH 결합의 증가로 인한 서브갭 states의 형성에 기인한다. 이러한 결과는 채널층의 PI 도핑이 Vo 및 M-OH 결합을 증가시켜 PSL 밴드갭에서 서브갭 states를 생성한다는 것을 확인했다.

[0088] 도 14는 밴드 다이어그램의 도식적 메커니즘을 나타낸 개략도이다.

[0089] TOF-SIMS, FT-IR, XPS, UPS 및 UV-vis spectrophotometry 분석에 의해 확인된 내용을 통해 포토 트랜지스터의 메커니즘을 도 14에 나타내었다. IGZO 필름의 경우 밴드갭이 크기 때문에 가시광 조명에서도 가전자대의 전자가 전도대로 쉽게 여기 되지 않았다(도 14의 (a)). PSL의 경우 밴드갭에 형성된 서브갭 states는 빛 에너지가 밴드갭보다 적은 경우에도 전자가 쉽게 여기 될 수 있도록 한다(도 14의 (b)). IGZO 포토 트랜지스터 (3.75 eV)의 밴드갭과 비교하여 PSL 포토 트랜지스터(3.78 eV)의 밴드갭은 거의 변화가 없었으며, PSL 광 트랜지스터는 PI 도핑에 의해 가전자대 최대값 (VBM 부근) 및 전도대 최소값 (CBM 부근) 근처에서 유도된 서브갭 states로 인해 가시광을 감지할 수 있다. 일반적으로 이러한 subgap states를 증가시키는 요인은 Vo, undercoordinated oxygens, M-OH 결합, 수소 음이온 및 유기 성분 등이다. PSL에서 유도된 VBM 및 CBM에 가까운 서브갭 states는 분해된 유기 분자, Vo 및 M-OH 결합에 기인한다. 구체적으로, VBM에 가까운 상태와 CBM에 가까운 상태는 주로 Vo와 분해된 유기분자와 M-OH에 의해 유도되었다. PSL 포토 트랜지스터가 빛에 비취졌을 때 이러한 서브갭 states는 다양한 광 여기 경로를 제공했다. 따라서, PI 도핑을 사용하여 향상된 가시광 검출을 얻을 수 있었다. 채널층에 PI를 도핑하면 불투명한 광흡수 물질 없이도 서브갭 stages의 밀도를 제어하고 산화물 반도체에 의한 가시광의 검출을 용이하게 할 수 있다.

[0090] 도 15는 광투과율 및 유리 기판(10) 상의 PSL의 실제 이미지를 나타낸 개략도이다.

[0091] UV-vis 흡수 분석을 사용하여 PI 도핑에 따른 IGZO의 광학 특성 변화를 확인했다. 도 15의 (a)는 유리 기판(10)에 증착 된 IGZO와 PSL의 광투과율 결과를 보여준다. 가시광 영역에서 광투과율 (> 81%)의 변화가 없었다. 도 15의 (b)와 같이 실제 이미지도 투명함을 알 수 있다.

[0092] 도 16은 굽힘 테스트 결과를 나타낸 그래프이다.

[0093] PSL 포토 트랜지스터의 기계적 유연성에 대한 PI의 기능을 조사하기 위해 PI 기판(10)으로 유연한 포토 트랜지스터를 제작했다. 유연한 포토 트랜지스터는 반경 10 mm에서 10,000번의 굽힘 테스트 후에도 큰 열화 없이 안정적인 광흡수 특성을 보였다(도 16의 (b)). 이러한 결과는 PSL 포토 트랜지스터가 확장 가능하고 유연하다는 것을 의미한다.

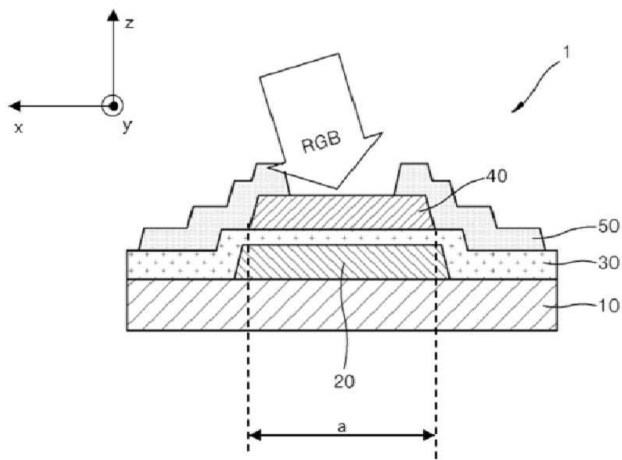
[0094] 이상에서 본 발명의 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 통상의 기술자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

부호의 설명

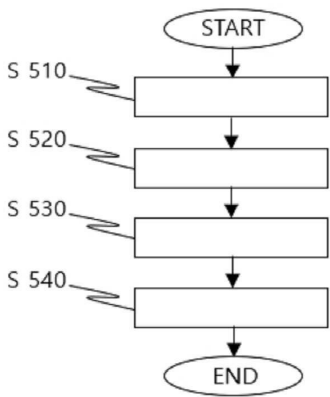
[0095]	10...기판	20...제1 전극
	30...절연층	40...단일층
	50...제2 전극층	51...소스
	52...드레인	110...제1 웨도우 마스크
	119...제1 통공	120...제2 웨도우 마스크
	129...제2 통공	

도면

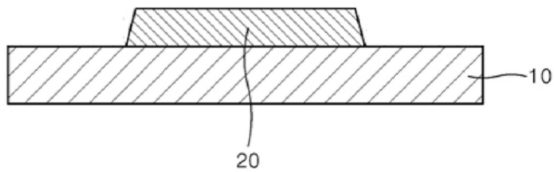
도면1



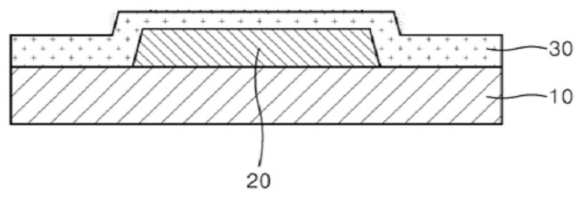
도면2



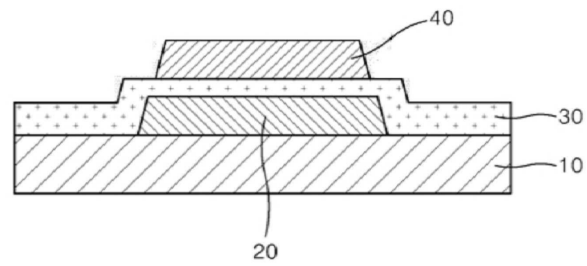
도면3



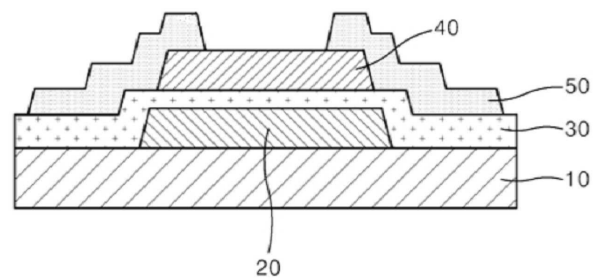
도면4



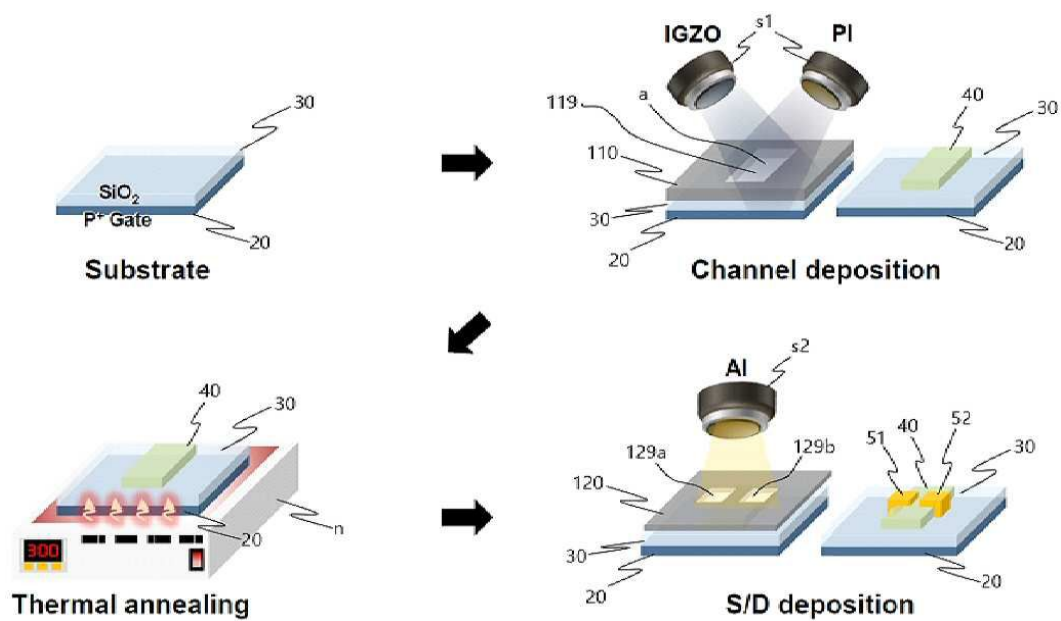
도면5



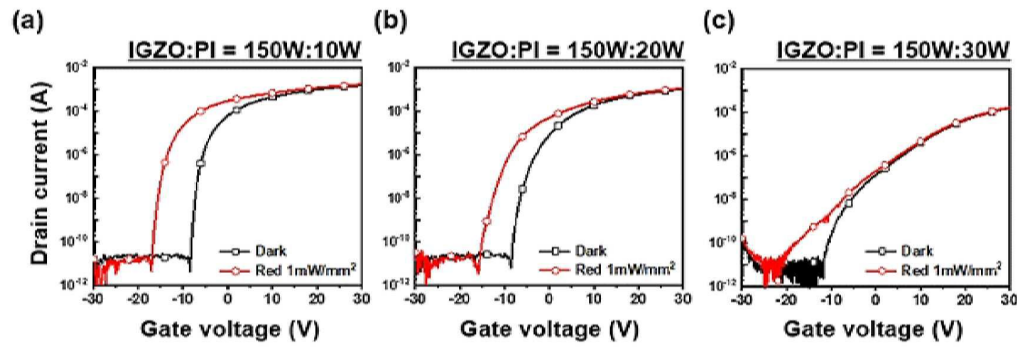
도면6



도면7



도면8



도면9

구분		IGZO:PI=150W:0W	IGZO:PI=150W:10W	IGZO:PI=150W:30W
Red light (635 nm, 1mW/mm²)	P.R (A/W)	14.43	263.02	33.94
	P.S	2.30×10^0	9.17×10^5	3.21×10^3
	D* (Jones)	8.92×10^6	2.68×10^{10}	7.95×10^7
Green light (532 nm, 1mW/mm²)	P.R (A/W)	39.22	494.04	97.10
	P.S	3.48×10^1	2.96×10^7	1.52×10^5
	D* (Jones)	2.42×10^7	7.61×10^{11}	2.30×10^9

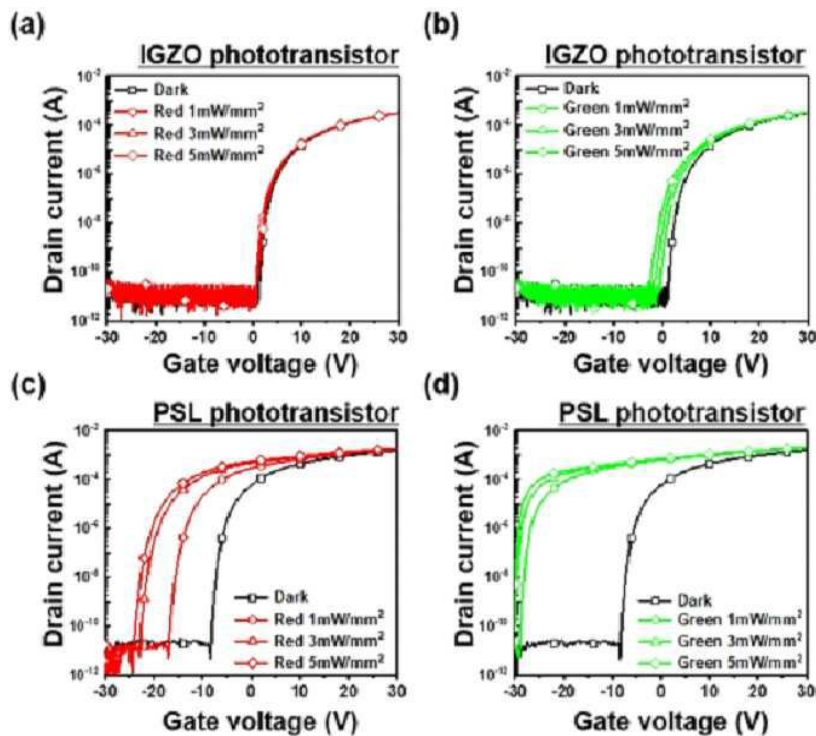
- IGZO : PI = 150W : 0W 조건에서는 red, green light를 흡수하지 못하는 것을 확인함

- IGZO : PI = 150W : 10W 조건에서 가장 우수한 optoelectronic characteristics을 보여줌

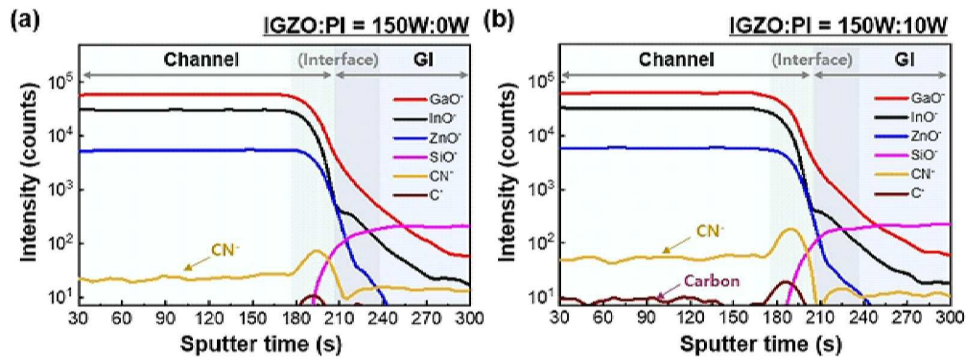
PI : polyimide
IGZO : indium-gallium-zinc oxide
P.R : photoresponsivity
P.S : photosensitivity
D* : detectivity

- 5 -

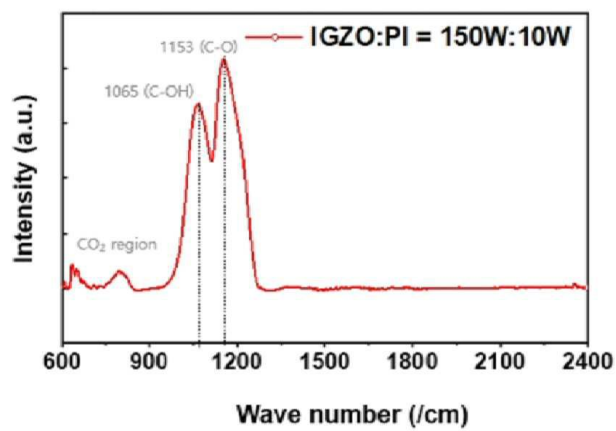
도면10



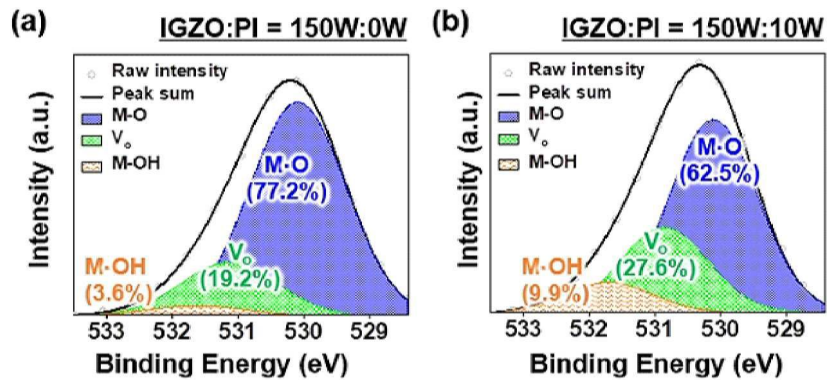
도면11



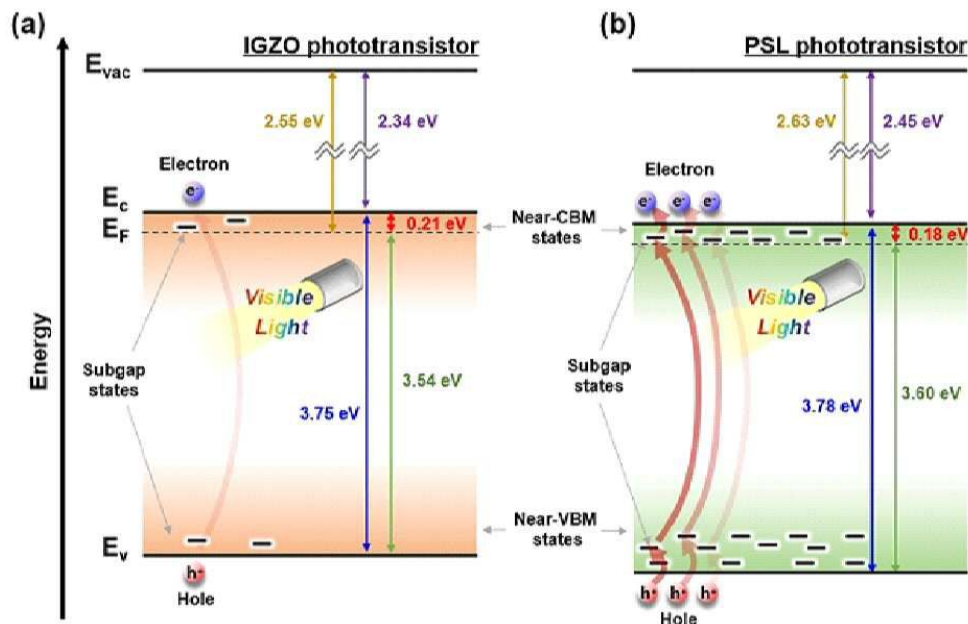
도면12



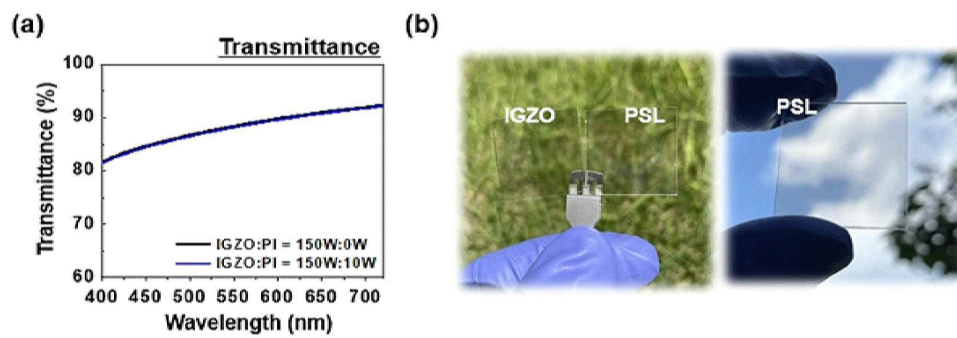
도면13



도면14



도면15



도면16

