



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2024년01월18일
(11) 등록번호 10-2626113
(24) 등록일자 2024년01월12일

(51) 국제특허분류(Int. Cl.)
H01M 4/66 (2006.01) C23C 28/00 (2006.01)
H01M 10/052 (2010.01) H01M 12/08 (2015.01)
H01M 4/02 (2006.01) H01M 4/134 (2010.01)
(52) CPC특허분류
H01M 4/667 (2013.01)
C23C 28/322 (2013.01)
(21) 출원번호 10-2021-0018524
(22) 출원일자 2021년02월09일
심사청구일자 2021년02월09일
(65) 공개번호 10-2022-0114916
(43) 공개일자 2022년08월17일
(56) 선행기술조사문헌
CN112117437 A*
(in2)RSC Advances.(이태릭) The Royal Society
of Chemistry. 2017.3.16., vol.7(제16801면 내
지 제16822면) 1부.*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
주식회사 넥스티리얼즈
울산광역시 울주군 언양읍 유니스트길 50, 유니스
트 106동 805-6호
(72) 발명자
신현석
울산광역시 울주군 언양읍 유니스트길 50
이상영
서울특별시 서대문구 연세로 50 (신촌동, 연세대
학교)
(뒷면에 계속)
(74) 대리인
특허법인 무한

전체 청구항 수 : 총 9 항

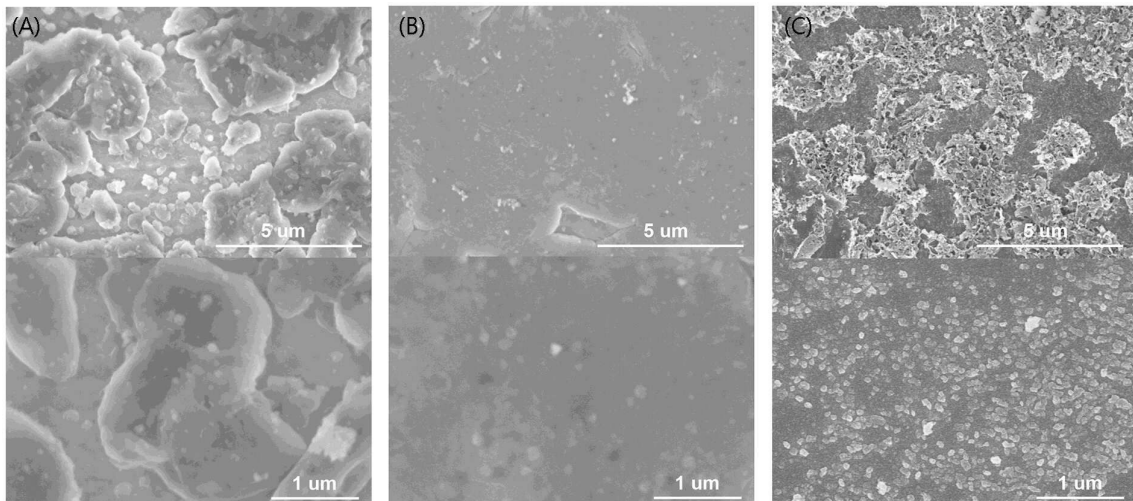
심사관 : 임홍철

(54) 발명의 명칭 음극 집전체 및 이를 포함하는 금속 전지

(57) 요약

본 발명은, 음극 집전체 및 금속 전지에 관한 것으로, 보다 구체적으로, 상기 집전체 기재의 적어도 일면의 적어도 일부분에 형성되고, 원자 두께의 이차원 물질층; 및 상기 이차원 물질층 상의 적어도 일부분에 형성된 금속층; 을 포함하는 것인, 음극 집전체 및 이를 포함하는 금속 전지에 관한 것이다. 또한, 본 발명은, 상기 음극 집전체의 제조방법을 더 제공할 수 있다.

대표도 - 도2



(52) CPC특허분류

C23C 28/34 (2013.01)
H01M 10/052 (2013.01)
H01M 12/08 (2019.01)
H01M 4/134 (2013.01)
H01M 4/661 (2013.01)
H01M 4/669 (2013.01)
H01M 2004/027 (2013.01)

김민수

울산광역시 울주군 언양읍 유니스트길 50

(72) 발명자

김승혁

울산광역시 울주군 언양읍 유니스트길 50

이 발명을 지원한 국가연구개발사업

과제고유번호	1711108505
과제번호	2019R1A4A1027934
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	집단연구지원(R&D)
연구과제명	2차원 반데르발스 구조체 재료화학 연구실
기 여 율	1/1
과제수행기관명	울산과학기술원
연구기간	2020.03.01 ~ 2021.02.28

명세서

청구범위

청구항 1

집전체 기재;

상기 집전체 기재의 적어도 일면에 형성되고, 원자 두께의 이차원 물질층; 및

상기 이차원 물질층 상에 형성된 금속층;

을 포함하고,

상기 이차원 물질층은,

상기 집전체 상에서 증착법으로 직성장시켜 증착된 원자 두께의 하나의막(film)이고,

상기 이차원 물질층은, 0.4 nm 내지 10 nm이고, 상기 집전체의 일면을 덮고, 육방정계 질화붕소(hexagonal boron nitride)가 연속적으로 연결된 하나의 막(film)이고,

상기 금속층은, 황화리튬, 할로젠화 리튬, 리튬합금 또는 이 둘을 포함하고,

상기 리튬합금은,

리튬; 및 나트륨(Na), 알루미늄(Al), 칼슘(Ca), 은(Ag), 금(Au), 나트륨(Na), 아연(Zn), 마그네슘(Mg), 및 칼륨(K)로 이루어진 군에서 선택된 적어도 하나 이상;을 포함하고,

상기 집전체 기재는,

Cu, Ni, Ti, 스테인리스(stainless) 또는 Al을 포함하는 제1 성분; 및 Ni, Cu, Ti, V, Cr, Mn, Fe, Co, Zn, Mo, W, Ag, Au, Ru, Pt, Ir, Li, Al, Sn, Bi, Sb 및 이들의 합금으로 이루어진 군에서 선택된 적어도 하나 이상을 포함하는 제2 성분(제1 성분과 동일한 원소는 제외); 을 포함하는 것인,

음극 집전체.

청구항 2

삭제

청구항 3

삭제

청구항 4

제1항에 있어서,

상기 집전체 기재는, 5 μm 내지 100 μm 의 두께를 갖는 포일(foil)인 것인,

음극 집전체.

청구항 5

삭제

청구항 6

삭제

청구항 7

제1항에 있어서,
상기 금속층은, 상기 이차원 물질층 상에서 증착법으로 직성장되고,
상기 금속층은, 전기증착법으로 직성장된 것인,
음극 집전체.

청구항 8

삭제

청구항 9

제1항에 있어서,
상기 금속층은, 금속 함유 덴드라이트 구조-프리(free)이고,
상기 금속층은, 평면막(planar flim)인 것인,
음극 집전체.

청구항 10

제1항에 있어서,
상기 금속층의 두께는, 1 nm 내지 100 μm 인 것인,
음극 집전체.

청구항 11

삭제

청구항 12

삭제

청구항 13

음극부;
양극부; 및
상기 음극부 및 상기 양극부 사이의 전해질;
을 포함하고,
상기 음극부는, 제1항의 음극 집전체를 포함하고,
상기 음극 집전체는,
금속층 상에 전해질이 접촉하는, 무음극향 집전체인 것인,
금속 전지.

청구항 14

제13항에 있어서,
상기 전해질은, 액체 전해질, 고체 전해질 또는 이 둘을 포함하는 것인,
금속 전지.

청구항 15

삭제

청구항 16

삭제

청구항 17

집전체 기재를 준비하는 단계;

상기 집전체 기재의 적어도 일면에 원자 두께의 이차원 물질층을 형성하는 단계; 및

상기 이차원 물질층 상에 금속층을 형성하는 단계;

를 포함하는,

상기 이차원 물질층을 형성하는 단계는, 상기 집전체 기재 상에서 증착법으로 이차원 물질층을 직성장시키는 단계;를 포함하는 것인,

제1항의 음극 집전체의 제조방법.

청구항 18

삭제

청구항 19

삭제

청구항 20

제17항에 있어서,

상기 금속층을 형성하는 단계는, 상기 이차원 물질층 상에 증착법으로 금속층을 직성장시키는 것인,

음극 집전체의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은, 음극 집전체 및 이를 포함하는 금속 전지에 관한 것이다.

배경 기술

[0002] 리튬 이차전지는 다양한 이차전지 중에서 에너지밀도 및 출력 특성이 가장 우수하여 널리 상용화되었다. 전기 자동차 및 대용량 전력 저장장치의 수요가 증가하면서 이를 충족시키기 위한 고에너지 전지의 개발이 요구된다. 400 Wh/kg 이상의 에너지밀도 구현을 위해서는 리튬 금속음극을 적용하여야 한다는 분석결과가 있으며, 이차전지의 에너지밀도 향상을 목적으로 리튬 금속을 음극으로 사용하는 기술개발이 활발히 진행 중이다.

[0003] 리튬금속 전지는 높은 용량 및 낮은 환원 전위를 지닌 리튬 금속을 음극으로 사용하는 이차전지로서, 리튬-공기 전지나 리튬-설퍼 전지 등과 같은 다양한 형태로 연구개발되고 있고, 고에너지 밀도의 차세대 에너지 전지 시스

템으로 각광받고 있다.

[0004] 리튬 금속을 음극으로 사용할 경우, 리튬 금속을 집전체 표면에 증착하는 과정에서 덴드라이트(dendrite) 구조의 리튬층이 형성되고, 이러한 불균일한 리튬층으로 인하여 리튬 덴드라이트가 성장할 경우에, 단락 현상을 초래할 뿐 아니라 용량에 기여하지 않는 Dead Li를 형성시킬 수 있다. 또한, 이러한 덴드라이트 구조의 리튬층은 전지의 용량 및 출력 특성이 감소하는 현상이 발생하여 리튬금속 전지의 상용화에 어려움을 주고 있다.

[0005] 이러한 문제점을 해소하기 위해서, 집전체 표면에 균일한 리튬층을 형성하는 기술개발이 대두되고 있으나, 기존의 집전체 표면의 높은 핵생성 과전압(nucleation overpotential)때문에 균일한 리튬 핵생성을 제어하는데 기술적 어려움이 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명은, 상기 언급한 문제점을 해결하기 위해서, 균일하고 치밀한 금속층 형성이 가능한 금속 친화적 표면으로 개질된 음극 집전체를 제공하는 것이다.

[0007] 본 발명은, 본 발명에 의한 음극 집전체를 포함하는, 금속 기반 고에너지밀도의 구현이 가능한 금속 전지를 제공하는 것이다.

[0008] 본 발명은, 본 발명에 의한 음극 집전체의 제조방법을 제공하는 것이다.

[0009] 그러나, 본 발명이 해결하고자 하는 과제는 이상에서 언급한 것들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 해당 분야 통상의 기술자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0010] 본 발명의 일 실시예에 따라, 집전체 기재; 상기 집전체 기재의 적어도 일면의 적어도 일부분에 형성되고, 원자 두께의 이차원 물질층; 및 상기 이차원 물질층 상의 적어도 일부분에 형성된 금속층; 을 포함하는 것인, 음극 집전체에 관한 것이다.

[0011] 본 발명의 일 실시예에 따라, 상기 집전체 기재는, Ni, Cu, Ti, V, Cr, Mn, Fe, Co, Zn, Mo, W, Ag, Au, Ru, Pt, Ir, Li, Al, Sn, Bi, Sb 및 이들의 합금; 소성탄소; 및 스테인리스(stainless);로 이루어진 군에서 선택된 적어도 하나 이상을 포함하는 것일 수 있다.

[0012] 본 발명의 일 실시예에 따라, 상기 집전체 기재는, Cu, Ni, Ti, 스테인리스(stainless) 또는 Al을 포함하는 제1 성분; 및 Ni, Cu, Ti, V, Cr, Mn, Fe, Co, Zn, Mo, W, Ag, Au, Ru, Pt, Ir, Li, Al, Sn, Bi, Sb 및 이들의 합금으로 이루어진 군에서 선택된 적어도 하나 이상을 포함하는 제2 성분(제1 성분과 동일한 원소는 제외); 을 포함하는 것일 수 있다.

[0013] 본 발명의 일 실시예에 따라, 상기 집전체 기재는, 5 μm 내지 100 μm 의 두께를 갖는 포일(foil)인 것일 수 있다.

[0014] 본 발명의 일 실시예에 따라, 상기 이차원 물질은, 그래핀(graphene), 육방정계 질화붕소(hexagonal boron nitride) 및 전이금속 화합물 중 적어도 하나 이상을 포함하는 것일 수 있다.

[0015] 본 발명의 일 실시예에 따라, 상기 이차원 물질층의 두께는, 0.4 nm 내지 10 nm인 것일 수 있다.

[0016] 본 발명의 일 실시예에 따라, 상기 금속층은, 상기 이차원 물질층 상에서 증착법으로 직성장되고, 상기 금속층은, 전기증착법으로 직성장된 것일 수 있다.

[0017] 본 발명의 일 실시예에 따라, 상기 금속층은, 리튬(Li), 나트륨(Na), 알루미늄(Al), 칼슘(Ca), 은(Ag), 금(Au), 나트륨(Na), 아연(Zn), 마그네슘(Mg), 및 칼륨(K)으로 이루어진 군에서 선택된 적어도 하나 이상의 금속; 상기 금속을 포함하는 황화물; 할로젠화물; 산화물; 금속간 화합물; 및 합금;으로 이루어진 군에서 선택된 적어도 하나 이상을 포함하는 것일 수 있다. 본 발명의 일 실시예에 따라, 상기 금속층은, 금속 함유 덴드라이트 구조-프리(free)이고, 상기 금속층은, 평면막(planar flim)인 것일 수 있다.

[0018] 본 발명의 일 실시예에 따라, 상기 금속층의 두께는, 1 nm 내지 100 μm 인 것일 수 있다.

[0019] 본 발명의 일 실시예에 따라, 상기 금속층은, 리튬 금속, 황화리튬, 할로젠화 리튬, 리튬합금 또는 이 둘을 포

함하는 것일 수 있다.

- [0020] 본 발명의 일 실시예에 따라, 상기 리튬합금은, 리튬; 및 나트륨(Na), 알루미늄(Al), 칼슘(Ca), 은(Ag), 금(Au), 나트륨(Na), 아연(Zn), 마그네슘(Mg), 및 칼륨(K)로 이루어진 군에서 선택된 적어도 하나 이상;을 포함하는 것일 수 있다.
- [0021] 본 발명의 일 실시예에 따라, 음극부; 양극부; 및 상기 음극부 및 상기 양극부 사이의 전해질;을 포함하고, 상기 음극부는, 음극 집전체를 포함하고, 상기 음극 집전체는, 집전체 기재; 상기 집전체 기재의 적어도 일면의 적어도 일부분에 형성되고, 원자 두께의 이차원 물질층; 및 상기 이차원 물질층 상의 적어도 일부분에 형성된 금속층;을 포함하는 것인, 금속 전지에 관한 것이다.
- [0022] 본 발명의 일 실시예에 따라, 상기 전해질은, 액체 전해질, 고체 전해질 또는 이 둘을 포함하는 것일 수 있다.
- [0023] 본 발명의 일 실시예에 따라, 상기 음극 집전체는, 상기 금속층 상에 전해질이 접촉하는, 무음극향 집전체인 것일 수 있다.
- [0024] 본 발명의 일 실시예에 따라, 집전체 기재를 준비하는 단계; 상기 집전체 기재의 적어도 일면의 적어도 일부분에 원자 두께의 이차원 물질층을 형성하는 단계; 및 상기 이차원 물질층 상의 적어도 일부분에 금속층을 형성하는 단계;를 포함하는, 음극 집전체의 제조방법에 관한 것이다.
- [0025] 본 발명의 일 실시예에 따라, 상기 이차원 물질층을 형성하는 단계는, 상기 집전체 상에 이차원 물질층을 전사하는 단계;를 포함하는 것일 수 있다.
- [0026] 본 발명의 일 실시예에 따라, 상기 이차원 물질층을 형성하는 단계는, 상기 집전체 상에서 증착법으로 이차원 물질층을 직성장시키는 단계;를 포함하는 것일 수 있다.
- [0027] 본 발명의 일 실시예에 따라, 상기 금속층을 형성하는 단계는, 상기 이차원 물질층 상에 증착법으로 금속층을 직성장시키는 것일 수 있다.

발명의 효과

- [0028] 본 발명은, 음극구조를 채용한 집전체표면은 금속, 예를 들어, 리튬의 핵생성 과전압이 감소하며 집전체 표면에서 텐드라이트 구조가 억제된 평평하고 치밀한 구조의 금속층, 예를 들어, 리튬층이 형성되고, 이러한 평평하고 치밀한 구조의 금속층은, 금속 음극, 예를 들어, 리튬금속 음극으로 적용될 수 있다. 더욱이, 용량 및 출력 특성이 감소되는 것을 방지하여 일정한 에너지 밀도와 안정성이 향상되고, 고에너지의 금속 전지, 예를 들어, 리튬 금속전지를 구현할 수 있다.
- [0029] 또한, 본 발명은, 원자 두께와 평면 형상을 갖고, 금속 원자를 흡착할 수 있는 이차원물질로 표면처리하여 균일하고 치밀한 금속층이 형성된 무음극향 음극 집전체 및 상기 음극 집전체를 적용한 금속 전지, 예를 들어, 리튬 금속전지를 제공할 수 있다.

도면의 간단한 설명

- [0030] 도 1은, 본 발명의 일 실시예에 따라, 본 발명에 의한 리튬친화적으로 표면 개질된 음극 집전체 및 균일한 리튬 금속층이 형성된 음극 집전체의 구성을 예시적으로 나타낸 것이다.
- 도 2는, 본 발명의 일 실시예에 따라, 리튬 금속의 증착 표면에 대한 SEM 이미지를 나타낸 것으로, (A) Pristine Cu (B) h-BN Monolayer/Cu 및 Graphene Monolayer/Cu 상에 증착된 리튬 금속의 모폴로지를 나타낸 것이다.
- 도 3은, 본 발명의 일 실시예에 따라, 집전체의 과전압(Nucleation Overpotential) 측정 결과를 나타낸 것으로, 집전체의 종류 및 집전체 상에 h-BN 층의 도입 전후의 결과를 비교한 것이다.
- 도 4는, 본 발명의 일 실시예에 따라, 집전체의 과전압(Nucleation Overpotential) 측정 결과를 나타낸 것으로, 이차원 물질(h-BN 및 Graphene)의 종류에 따른 결과를 비교한 것이다.
- 도 5는, 본 발명의 일 실시예에 따라, 집전체의 CE Test 결과를 나타낸 것으로, Pristine Cu, h-BN Monolayer/Cu 및 Graphene Monolayer/Cu를 비교한 것이다.
- 도 6은, 본 발명의 일 실시예에 따라, 풀셀 C-rate 측정 결과를 나타낸 것이다.

도 7은, 본 발명의 일 실시예에 따라, 풀셀 Cycle 특성 측정 결과를 나타낸 것이다.

발명을 실시하기 위한 구체적인 내용

- [0031] 이하 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명한다. 본 발명을 설명함에 있어서, 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다. 또한, 본 명세서에서 사용되는 용어들은 본 발명의 바람직한 실시예를 적절히 표현하기 위해 사용된 용어들로서, 이는 사용자, 운용자의 의도 또는 본 발명이 속하는 분야의 관례 등에 따라 달라질 수 있다. 따라서, 본 용어들에 대한 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다. 각 도면에 제시된 동일한 참조 부호는 동일한 부재를 나타낸다.
- [0032] 명세서 전체에서, 어떤 부재가 다른 부재 "상에" 위치하고 있다고 할 때, 이는 어떤 부재가 다른 부재에 접해 있는 경우뿐 아니라 두 부재 사이에 또 다른 부재가 존재하는 경우도 포함한다.
- [0033] 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 다른 구성요소를 제외하는 것이 아니라 다른 구성 요소를 더 포함할 수 있는 것을 의미한다.
- [0034] 이하, 본 발명의 음극 집전체, 금속 전지 및 음극 집전체의 제조방법에 대하여 실시예 및 도면을 참조하여 구체적으로 설명하도록 한다. 그러나, 본 발명이 이러한 실시예 및 도면에 제한되는 것은 아니다.
- [0035] 본 발명은, 음극 집전체에 관한 것으로, 본 발명의 일 실시예에 따라, 상기 음극 집전체는, 이차원 물질로 금속 친화적 표면, 예를 들어, 리튬 친화적 표면으로 개질된 것으로, 음극 집전체의 표면을 금속 친화적으로 개질함으로써, 텐드라이트 구조 없이 치밀하고 평평한 금속층, 예를 들어, 리튬 금속층을 집전체 표면 상에 형성할 수 있고, 금속층의 증착 이후에 텐드라이트 구조의 금속 형성을 억제하고 일정한 에너지밀도와 안정성을 나타낼 수 있다.
- [0036] 본 발명의 일 실시예에 따라, 상기 음극 집전체는, 집전체 기재; 이차원 물질층 및 금속층을 포함할 수 있다.
- [0037] 본 발명의 일 실시예에 따라, 상기 집전체 기재는, Ni, Cu, Ti, V, Cr, Mn, Fe, Co, Zn, Mo, W, Ag, Au, Ru, Pt, Ir, Li, Al, Sn, Bi, Sb 및 이들의 합금; 소성탄소; 및 스테인리스(stainless);로 이루어진 군에서 선택된 적어도 하나 이상을 포함할 수 있으며, 예를 들어, Cu, Ni, Ti, 스테인리스(stainless) 또는 Al을 포함하는 제1 성분; 및 Ni, Cu, Ti, V, Cr, Mn, Fe, Co, Zn, Mo, W, Ag, Au, Ru, Pt, Ir, Li, Al, Sn, Bi, Sb 및 이들의 합금으로 이루어진 군에서 선택된 적어도 하나 이상을 포함하는 제2 성분(제1 성분과 동일한 원소는 제외)을 포함할 수 있다. 상기 제2 성분은 상기 제1 성분과 동일한 원소를 포함하지 않으며, 상기 제1 성분과 혼성된 혼합물, 코팅, 합금, 복합체 등의 형태로 집전체 기재를 형성할 수 있다.
- [0038] 본 발명의 일 예로, 상기 집전체 기재는 포일, 박막, 필름 또는 시트일 수 있으며, 5 μm 내지 100 μm 두께를 포함할 수 있다. 상기 두께 범위 내에 포함되면 상기 집전체 기재의 높은 전기전도도에 의해 전자 전달이 유리하고, 리튬 친화적 표면 개질을 통해 고에너지 밀도의 리튬금속 전지용 집전체로 활용할 수 있다.
- [0039] 본 발명의 일 실시예에 따라, 상기 이차원 물질층은, 상기 집전체 기재를 리튬친화적 표면으로 개질시키는 것으로, 집전체 표면의 핵생성 과전압(Nucleation overpotential)를 감소시켜 균일한 금속, 예를 들어, 리튬 핵생성을 구현하고, 균일한 평평한 금속 증착막, 예를 들어, 리튬 증착막을 형성시킬 수 있다.
- [0040] 본 발명의 일 예로, 상기 이차원 물질층은, 상기 집전체 기재의 적어도 일면에 적어도 일부분에 형성되는 것으로, 원자 두께로 형성되고, 그래핀(graphene), 육방정계 질화붕소(hexagonal boron nitride) 및 전이금속 화합물 중 적어도 하나 이상을 포함할 수 있으며, 바람직하게는 육방정계 질화붕소일 수 있다. 상기 이차원 물질층은, 금속층의 금속친화도를 제어할 수 있다. 즉, 도 1을 참조하면, 육방정계 질화붕소는, 단일층 육방정계 질화붕소 도입을 통한 리튬친화도를 제어할 수 있으며, 집전체 기재 상에 결함이 적은 단일층 육방정계 질화붕소의 도입 시 집전체 기재로부터 전자 전달이 가능하여 육방정계 질화붕소에서 직접적으로 리튬 증착이 가능할 수 있다. 또한, 집전체 기재 상에 결함이 적고, 전기음성도가 다른 붕소 및 질소가 매우 규칙적으로 배열되어 균일한 금속 증착, 예를 들어, 리튬 금속 증착이 가능하고, 육방정계 질화붕소의 극성차이로 인해 리튬이 쉽게 증착되고 균일한 리튬 핵생성을 유도할 수 있다.
- [0041] 본 발명의 일 예로, 상기 이차원 물질층의 두께는, 0.4 nm 내지 10 nm이며, 상기 범위 내에 포함되면 리튬원자의 흡착이 유리하고, 상기 집전체 기재 상에서부터 수직방향의 전자전도도의 조절이 가능하여 금속층, 예를 들어, 리튬 금속층의 증착 속도를 조절하고, 균일한 리튬 금속층의 형성에 도움을 줄 수 있다.

- [0042] 본 발명의 일 실시예에 따라, 상기 금속층은, 상기 이차원 물질층 상의 적어도 일부분에 형성되며, 상기 이차원 물질층 상에서 증착법으로 직성장된 것일 수 있다. 도 1을 참조하면, 리튬 금속층은, 상기 이차원 물질층 상에서 리튬 핵 형성 저항이 크게 감소하여 텐드라이트 구조의 리튬 증착이 억제되어 균일한 리튬 금속 증착이 가능하고, 원자단위 및 대면적의 균일한 리튬 핵생성이 가능하여 대면적 리튬 금속층이 형성될 수 있다. 또한, 상기 리튬 금속층은 균일하고 조밀한 형태로 증착되어 부반응이 억제되고, 고전류에서 리튬 텐드라이트의 형성 및 성장이 억제될 수 있다.
- [0043] 본 발명의 일 예로, 상기 금속층은, 상기 이차원 물질층으로 개질된 집전체 표면에 직성장되어 금속의 핵생성 과전압이 감소하며 집전체 표면에서 텐드라이트 구조가 억제된 평평하고 치밀한 구조의 금속층이 형성될 수 있다. 즉, 조밀하고 평평한 구조의 평면막(planar flim)의 금속층으로 형성되어 일정한 에너지밀도와 안정성을 향상시킬 수 있다. 또한, 상기 금속층은, 금속 텐드라이트 구조의 형성을 억제하여 미미하게 포함하거나 거의 없거나 금속 텐드라이트 구조-프리(free)일 수 있다. 상기 금속층은, 균일하고 조밀한 막으로 형성되어 고전류에서 부반응이 억제되고, 전지의 구동에서 텐드라이트의 형성이 억제될 수 있다. 예를 들어, h-BN이 도입된 리튬 금속배터리의 수명이 h-BN이 도입되지 않은 기존 리튬 금속배터리 수명보다 3배 향상될 수 있다.
- [0044] 본 발명의 일 예로, 상기 금속층은, 리튬(Li), 나트륨(Na), 알루미늄(Al), 칼슘(Ca), 은(Ag), 금(Au), 나트륨(Na), 아연(Zn), 마그네슘(Mg), 및 칼륨(K)으로 이루어진 군에서 선택된 적어도 하나 이상의 금속; 상기 금속(또는, 금속 원소) 함유 화합물, 금속(또는, 금속 원소) 함유 금속간 화합물 및 합금으로 이루어진 군에서 선택된 적어도 하나 이상을 포함할 수 있다. 예를 들어, 상기 금속(또는, 금속 원소) 함유 화합물은, 황화물, 할로겐화물, 산화물 등일 수 있다.
- [0045] 본 발명의 일 예로, 상기 금속층은, 리튬 금속층이며, 상기 리튬 금속층은, 리튬 금속, 리튬 함유 화합물, 리튬 함유 금속간 화합물 및 리튬합금으로 이루어진 군에서 선택된 적어도 하나 이상을 포함할 수 있다.
- [0046] 상기 리튬 함유 화합물은, 황화물, 할로겐화물, 산화물 등이며, 예를 들어, 황화리튬(예를 들어, LiS), 할로겐화 리튬(예를 들어, LiF), 리튬산화물(예를 들어, LiO₂) 등일 수 있다.
- [0047] 상기 리튬합금 및 금속간 화합물은, 예를 들어, 리튬; 및 나트륨(Na), 알루미늄(Al), 칼슘(Ca), 은(Ag), 금(Au), 나트륨(Na), 아연(Zn), 마그네슘(Mg), 및 칼륨(K)로 이루어진 군에서 선택된 적어도 하나 이상;을 포함할 수 있다.
- [0048] 또한, 상기 리튬 금속층은, 나트륨(Na), 알루미늄(Al), 칼슘(Ca), 은(Ag), 금(Au), 나트륨(Na), 아연(Zn), 마그네슘(Mg), 및 칼륨(K)으로 이루어진 군에서 선택된 적어도 하나 이상의 금속(또는, 원소)을 더 포함할 수 있다.
- [0049] 본 발명의 일 예로, 상기 금속층의 두께는, 1 nm 내지 100 μ m; 10 nm 내지 50 μ m; 또는 1 μ m 내지 40 μ m; 또는 10 μ m 내지 35 μ m 이거나 또는 원자 두께일 수 있다. 상기 두께 범위 내에 포함되거나 상기 범위 내에서 더 얇은 두께를 형성하여 셀단위 에너지 밀도를 높이는데 도움을 줄 수 있다.
- [0050] 본 발명은, 금속 전지에 관한 것으로, 본 발명의 일 실시예에 따라, 상기 리튬금속 전지는, 음극부; 양극부; 및 상기 음극부 및 상기 양극부 사이의 전해질;을 포함할 수 있다. 상기 리튬금속 전지는, 본 발명에 의한 음극 집전체를 적용하여 고에너지 밀도, 고안정성과 함께 장수명 특성을 나타낼 수 있다.
- [0051] 본 발명의 일 실시예에 따라, 상기 금속 전지는, 리튬(Li), 나트륨(Na), 알루미늄(Al), 칼슘(Ca), 은(Ag), 금(Au), 나트륨(Na), 아연(Zn), 마그네슘(Mg), 또는 칼륨(K)계 금속 전지일 수 있다.
- [0052] 본 발명의 일 실시예에 따라, 상기 음극은, 본 발명에 의한 음극 집전체를 포함하고, 상기 음극 집전체는, 상기 금속층을 적용하여 무음극향 집전체일 수 있다.
- [0053] 본 발명의 일 실시예에 따라, 상기 전해질은, 본 발명의 기술 분야에서 알려진 금속 전지에 적용 가능한 전해질을 포함하고, 상기 음극 집전체의 금속층과 상기 양극 사이에 형성되고, 액체 전해질, 고체 전해질 또는 이 둘을 포함할 수 있다. 상기 전해질과 양극 사이에 분리막을 더 포함할 수 있으며, 상기 분리막은 액체 전해질, 고체 전해질 또는 이 둘을 포함하고, 상기 전해질의 기능으로 적용될 수 있다.
- [0054] 본 발명의 일 예로, 상기 전해질은, 상기 금속층 상에 접촉하는 무음극 금속 전지를 형성할 수 있고, 예를 들어, 무음극 리튬 금속전지를 형성할 수 있다.
- [0055] 본 발명의 일 실시예에 따라, 상기 양극은, 본 발명의 기술 분야에서 알려진 금속 전지에 적용 가능한 것이라면

제한 없이 적용될 수 있으며, 산화물, 황화물 등의 고용량 양극일 수 있다. 상기 양극은 양극 집전체를 더 포함할 수 있다.

- [0056] 본 발명의 일 예로, 상기 금속 전지는 본 발명의 목적 및 범위를 벗어나지 않는다면 본 발명의 기술분야에서 알려진 구성이 도입되어 작동 및 구동될 수 있으며, 본 명세서에는 구체적으로 언급하지 않는다.
- [0057] 본 발명은, 본 발명에 의한 음극 집전체의 제조방법에 관한 것으로, 본 발명의 일 실시예에 따라, 상기 제조방법은, 이차원 물질로 집전체 기재의 표면을 리튬친화적으로 개질하고, 상기 집전체 상에 금속층을 직성장하여 균일하고 치밀하면서 덴드라이트 구조의 생성이 억제된 리튬 금속막을 형성할 수 있다.
- [0058] 본 발명의 일 실시예에 따라, 상기 제조방법은, 집전체 기재를 준비하는 단계; 상기 집전체 기재의 적어도 일면의 적어도 일부분에 원자 두께의 이차원 물질층을 형성하는 단계; 및 상기 이차원 물질층 상의 적어도 일부분에 금속층을 형성하는 단계;를 포함할 수 있다.
- [0059] 본 발명의 일 실시예에 따라, 상기 이차원 물질층을 형성하는 단계는, 물리적인 방법 또는 화학적인 방법으로 형성될 수 있다.
- [0060] 예를 들어, 상기 물리적인 방법은, 상기 집전체 상에 이차원 물질층을 전사하는 단계를 포함할 수 있으며, 별도의 기질에서 성장된 이차원물질을 전기적 박리방법으로 이차원물질을 박리하여 집전체 기재 상에 전사할 수 있으며, 상기 전사하는 단계는 본 발명의 기술 분야에서 알려진 이차원 물질 (또는, 필름) 및 그 전사 방법을 적용할 수 있으며, 본 명세서에는 구체적으로 언급하지 않는다.
- [0061] 예를 들어, 상기 화학적인 방법은, 집전체 상에서 증착법으로 이차원 물질층을 직성장시키는 단계를 포함할 수 있으며, 화학적기상증착법(CVD, chemical vapor deposition)으로 집전체 기재 상에 이차원물질을 직성장할 수 있다. 상기 화학적인 방법은, 원자층 증착(ALD, Atomic layer deposition), 플라즈마 원자층 증착법, 플라즈마 강화 화학적 기상증착(PECVD, Plasma Enhanced Chemical Vapor Deposition) 등을 더 이용할 수 있다.
- [0062] 본 발명의 일 실시예에 따라, 상기 금속층을 형성하는 단계는, 상기 이차원 물질층 상에 증착법으로 금속층을 직성장시키는 것으로, 전기증착 (electrochemical deposition), 물리적 흡착 (press 등), 합금화(예를 들어, “melting & alloy” 와 같이 녹여서 합금화 반응) 등으로 상기 이차원 물질층으로 표면 개질된 집전체 기재 상에 직성장시킬 수 있다.
- [0063] 본 발명은, 본 발명에 의한 음극 집전체 또는 음극 집전체의 제조방법을 도입하거나 활용한 금속 전지의 제조방법을 제공할 수 있다. 예를 들어, 상기 음극 집전체를 준비하는 단계; 전해질 및/또는 분리막 준비하는 단계; 양극을 준비하는 단계; 및 상기 음극 집전체, 전해질 및/또는 분리막 및 양극을 순서로 배치하여 연결, 결합, 부착 및/또는 압착하는 단계를 포함할 수 있다.
- [0064] 본 발명의 바람직한 실시예를 참조하여 설명하지만, 본 발명은 이에 한정되는 것이 아니고, 하기의 특허 청구의 범위, 발명의 상세한 설명 및 첨부된 도면에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있다.
- [0065] 실시예
- [0066] 제조예 1
- [0067] h-BN Monolayer를 제조하고 집전체 상에 전사하였다.
- [0068] 제조예 2
- [0069] 그래핀 Monolayer를 Cu 포일 상에 직성장 및 전사하여 그래핀 Monolayer/Cu를 제조하였다.
- [0070] 제조예 3
- [0071] Cu 포일 상에 h-BN을 화학적기상증착법으로 직성장하여 h-BN Monolayer/Cu를 형성하였다.
- [0072] 제조예는 선행 논문(*Nano Lett.* **2013**, 13, 1834-1839)을 참조하여 그래핀 및 h-BN를 제조하였다.
- [0073] 제조예 4
- [0074] 리튬 메탈 - 음극 집전체로 구성된 전기화학 셀 제작
- [0075] 제조예 1 내지 3에서 제조된 음극 집전체의 2차원 물질층 상에 전기화학 증착 방식을 통해 원하는 두께의 리튬

금속 층을 음극 집전체 위에 증착시켜 제조하였다. 다음으로, 분리막 및 전해질을 추가하였다.

- [0076] 전해질 : 1 M LiTFSI in 1,3-dioxolane (DOL)/1,2-dimethoxyethane (DME) = 1/1 (v/v)
- [0077] 하기의 도 2 내지 도 7에서 제조된 집전체에 관한 전기화학적 특성 및 표면 모폴로지를 분석하여 나타내었다.
- [0078] 도 2는, 본 발명의 일 실시예에 따라, 리튬 금속의 증착 표면에 대한 SEM 이미지를 나타낸 것으로, (A) Pristine Cu (B) h-BN Monolayer/Cu 및 Graphene Monolayer/Cu에 Li Metal (0.1 mAh/cm^2) 증착 후의 SEM 이미지로 모폴로지를 비교하였다. h-BN Monolayer/Cu에서 가장 균일한 Li Metal Deposition이 이루어진 것을 확인할 수 있다.
- [0079] 즉, Cu 집전체에 형성된 리튬층의 이미지는 텐드라이트 구조를 가지는 것과 달리, 육방정계 질화붕소/Cu 집전체에 형성된 리튬층의 이미지는 텐드라이트 구조가 없으며, 이는 치밀하고 평평한 리튬층을 집전체 표면에 형성된 것을 확인할 수 있다.
- [0080] 측정 조건
- [0081] 전해질: 1 M LiTFSI in 1,3-dioxolane (DOL)/1,2-dimethoxyethane (DME) (5/5, v/v) + 2 wt% LiNO_3
- [0082] 전류밀도(Current Density): 10 uA/cm^2
- [0083] 도 3은, 본 발명의 일 실시예에 따라, 집전체의 핵생성 과전압(Nucleation Overpotential) 측정 결과를 나타낸 것으로, 집전체의 종류 및 집전체 상에 h-BN 층의 도입 전후의 결과를 비교한 것이다.
- [0084] 집전체(Cu, Ni, SUS) 종류별 h-BN 도입 유무에 따른 과전압을 비교하였으며, 집전체 종류와 상관없이 h-BN 도입 후 핵생성 과전압이 감소하는 것을 확인할 수 있다.
- [0085] 측정 조건
- [0086] Cu 집전체는 직성장 h-BN 사용하고, Ni & SUS 집전체는 전사된 h-BN 사용하였다.
- [0087] 전해질: 1 M LiTFSI in DOL/DME (5/5, v/v) + 2 wt% LiNO_3
- [0088] 전류밀도: 10 uA/cm^2
- [0089] 도 4는, 본 발명의 일 실시예에 따라, 집전체의 핵생성 과전압(Nucleation Overpotential) 측정 결과를 나타낸 것으로, 이차원 물질(h-BN 및 Graphene)의 종류에 따른 결과를 비교한 것이다. h-BN Monolayer 이 도입된 집전체는 Graphene Monolayer 보다 더 낮은 핵생성 과전압을 나타내고 있고, 이는 Li Binding Energy 증가를 유도할 수 있다.
- [0090] 측정 조건
- [0091] 집전체: Pristine Cu, h-BN Monolayer/Cu, Graphene Monolayer/Cu
- [0092] (a) 전류밀도 0.01 mA cm^{-2} 에서 Cu, h-BN/Cu 및 graphene/Cu 상에 Li 증착 동안에 전압 프로파일(voltage profiles)을 비교한 것이다.
- [0093] (b) 상이한 전류밀도($0.01, 0.10, 0.50$ 및 1.0 mA cm^{-2})에서 3가지 전극의 Relative Li nucleation overpotentials를 측정한 것이다.
- [0094] 도 5는, 본 발명의 일 실시예에 따라, 집전체의 CE Test 결과를 나타낸 것으로, h-BN Monolayer/Cu에서 가장 우수한 수명특성을 나타내고 있고, h-BN Monolayer/Cu의 CE가 일정하게 유지되며, 이는 Li의 가역반응이 일정하다는 것과 반복된 배터리 충방전에서도 일정한 성능을 유지 가능함을 보여준다.
- [0095] 측정 조건
- [0096] 집전체: Pristine Cu, h-BN Monolayer/Cu, Graphene Monolayer/Cu
- [0097] 전해질: 1 M LiTFSI in DOL/DME (5/5, v/v) + 2 wt% LiNO_3
- [0098] 도 6은, 본 발명의 일 실시예에 따라, 풀셀 C-rate 측정 결과를 나타낸 것으로, h-BN Monolayer 도입 유무에 따

른 풀셀 C-rate 특성(NP Ratio = 1)을 비교하였다. C-rate는 충방전 속도를 의미하며, 도 6에서 h-BN Monolayer를 도입할 경우에 여러 충방전에서도 일정한 성능을 유지하는 것을 보여줍니다. 즉, h-BN Monolayer 도입 시 Rate 특성이 향상되고, 고율에서도 안정적으로 금속이용(metal Utilization) 가능한 것을 확인할 수 있다.

[0099] 측정 조건

[0100] 집전체: Pristine Cu 및 h-BN Monolayer/Cu

[0101] 전해질: 1 M LiPF₆ in EC/DEC (5/5, v/v) + 10 wt% FEC + 1 wt% VC

[0102] 충전전류 밀도(Charge Current Density): 0.1C

[0103] 도 7은, 본 발명의 일 실시예에 따라, 풀셀 Cycle 특성 측정 결과를 나타낸 것으로, h-BN Monolayer 도입 유무(Pristine Cu 및 h-BN Monolayer/Cu)에 따른 풀셀 C-rate 특성(NP Ratio = 1)을 비교하였다. h-BN Monolayer 도입 시 Rate 특성이 향상되고, 고율에서도 안정적으로 금속이용(metal Utilization) 가능한 것을 확인할 수 있다.

[0104] 측정 조건

[0105] 집전체: Pristine Cu 및 h-BN Monolayer/Cu

[0106] 전해질: 1 M LiPF₆ in EC/DEC (5/5, v/v) + 10 wt% FEC + 1 wt% VC

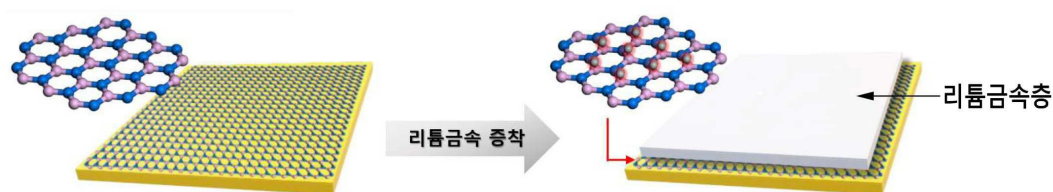
[0107] 충전/방전 전류밀도(Charge/Discharge Current Densities): 0.1 C/0.2 C

[0108] 본 발명은, 집전체 표면의 리튬친화도 개선을 통한 리튬핵 형성 저항 감소시키고, 리튬 덴드라이트 구조의 리튬 증착을 억제할 뿐만 아니라 균일한 리튬 증착과 높은 전류밀도에서도 균일한 리튬 증착이 가능한 음극 집전체를 제공할 수 있다. 또한, 상기 음극 집전체는, 고에너지밀도 리튬 금속전지의 무음극향 집전체로 활용될 수 있다.

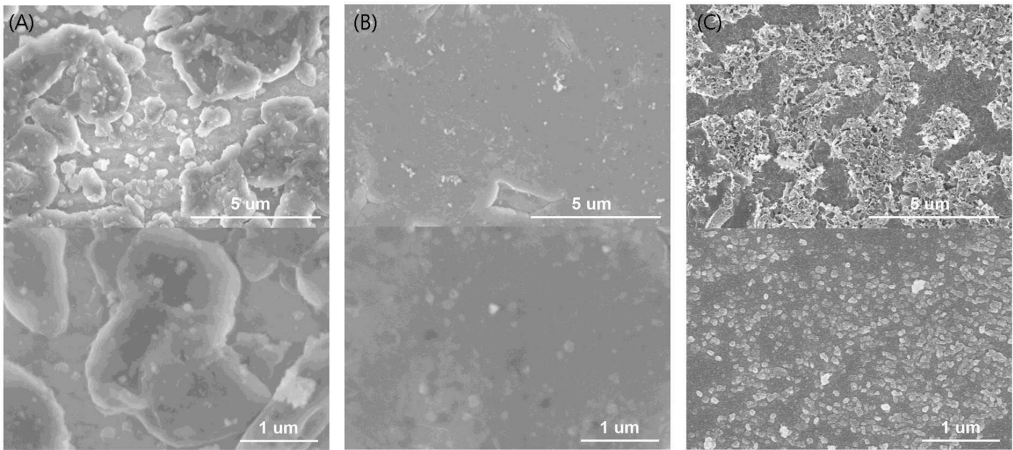
[0109] 이상과 같이 실시예들이 비록 한정된 실시예와 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다. 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

도면

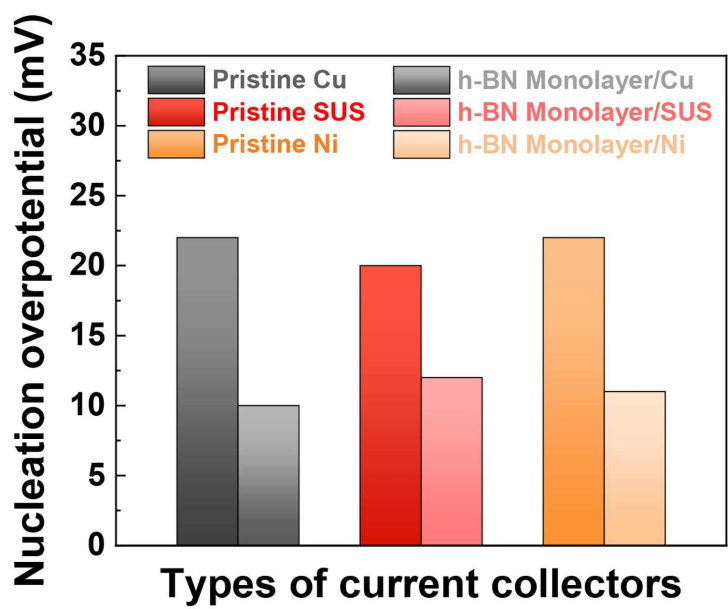
도면1



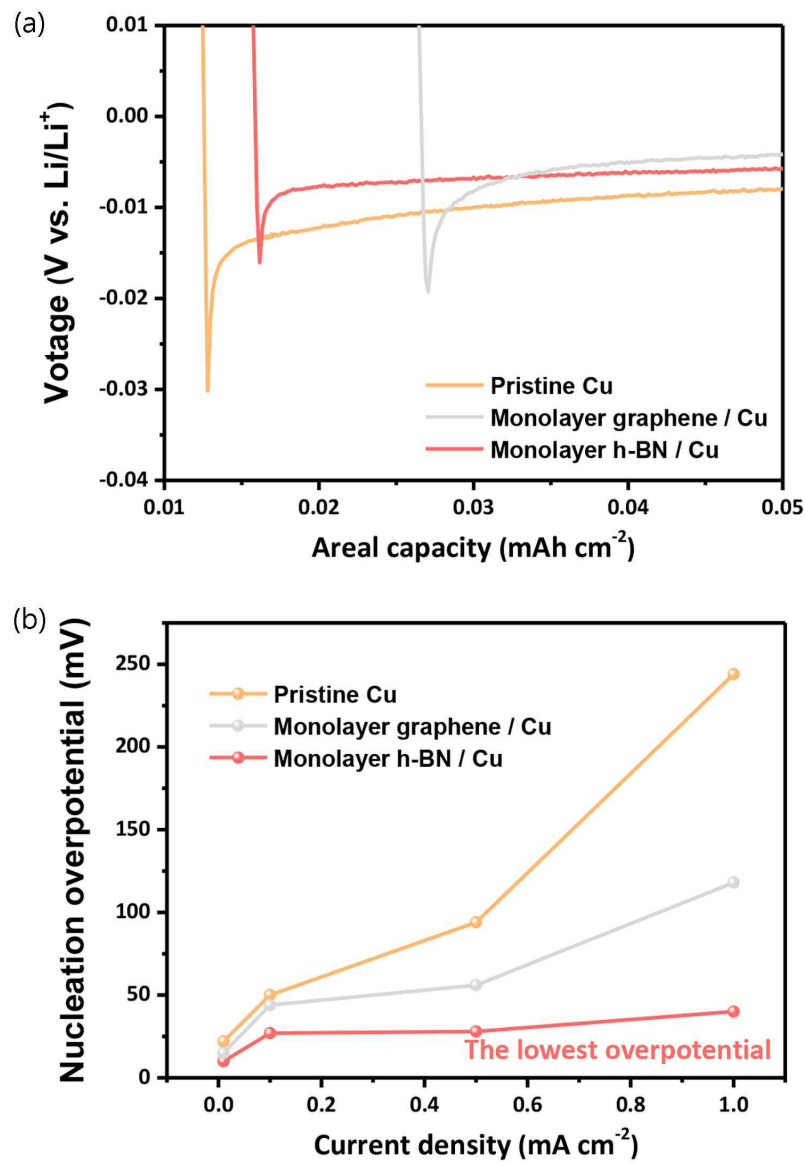
도면2



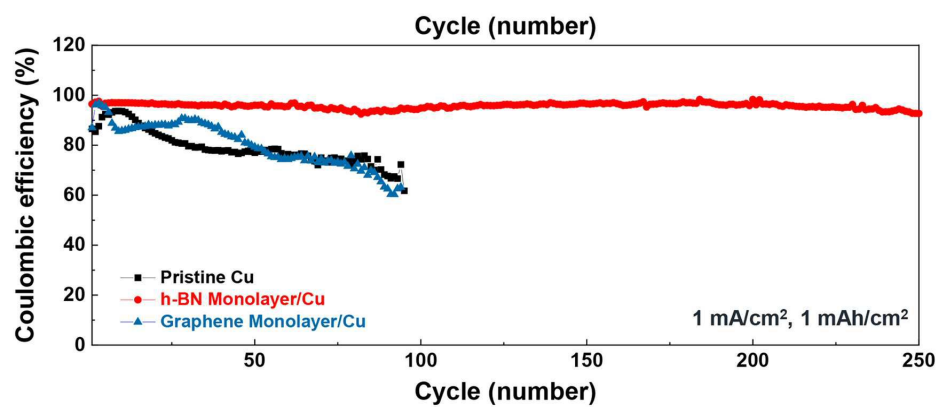
도면3



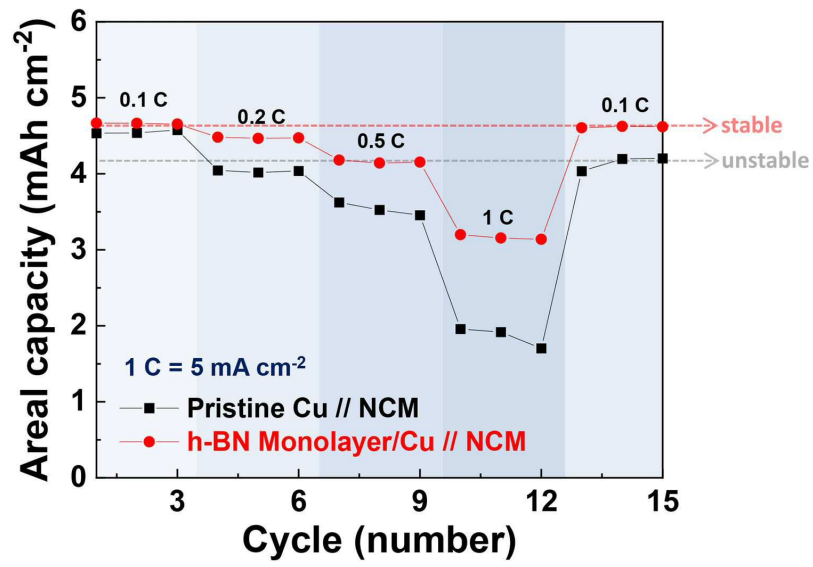
도면4



도면5



도면6



도면7

