



등록특허 10-2649376



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2024년03월18일
(11) 등록번호 10-2649376
(24) 등록일자 2024년03월14일

(51) 국제특허분류(Int. Cl.)

H10N 50/80 (2023.01) H01L 29/82 (2006.01)

H10N 52/00 (2023.01)

(52) CPC특허분류

H10N 50/80 (2023.02)

H01L 29/82 (2013.01)

(21) 출원번호 10-2022-0152325

(22) 출원일자 2022년11월15일

심사청구일자 2022년11월15일

(56) 선행기술조사문헌

KR1020200135149 A

KR1020200132623 A

KR1020200132657 A

(73) 특허권자

인천대학교 산학협력단

인천광역시 연수구 갯벌로 27, 인천대학교 이노베이션센터(송도동)

연세대학교 산학협력단

서울특별시 서대문구 연세로 50 (신촌동, 연세대학교)

한양대학교 에리카산학협력단

경기도 안산시 상록구 한양대학로 55

(72) 발명자

홍종일

서울특별시 서대문구 연세로 50 연세대학교

나태희

인천광역시 연수구 아트센터대로97번길 75 송도터삼하버뷰13단지 1303동 401호

오새륜터

서울특별시 서초구 주흥17길 26, 104동 101호

(74) 대리인

김효성

전체 청구항 수 : 총 7 항

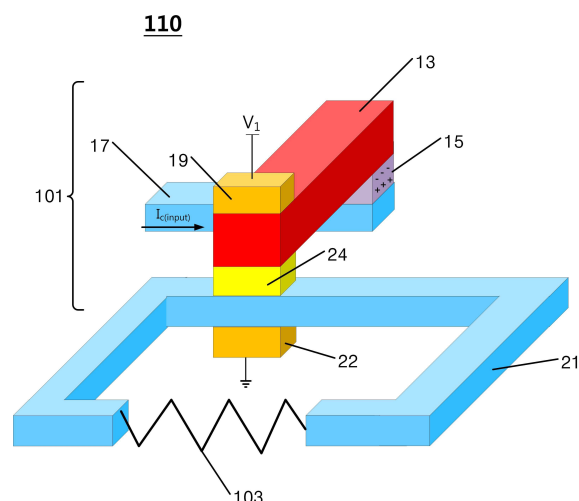
심사관 : 이양근

(54) 발명의 명칭 스핀 전하 변환 기반의 스핀 로직 소자

(57) 요약

본 발명은 강자성체의 자화(Magnetization) 방향과 스핀 전하 변환(Spin-Charge Conversion)에 따라 발생하는 전압 특성을 고려하여, 강자성체의 자화 방향을 스위칭할 수 있는 스핀 로직 소자에 대한 것이다.

대표도 - 도1



(52) CPC특허분류

H10N 52/00 (2023.02)

이 발명을 지원한 국가연구개발사업

과제고유번호	2022372085
과제번호	2022M3I7A2079267
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	원천기술개발사업
연구과제명	자구벽 제어 기반 초저전력 PIM 단위소자 및 아키텍처 개발(1/1단계)(1/3)
기 여 율	1/4
과제수행기관명	연세대학교 산학협력단
연구기간	2022.04.20 ~ 2022.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호	2022332010
과제번호	2022M3F3A2A01073562
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	원천기술개발사업
연구과제명	계면전하와 스핀-전하 변환 양자효과로동작하는 단위 스핀로직소자(1/3)
기 여 율	3/4
과제수행기관명	연세대학교
연구기간	2022.04.15 ~ 2022.12.31

명세서

청구범위

청구항 1

제1 스핀 변환층(24)의 상단에 제1 자성체층(13)의 일측이 연결되고, 상기 제1 자성체층(13)의 타측의 하단에 제1 유전체층(15)이 연결되며, 상기 제1 유전체층(15)의 하단에 입력 전류($I_{c(input)}$)를 인가받기 위한 제1 전도성 채널(17)이 연결되고, 상기 제1 자성체층(13)의 일측의 상단에 제1 드라이브 전압(V_1)을 인가받기 위한 전도체로 구성된 제1 입력부(19)가 연결되고, 상기 제1 스핀 변환층(24)의 하단에 제1 출력 전류($I_{1(output)}$)를 출력하기 위한 제2 전도성 채널(21)이 연결되고, 상기 제2 전도성 채널(21)의 하단에 그라운드를 갖는 제1 전도체(22)가 연결된 제1 스테이지부(101)

를 포함하고,

상기 제2 전도성 채널(21)에는 양단 노드 사이에, 상기 제1 출력 전류($I_{1(output)}$)를 스파이크(spike) 전류가 아닌 정적(static) 전류로 출력시키기 위한 저항(103)이 연결되는 것을 특징으로 하는 스핀 로직 소자.

청구항 2

제1항에 있어서,

상기 스핀 로직 소자는

상기 제1 전도성 채널(17)을 통해 상기 입력 전류($I_{c(input)}$)가 인가되는 경우, 상기 제1 자성체층(13)의 자화에 따라 생성되는 스핀 전류가 상기 제1 스핀 변환층(24)에 인가되고, 상기 제1 스핀 변환층(24)을 통한 스핀 전하변환(Spin-Charge Conversion)이 발생함에 따라, 상기 제2 전도성 채널(21)에, 상기 제1 출력 전류($I_{1(output)}$)가 유도되는 것을 특징으로 하는 스핀 로직 소자.

청구항 3

제1 스핀 변환층(24)의 상단에 제1 자성체층(13)의 일측이 연결되고, 상기 제1 자성체층(13)의 타측의 하단에 제1 유전체층(15)이 연결되며, 상기 제1 유전체층(15)의 하단에 입력 전류($I_{c(input)}$)를 인가받기 위한 제1 전도성 채널(17)이 연결되고, 상기 제1 자성체층(13)의 일측의 상단에 제1 드라이브 전압(V_1)을 인가받기 위한 전도체로 구성된 제1 입력부(19)가 연결되고, 상기 제1 스핀 변환층(24)의 하단에 제1 출력 전류($I_{1(output)}$)를 출력하기 위한 제2 전도성 채널(21)이 연결되고, 상기 제2 전도성 채널(21)의 하단에 그라운드를 갖는 제1 전도체(22)가 연결된 제1 스테이지부(101); 및

제2 스핀 변환층(24)의 상단에 제2 자성체층(14)의 일측이 연결되고, 상기 제2 자성체층(14)의 타측의 하단에 제2 유전체층(16)이 연결되며, 상기 제2 유전체층(16)의 하단에 상기 제2 전도성 채널(21)이 연결되고, 상기 제2 자성체층(14)의 일측의 상단에 제2 드라이브 전압(V_2)을 인가받기 위한 전도체로 구성된 제2 입력부(20)가 연결되고, 상기 제2 스핀 변환층(25)의 하단에 제2 출력 전류($I_{2(output)}$)를 출력하기 위한 제3 전도성 채널(18)이 연결되고, 상기 제3 전도성 채널(18)의 하단에 그라운드를 갖는 제2 전도체(23)가 연결된 제2 스테이지부(102)

를 포함하고,

상기 제2 전도성 채널(21)에는 양단 노드 사이에, 상기 제1 출력 전류($I_{1(output)}$)를 스파이크(spike) 전류가 아닌 정적(static) 전류로 출력시키기 위한 저항(103)이 연결되는 것을 특징으로 하는 스핀 로직 소자.

청구항 4

제3항에 있어서,

상기 스핀 로직 소자는

상기 제1 입력부(19)를 통해 상기 제1 드라이브 전압(V_1)이 인가되고, 상기 제2 입력부(20)를 통해 상기 제2 드라이브 전압(V_2)이 인가되는 상황에서, 상기 제1 전도성 채널(17)을 통해 (+)전류가 상기 입력 전류($I_{c(input)}$)로 인가되는 경우, 상기 제1 자성체층(13)의 자화(Magnetization)가 타측에서 일측 방향으로 스위칭되고, 상기 제1 자성체층(13)의 자화에 따라 상기 제1 스핀 변환층(24)을 통한 스핀 전하 변환(Spin-Charge Conversion)이 발생하게 되어, 상기 제2 전도성 채널(21)에, 상기 제2 스테이지부(102)에서 상기 제1 스테이지부(101)의 방향으로 상기 제1 출력 전류($I_{1(output)}$)가 유도되며, 상기 제2 전도성 채널(21)에 상기 제1 출력 전류($I_{1(output)}$)가 유도되면, 상기 제1 출력 전류($I_{1(output)}$)에 의해 상기 제2 자성체층(14)의 자화가 타측에서 일측 방향으로 스위칭되고, 상기 제2 자성체층(14)의 자화에 따라 상기 제2 스핀 변환층(25)을 통한 스핀 전하 변환이 발생하게 되어, 상기 제3 전도성 채널(18)에, 제1 방향(A)으로 상기 제2 출력 전류($I_{2(output)}$)가 유도되어 출력되는 것을 특징으로 하는 스핀 로직 소자.

청구항 5

제3항에 있어서,

상기 스핀 로직 소자는

상기 제1 입력부(19)를 통해 상기 제1 드라이브 전압(V_1)이 인가되고, 상기 제2 입력부(20)를 통해 상기 제2 드라이브 전압(V_2)이 인가되는 상황에서, 상기 제1 전도성 채널(17)을 통해 (-)전류가 상기 입력 전류($I_{c(input)}$)로 인가되는 경우, 상기 제1 자성체층(13)의 자화(Magnetization)가 일측에서 타측 방향으로 스위칭되고, 상기 제1 자성체층(13)의 자화에 따라 상기 제1 스핀 변환층(24)을 통한 스핀 전하 변환(Spin-Charge Conversion)이 발생하게 되어, 상기 제2 전도성 채널(21)에, 상기 제1 스테이지부(101)에서 상기 제2 스테이지부(102)의 방향으로 상기 제1 출력 전류($I_{1(output)}$)가 유도되며, 상기 제2 전도성 채널(21)에 상기 제1 출력 전류($I_{1(output)}$)가 유도되면, 상기 제1 출력 전류($I_{1(output)}$)에 의해 상기 제2 자성체층(14)의 자화가 일측에서 타측 방향으로 스위칭되고, 상기 제2 자성체층(14)의 자화에 따라 상기 제2 스핀 변환층(25)을 통한 스핀 전하 변환이 발생하게 되어, 상기 제3 전도성 채널(18)에, 제2 방향(B)으로 상기 제2 출력 전류($I_{2(output)}$)가 유도되어 출력되는 것을 특징으로 하는 스핀 로직 소자.

청구항 6

제4항에 있어서,

상기 스핀 로직 소자는

상기 제1 입력부(19)를 통한 상기 제1 드라이브 전압(V_1)의 인가와 상기 제2 입력부(20)를 통한 상기 제2 드라이브 전압(V_2)의 인가 및, 상기 제1 전도성 채널(17)을 통한 (+)전류의 인가로 인해, 상기 제1 자성체층(13)과 상기 제2 자성체층(14)의 자화 방향이 타측에서 일측 방향으로 스위칭된 경우, 상기 제1 입력부(19)를 통해 상기 제1 드라이브 전압(V_1)이 다시 인가되고, 상기 제2 입력부(20)를 통해 상기 제2 드라이브 전압(V_2)이 다시 인가되면, 상기 제3 전도성 채널(18)에, 상기 제1 방향(A)의 상기 제2 출력 전류($I_{2(output)}$)가 유도되어 출력되는 것을 특징으로 하는 스핀 로직 소자.

청구항 7

제5항에 있어서,

상기 스핀 로직 소자는

상기 제1 입력부(19)를 통한 상기 제1 드라이브 전압(V_1)의 인가와 상기 제2 입력부(20)를 통한 상기 제2 드라이브 전압(V_2)의 인가 및, 상기 제1 전도성 채널(17)을 통한 (-)전류의 인가로 인해, 상기 제1 자성체층(13)과 상기 제2 자성체층(14)의 자화 방향이 일측에서 타측 방향으로 스위칭된 경우, 상기 제1 입력부(19)를 통해 상기 제1 드라이브 전압(V_1)이 다시 인가되고, 상기 제2 입력부(20)를 통해 상기 제2 드라이브 전압(V_2)이 다시 인가되면, 상기 제3 전도성 채널(18)에, 상기 제2 방향(B)의 상기 제2 출력 전류($I_{2(output)}$)가 유도되어 출력되는

것을 특징으로 하는 스핀 로직 소자.

발명의 설명

기술 분야

[0001] 본 발명은 스핀 전하 변환 기반의 스핀 로직 소자에 대한 것이다.

배경 기술

[0002] 스핀트로닉스는 전자의 자화(Magnetization) 방향인 스핀의 방향을 이용하여 전자를 제어하는 기술을 의미한다.

[0003] 이와 관련해서, 최근에는 차세대 반도체 소자로 스핀트로닉스 소자에 대한 관심이 증가하고 있다.

[0004] 스핀트로닉스 소자는 기존의 소자와 대비하여 데이터가 비휘발적 특성을 가지고 있으며, 연산 속도와 저장 용량을 획기적으로 늘릴 수 있는 특성이 있다는 점에서, 많은 관심을 받고 있다.

[0005] 스핀 편극 전류를 발생시키는 방법으로는, 강자성체(Ferromagnetic Material)에 전류를 흘려 스핀 편극 전류를 만드는 방법이 존재한다는 점에서, 이러한 강자성체를 활용한 스핀 로직 소자의 도입을 고려할 수 있다.

[0006] 이와 관련해서, 강자성체의 자화 방향과 스핀 전하 변환(Spin-Charge Conversion)에 따라 발생하는 전압 특성을 고려하여, 강자성체의 자화 방향을 스위칭할 수 있는 스핀 로직 소자를 도입함으로써, 이러한 스핀 로직 소자가 차세대 반도체 기술 등에 활용될 수 있도록 하는 방안을 고려할 수 있다.

선행기술문헌

특허문헌

(특허문헌 0001) 한국 등록특허공보 제10-0709395호(2007.04.20.)

(특허문헌 0002) 한국 등록특허공보 제10-2164992호(2020.10.13.)

발명의 내용

해결하려는 과제

[0007] 본 발명은 강자성체의 자화(Magnetization) 방향과 스핀 전하 변환(Spin-Charge Conversion)에 따라 발생하는 전압 특성을 고려하여, 강자성체의 자화 방향을 스위칭할 수 있는 스핀 로직 소자를 제시하고자 한다.

과제의 해결 수단

[0008] 본 발명에 따른 스핀 로직 소자는 제1 스핀 변환층(24)의 상단에 제1 자성체층(13)의 일측이 연결되고, 상기 제1 자성체층(13)의 타측의 하단에 제1 유전체층(15)이 연결되며, 상기 제1 유전체층(15)의 하단에 입력 전류($I_{c(input)}$)를 인가받기 위한 제1 전도성 채널(17)이 연결되고, 상기 제1 자성체층(13)의 일측의 상단에 제1 드레인 전압(V_1)을 인가받기 위한 전도체로 구성된 제1 입력부(19)가 연결되고, 상기 제1 스핀 변환층(24)의 하단에 제1 출력 전류($I_{1(output)}$)를 출력하기 위한 제2 전도성 채널(21)이 연결되고, 상기 제2 전도성 채널(21)의 하단에 그라운드를 갖는 제1 전도체(22)가 연결된 제1 스테이지부(101)를 포함하고, 상기 제2 전도성 채널(21)에는 양단 노드 사이에, 상기 제1 출력 전류($I_{1(output)}$)를 스파이크(spike) 전류가 아닌 정적(static) 전류로 출력시키기 위한 저항(103)이 연결되는 것을 특징으로 한다.

발명의 효과

[0009] 본 발명은 강자성체의 자화(Magnetization) 방향과 스핀 전하 변환(Spin-Charge Conversion)에 따라 발생하는 전압 특성을 고려하여, 강자성체의 자화 방향을 스위칭할 수 있는 스핀 로직 소자를 제시할 수 있다.

도면의 간단한 설명

[0010] 도 1은 본 발명의 일실시예에 따른 스핀 로직 소자를 도시한 도면이다.

도 2 내지 도 5는 본 발명의 일실시예에 따른 스핀 로직 소자의 동작을 설명하기 위한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0011] 이하에서는 본 발명에 따른 실시예들을 첨부된 도면을 참조하여 상세하게 설명하기로 한다. 이러한 설명은 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였으며, 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 본 명세서 상에서 사용되는 모든 용어들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 사람에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다.

[0012] 본 문서에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있다는 것을 의미한다. 또한, 본 발명의 다양한 실시예들에 있어서, 각 구성요소들, 기능 블록들 또는 수단들은 하나 또는 그 이상의 하부 구성요소로 구성될 수 있고, 각 구성요소들이 수행하는 전기, 전자, 기계적 기능들은 전자회로, 집적회로, ASIC(Application Specific Integrated Circuit) 등 공지된 다양한 소자들 또는 기계적 요소들로 구현될 수 있으며, 각각 별개로 구현되거나 2 이상이 하나로 통합되어 구현될 수도 있다.

[0013] 도 1은 본 발명의 일실시예에 따른 스핀 로직 소자를 도시한 도면이다.

[0014] 도 1을 참조하면, 본 발명에 따른 스핀 로직 소자(110)는 제1 스테이지부(101)로 구성될 수 있다.

[0015] 제1 스테이지부(101)는 제1 스핀 변환층(24)의 상단에 제1 자성체층(13)의 일측이 연결되고, 상기 제1 자성체층(13)의 타측의 하단에 제1 유전체층(15)이 연결되고, 상기 제1 유전체층(15)의 하단에 입력 전류($I_{c(input)}$)를 인가받기 위한 제1 전도성 채널(17)이 연결되고, 상기 제1 자성체층(13)의 일측의 상단에 제1 드라이브 전압(V_1)을 인가받기 위한 전도체로 구성된 제1 입력부(19)가 연결되고, 상기 제1 스핀 변환층(24)의 하단에 제1 출력 전류($I_{l(output)}$)를 출력하기 위한 제2 전도성 채널(21)이 연결되고, 상기 제2 전도성 채널(21)의 하단에 그라운드를 갖는 제1 전도체(22)가 연결된다.

[0016] 여기서, 상기 제1 자성체층(13)은 강자성체 물질로 구성되는 층으로서, 철, 니켈, 코발트, 산화철, 산화크롬, 또는 이들의 조합으로 이루어진 합금 등과 같은 강자성 물질로 구성될 수 있다. 또한, 제1 유전체층(15)은 유전체 또는 강유전체 또는 반강유전체, 강상체(multiferroics) 등의 물질로 구성될 수 있다.

[0017] 그리고, 상기 제1 스핀 변환층(24)은 스핀 전하 변환(Spin-Charge Conversion) 효과를 갖는 물질로 구성될 수 있다.

[0018] 또한, 상기 제1 입력부(19), 상기 제1 전도체(22)는 소정의 저항을 갖는 전도성 물질로 구성될 수 있다.

[0019] 이때, 상기 제2 전도성 채널(21)에는 양단 노드 사이에, 상기 제1 출력 전류($I_{l(output)}$)를 스파이크(spike) 전류가 아닌 정적(static) 전류로 출력시키기 위한 저항(103)이 연결된다.

[0020] 이때, 본 발명의 스핀 로직 소자(110)에서, 제1 스테이지부(101)의 동작을 설명하면 다음과 같다.

[0021] 먼저, 상기 제1 전도성 채널(17)을 통해 상기 입력 전류($I_{c(input)}$)가 인가되는 경우, 상기 제1 유전체층(15)에서의 전압 또는 전기적 분극현상 등의 효과로 인해 상기 제1 자성체층(13)의 자기이방성 에너지가 감소되어, 상기 제1 자성체층(13)에 자화의 방향이 바뀔 수 있다. 이때, 상기 제1 입력부(19)를 통해 상기 제1 드라이브 전압(V_1)이 인가되면, 상기 제1 자성체층(13)의 자화에 따라 생성되는 스핀 전류가 상기 제1 스핀 변환층(24)에 인가되고, 상기 제1 스핀 변환층(24)을 통한 스핀 전하 변환이 발생함에 따라, 상기 제2 전도성 채널(21)에, 상기 제1 출력 전류($I_{l(output)}$)가 유도될 수 있다.

[0022] 한편, 상기 제1 전도성 채널(17)을 통해 상기 입력 전류($I_{c(input)}$)가 인가되는 경우, 상기 제1 유전체층(15)에서의 자기전기효과(magnetoelectirc effect) 등의 효과로 인해 상기 제1 자성체층(13)에 자화의 방향이 바뀔 수 있다. 이때, 상기 제1 입력부(19)를 통해 상기 제1 드라이브 전압(V_1)이 인가되면, 상기 제1 자성체층(13)의 자화에 따라 생성되는 스핀 전류가 상기 제1 스핀 변환층(24)에 인가되고, 상기 제1 스핀 변환층(24)을 통한 스

핀 전하 변환이 발생함에 따라, 상기 제2 전도성 채널(21)에, 상기 제1 출력 전류($I_{1(output)}$)가 유도될 수 있다.

- [0023] 이때, 본 발명의 일실시예에 따르면, 스핀 로직 소자(110)는 도 2에 도시된 그림과 같이, 제2 스테이지부(102)를 더 포함할 수 있다.
- [0024] 제2 스테이지부(102)는 제2 스핀 변환층(25)의 상단에 제2 자성체층(14)의 일측이 연결되고, 상기 제2 자성체층(14)의 타측의 하단에 제2 유전체층(16)이 연결되며, 상기 제2 유전체층(16)의 하단에 상기 제2 전도성 채널(21)이 연결되고, 상기 제2 자성체층(14)의 일측의 상단에 제2 드라이브 전압(V_2)을 인가받기 위한 전도체로 구성된 제2 입력부(20)가 연결되고, 상기 제2 스핀 변환층(25)의 하단에 제2 출력 전류($I_{2(output)}$)를 출력하기 위한 제3 전도성 채널(18)이 연결되고, 상기 제3 전도성 채널(18)의 하단에 그라운드를 갖는 제2 전도체(23)가 연결된다.
- [0025] 여기서, 상기 제2 자성체층(14)은 강자성체 물질로 구성되는 층으로서, 철, 니켈, 코발트, 산화철, 산화크롬, 또는 이들의 조합으로 이루어진 합금 등과 같은 강자성 물질로 구성될 수 있다. 또한, 상기 제2 유전체층(16)은 유전체 또는 강유전체 또는 반강유전체 또는 강상체 등의 물질로 구성될 수 있다.
- [0026] 그리고, 상기 제2 스핀 변환층(25)은 스핀 전하 변환 효과를 갖는 물질로 구성될 수 있다.
- [0027] 또한, 상기 제2 입력부(20), 상기 제2 전도체(23)는 소정의 저항을 갖는 전도성 물질로 구성될 수 있다.
- [0028] 이하에서는 제1 스테이지부(101)와 제2 스테이지부(102)를 포함하는 스핀 로직 소자(110)의 동작을 보다 상세히 설명하기로 한다.
- [0029] 우선, 도 3에 도시된 그림과 같이, 상기 제1 입력부(19)를 통해 상기 제1 드라이브 전압(V_1)이 인가되고, 상기 제2 입력부(20)를 통해 상기 제2 드라이브 전압(V_2)이 인가되는 상황에서, 상기 제1 전도성 채널(17)을 통해 (+)전류가 상기 입력 전류($I_{c(input)}$)로 인가되는 경우, 상기 제1 유전체층(15)의 도움으로 상기 제1 자성체층(13)에, 도면부호 201에 도시된 화살표와 같이, 타측에서 일측 방향으로 자화가 스위칭될 수 있다. 여기서 상기 제1 유전체층(15)의 도움은 전압 또는 전기적 분극현상 또는 자기전기효과 등일 수 있다.
- [0030] 이렇게, 상기 제1 자성체층(13)에 자화가 스위칭되면, 상기 제1 자성체층(13)의 자화에 따라 스핀 전류가 생성되고, 상기 제1 스핀 변환층(24)을 통한 스핀 전하 변환이 발생함에 따라, 전위차가 발생하게 되고, 이로 인해, 상기 제2 전도성 채널(21)에, 상기 제2 스테이지부(102)에서 상기 제1 스테이지부(101)의 방향으로 상기 제1 출력 전류($I_{1(output)}$)가 유도될 수 있다.
- [0031] 이렇게, 상기 제2 전도성 채널(21)에 상기 제1 출력 전류($I_{1(output)}$)가 유도되면, 상기 제1 출력 전류($I_{1(output)}$)에 의한 상기 제2 유전체층(16)의 도움으로 상기 제2 자성체층(14)에, 도면부호 202에 도시된 화살표와 같이, 타측에서 일측 방향으로 자화가 스위칭될 수 있다. 여기서 상기 제2 유전체층(16)의 도움은 전압 또는 전기적 분극현상 또는 자기전기효과 등일 수 있다.
- [0032] 그러면, 상기 제2 자성체층(14)의 자화에 따라 생성되는 스핀 전류가 상기 제2 스핀 변환층(25)에 인가되고, 상기 제2 스핀 변환층(25)을 통한 스핀 전하 변환이 발생함에 따라, 전위차가 발생하게 되며, 이로 인해, 상기 제3 전도성 채널(18)에는, 제1 방향(A)으로 상기 제2 출력 전류($I_{2(output)}$)가 출력될 수 있다.
- [0033] 다음으로, 도 4에 도시된 그림과 같이, 상기 제1 입력부(19)를 통해 상기 제1 드라이브 전압(V_1)이 인가되고, 상기 제2 입력부(20)를 통해 상기 제2 드라이브 전압(V_2)이 인가되는 상황에서, 상기 제1 전도성 채널(17)을 통해 (-)전류가 상기 입력 전류($I_{c(input)}$)로 인가되는 경우, 상기 제1 유전체층(15)의 도움으로 상기 제1 자성체층(13)에, 도면부호 301에 도시된 화살표와 같이, 일측에서 타측 방향으로 자화가 스위칭될 수 있다. 여기서 상기 제1 유전체층(15)의 도움은 전압 또는 전기적 분극현상 또는 자기전기효과 등일 수 있다.
- [0034] 이렇게, 상기 제1 자성체층(13)에 자화가 스위칭되면, 상기 제1 자성체층(13)의 자화에 따라 스핀 전류가 생성되고, 상기 제1 스핀 변환층(24)을 통한 스핀 전하 변환이 발생함에 따라, 전위차가 발생하게 되고, 이로 인해, 상기 제2 전도성 채널(21)에, 상기 제1 스테이지부(101)에서 상기 제2 스테이지부(102)의 방향으로 상기 제1 출력 전류($I_{1(output)}$)가 유도될 수 있다.
- [0035] 이렇게, 상기 제2 전도성 채널(21)에 상기 제1 출력 전류($I_{1(output)}$)가 유도되면, 상기 제1 출력 전류($I_{1(output)}$)에

의한 상기 제2 유전체층(16)의 도움으로 상기 제2 자성체층(14)에, 도면부호 302에 도시된 화살표와 같이, 일측에서 타측 방향으로 자화가 스위칭될 수 있다. 여기서 상기 제2 유전체층(16)의 도움은 전압 또는 전기적 분극 현상 또는 자기전기효과 등일 수 있다.

[0036] 그러면, 상기 제2 자성체층(14)의 자화에 따라 생성되는 스핀 전류가 상기 제2 스핀 변환층(25)에 인가되고, 상기 제2 스핀 변환층(25)을 통한 스핀 전하 변환이 발생함에 따라, 전위차가 발생하게 되며, 이로 인해, 상기 제3 전도성 채널(18)에는, 제2 방향(B)으로 상기 제2 출력 전류($I_{2(output)}$)가 유도되어 출력될 수 있다.

[0037] 이렇게, 본 발명의 스핀 로직 소자(110)는 상기 제1 전도성 채널(17)을 통해 인가되는 상기 입력 전류($I_{c(input)}$)의 방향에 따라, 상기 제1 자성체층(13)과 상기 제2 자성체층(14)의 자화 방향이 스위칭되는 특징을 가지고 있다. 이로 인해, 사용자는 본 발명의 스핀 로직 소자(110)에 인가되는 상기 입력 전류($I_{c(input)}$)의 방향을 (+) 또는 (-)로 적절히 조정함으로써, 상기 제1 자성체층(13)과 상기 제2 자성체층(14)의 자화 방향을 스위칭시키는 방식으로, 본 발명의 스핀 로직 소자(110)를 로직 및 메모리 등의 다양한 분야에서 활용할 수 있다.

[0038] 이때, 본 발명의 스핀 로직 소자(110)는, 상기 제2 전도성 채널(21)의 양단 노드 사이에, 저항(103)이 연결되는 특징이 있는데, 만약, 상기 제2 전도성 채널(21)에 저항(103)이 존재하지 않는다면, 상기 제1 출력 전류($I_{1(output)}$)는 도 5의 도면부호 510에 도시된 그림과 같이, 아주 짧은 시간 동안만 스파이크 전류로 흐르는 특징이 있다.

[0039] 상기 제1 출력 전류($I_{1(output)}$)는 상기 제2 자성체층(14)의 자화 스위칭에 활용되는 전류인데, 상기 제1 출력 전류($I_{1(output)}$)가 스파이크 전류로 유도된다면, 상기 제2 자성체층(14)의 자화 스위칭을 정확하게 보장하기 어려운 점이 있을 수 있다.

[0040] 이와 관련해서, 본 발명의 스핀 로직 소자(110)는 상기 제2 전도성 채널(21)에 저항(103)을 구비해 둬으로써, 상기 제1 출력 전류($I_{1(output)}$)가 도 5의 도면부호 520에 도시된 그림과 같이, 스파이크 전류가 아닌 소정의 크기를 갖는 정적 전류로 출력되도록 할 수 있다. 이렇게, 상기 제1 출력 전류($I_{1(output)}$)가 도 5의 도면부호 520에 도시된 그림과 같이, 스파이크 전류가 아닌 소정의 크기를 갖는 정적 전류로 출력되게 되면, 상기 제2 자성체층(14)의 자화 스위칭이 보장되는 특징을 가지게 된다.

[0041] 지금까지 설명한 방식에 따라, 본 발명의 스핀 로직 소자(110)는, 상기 제1 입력부(19)를 통한 상기 제1 드라이브 전압(V_1)의 인가와 상기 제2 입력부(20)를 통한 상기 제2 드라이브 전압(V_2)의 인가 및, 상기 제1 전도성 채널(17)을 통한 상기 입력 전류($I_{c(input)}$)의 인가를 통해, 상기 제1 자성체층(13)과 상기 제2 자성체층(14)의 자화 방향이 스위칭되는 특징을 갖는다.

[0042] 지금부터는 본 발명의 스핀 로직 소자(110)에 포함된 상기 제1 자성체층(13)과 상기 제2 자성체층(14)의 자화 방향 스위칭이 완료된 이후에, 상기 제1 자성체층(13)과 상기 제2 자성체층(14)에 지정된 자화 방향을 리드(read)하는 과정에 대해서 설명하기로 한다.

[0043] 우선, 도 3에 도시된 그림과 같이, 상기 제1 입력부(19)를 통한 상기 제1 드라이브 전압(V_1)의 인가와 상기 제2 입력부(20)를 통한 상기 제2 드라이브 전압(V_2)의 인가 및, 상기 제1 전도성 채널(17)을 통한 (+)전류의 인가로 인해, 상기 제1 자성체층(13)과 상기 제2 자성체층(14)의 자화 방향이, 도면부호 201, 202와 같이 타측에서 일측 방향으로 스위칭되었다고 가정하자.

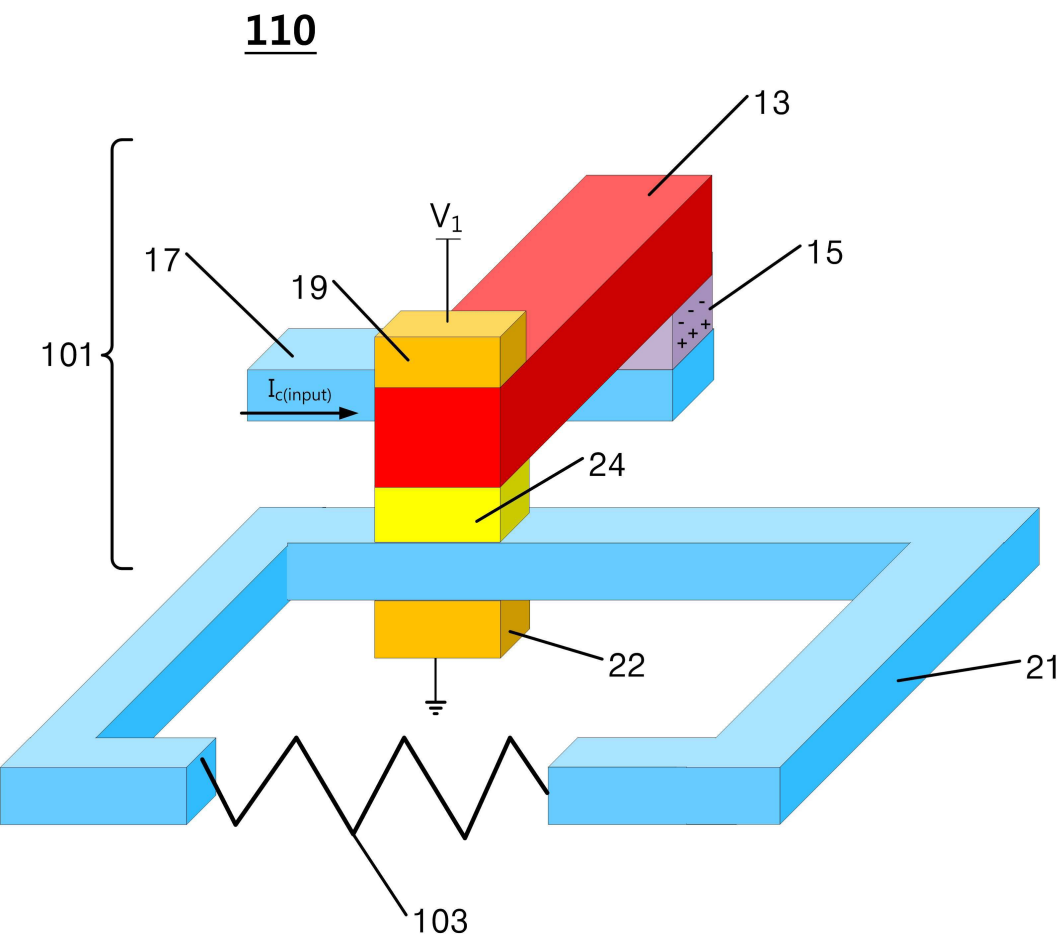
[0044] 이때, 본 발명의 스핀 로직 소자(110)는 상기 제1 입력부(19)를 통해 상기 제1 드라이브 전압(V_1)이 다시 인가되고, 상기 제2 입력부(20)를 통해 상기 제2 드라이브 전압(V_2)이 다시 인가되는 경우, 상기 제3 전도성 채널(18)에, 상기 제1 방향(A)의 상기 제2 출력 전류($I_{2(output)}$)가 유도되어 출력되는 특징을 가지게 된다.

[0045] 반면, 도 4에 도시된 그림과 같이, 상기 제1 입력부(19)를 통한 상기 제1 드라이브 전압(V_1)의 인가와 상기 제2 입력부(20)를 통한 상기 제2 드라이브 전압(V_2)의 인가 및, 상기 제1 전도성 채널(17)을 통한 (-)전류의 인가로 인해, 상기 제1 자성체층(13)과 상기 제2 자성체층(14)의 자화 방향이, 도면부호 301, 302와 같이 일측에서 타측 방향으로 스위칭되었다고 가정하자.

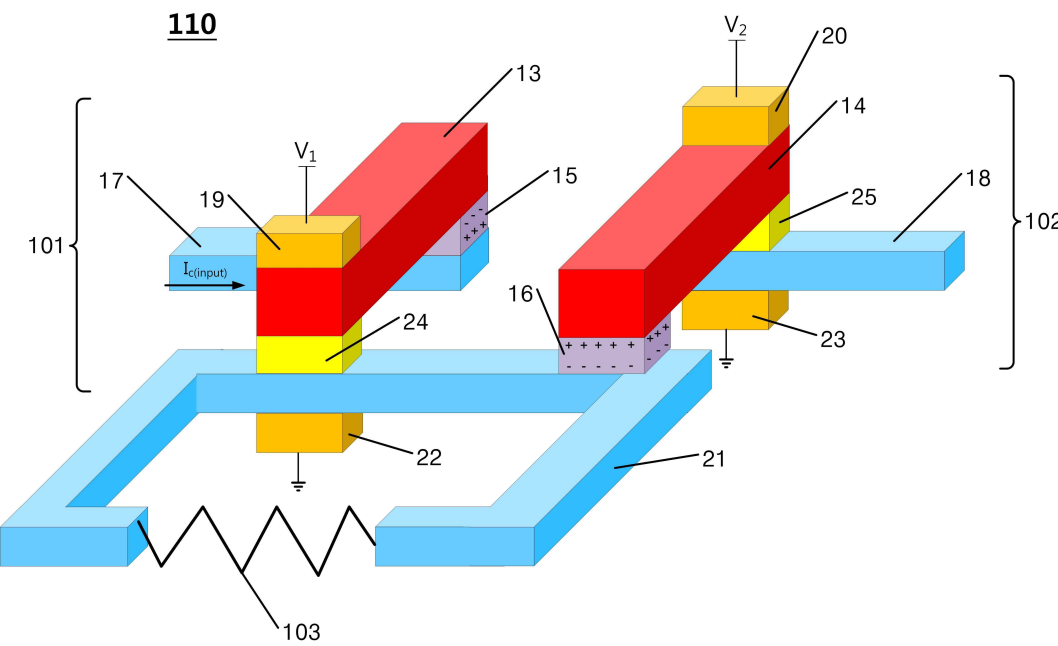
- [0046] 이때, 본 발명의 스핀 로직 소자(110)는 상기 제1 입력부(19)를 통해 상기 제1 드라이브 전압(V_1)이 다시 인가되고, 상기 제2 입력부(20)를 통해 상기 제2 드라이브 전압(V_2)이 다시 인가되면, 상기 제3 전도성 채널(18)에, 상기 제2 방향(B)의 상기 제2 출력 전류($I_{2(output)}$)가 유도되어 출력되는 특징을 가지게 된다.
- [0047] 이로 인해, 사용자는 본 발명의 스핀 로직 소자(110)에 지정되어 있는 상기 제1 자성체층(13)과 상기 제2 자성체층(14)의 자화 방향을 리드하고자 하는 경우, 상기 제1 입력부(19)를 통해 상기 제1 드라이브 전압(V_1)을 다시 인가하고, 상기 제2 입력부(20)를 통해 상기 제2 드라이브 전압(V_2)을 다시 인가한 후, 상기 제3 전도성 채널(18)에서 출력되는 상기 제2 출력 전류($I_{2(output)}$)의 방향을 확인함으로써, 상기 제1 자성체층(13)과 상기 제2 자성체층(14)의 자화 방향을 리드할 수 있게 된다.
- [0048] 만약, 스핀 로직 소자(110)가 도 1에 도시된 그림과 같이, 제1 스테이지부(101)로만 구성되어 있다고 하고, 사용자가 제1 자성체층(13)의 자화 방향을 리드하고자 하는 경우라면, 사용자는 상기 제2 전도성 채널(21)에서 출력되는 상기 제1 출력 전류($I_{1(output)}$)의 방향을 확인함으로써, 상기 제1 자성체층(13)의 자화 방향을 리드할 수 있게 된다.
- [0049] 이상과 같이 본 발명에서는 구체적인 구성 요소 등과 같은 특정 사항들과 한정된 실시예 및 도면에 의해 설명되었으나 이는 본 발명의 보다 전반적인 이해를 돕기 위해서 제공된 것일 뿐, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상적인 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다.
- [0050] 따라서, 본 발명의 사상은 설명된 실시예에 국한되어 정해져서는 아니되며, 후술하는 특허청구범위뿐 아니라 이 특허청구범위와 균등하거나 등가적 변형이 있는 모든 것들은 본 발명 사상의 범주에 속한다고 할 것이다.

도면

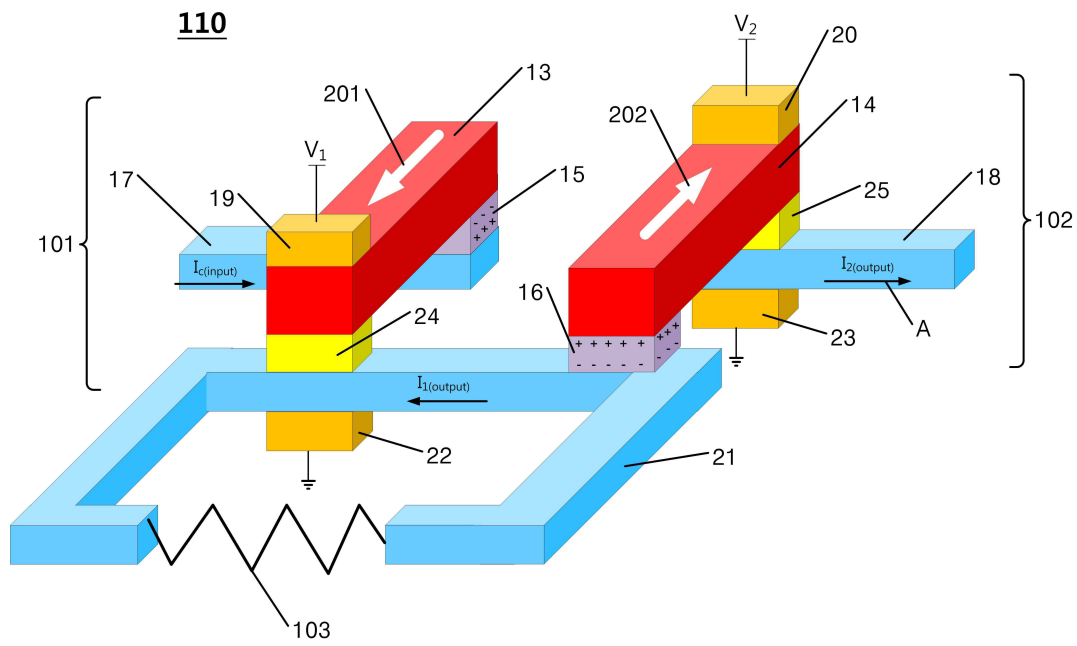
도면1



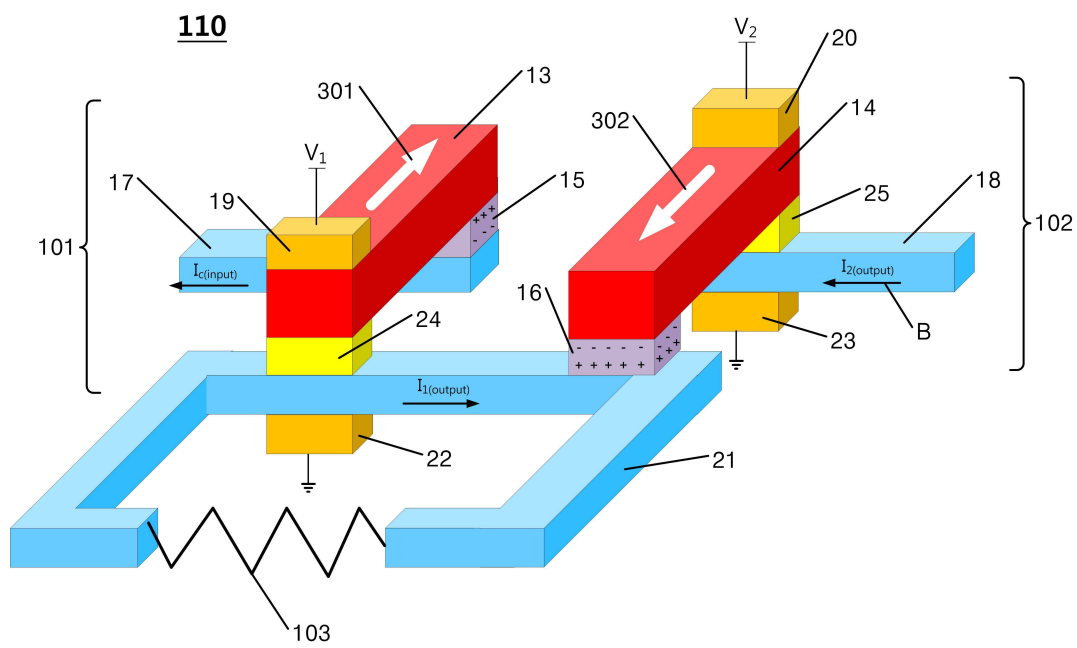
도면2



도면3



도면4



도면5

510



520

