



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2022년10월05일

(11) 등록번호 10-2451404

(24) 등록일자 2022년09월30일

(51) 국제특허분류(Int. Cl.)

H01L 51/00 (2006.01) H01L 27/32 (2006.01)

H01L 51/50 (2006.01) H01L 51/52 (2006.01)

H01L 51/56 (2006.01)

(52) CPC특허분류

H01L 51/0036 (2013.01)

H01L 27/3211 (2013.01)

(21) 출원번호 10-2017-0168574

(22) 출원일자 2017년12월08일

심사청구일자 2020년11월11일

(65) 공개번호 10-2019-0068309

(43) 공개일자 2019년06월18일

(56) 선행기술조사문헌

KR1020130071543 A\*

US20160141349 A1

KR1020160053043 A

JP2008077864 A

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

연세대학교 산학협력단

서울특별시 서대문구 연세로 50 (신촌동, 연세대학교)

(72) 발명자

황준식

경기도 파주시 월릉면 엘지로 245

기남

경기도 파주시 월릉면 엘지로 245

(뒷면에 계속)

(74) 대리인

네이트특허법인

전체 청구항 수 : 총 15 항

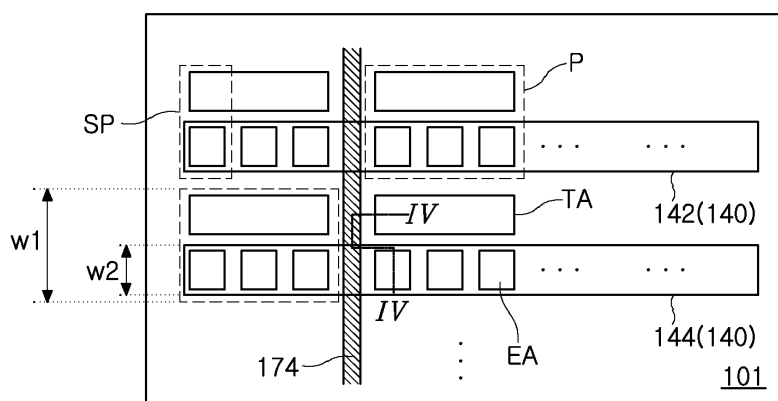
심사관 : 김효욱

(54) 발명의 명칭 상전이 광 이성질체 화합물, 투명 전계발광 표시장치 및 그 제조 방법

**(57) 요약**

본 발명은 상전이 광 이성질체 화합물을 제공하며, 상전이 광 이성질체층에 선택적 광 조사 공정을 진행한 후 도 전성 물질을 증착함으로써, 마스크 공정 없이 금속 패턴의 형성이 가능하다.

따라서, 마스크 공정 없이 투명 전계발광 표시장치의 투명영역을 제외하고 발광영역에 제 2 전극을 선택적으로 증착할 수 있으며, 이에 따라 투명 전계발광 표시장치의 투과율 저하 문제를 방지할 수 있다.

**대표도** - 도3100

(52) CPC특허분류

*H01L 27/3262* (2013.01)

*H01L 51/0067* (2013.01)

*H01L 51/5012* (2013.01)

*H01L 51/5072* (2013.01)

*H01L 51/5203* (2013.01)

*H01L 51/56* (2013.01)

(72) 발명자

**전창우**

경기도 과주시 월롱면 엘지로 245

**심은지**

서울특별시 서초구 서초중앙로2길 21, 101동 1402  
호 (서초동, 더샵서초)

---

**최수혁**

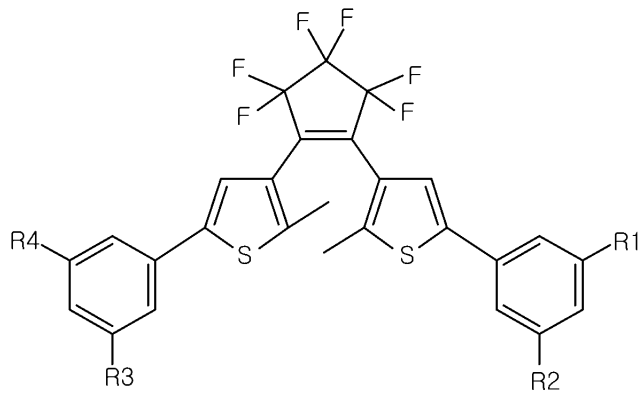
서울특별시 서대문구 독립문로 10, 106동 107호 (영천동, 독립문삼호아파트)

## 명세서

### 청구범위

#### 청구항 1

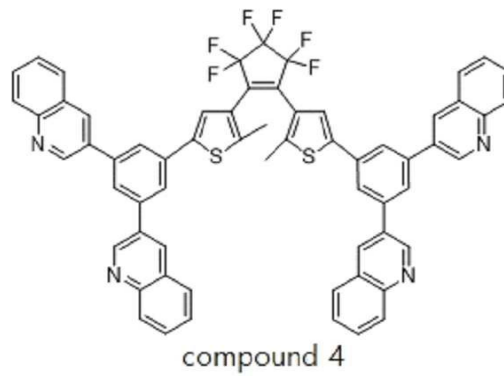
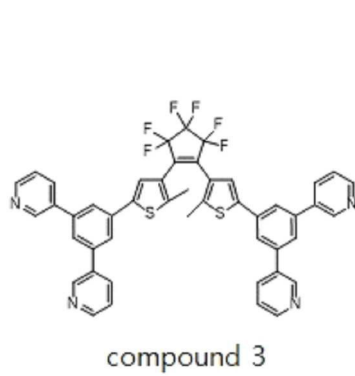
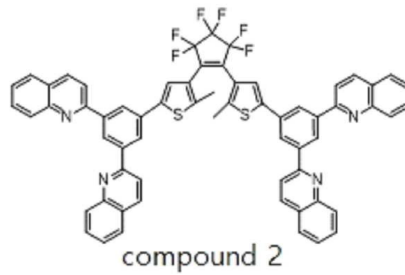
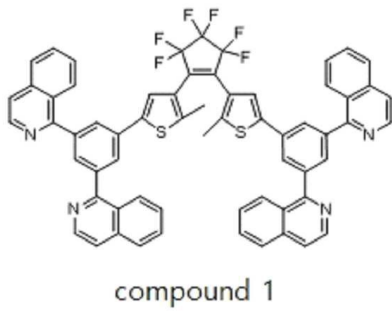
하기 화학식으로 표시되고, R1 내지 R4 각각은 질소 원소를 포함하는 이헥고리 그룹으로부터 선택되는 상전이 광 이성질체 화합물.



#### 청구항 2

제 1 항에 있어서,

상기 상전이 광 이성질체 화합물은 하기 화합물 중 어느 하나인 상전이 광 이성질체 화합물.



### 청구항 3

제 1 항에 있어서,

상기 상전이 광 이성질체 화합물은 고무상과 유리상을 갖고, 고무상과 유리상에서의 유리전이온도 차이는 100~400℃의 범위인 상전이 광 이성질체 화합물.

### 청구항 4

발광영역과 투명영역을 포함하는 서브화소영역이 정의된 기판과;

상기 기판 상부에 위치하며 상기 발광영역에 위치하는 제 1 전극과;

상기 제 1 전극 상에 위치하는 발광물질층과;

상기 발광물질층 상에 위치하며 상기 발광영역과 상기 투명영역에 대응하는 전자 보조층과;

상기 전자 보조층 상에 위치하며 상기 발광영역에 대응되는 제 2 전극을 포함하고,

상기 제 2 전극은 상기 투명영역에는 존재하지 않는 투명 전계발광 표시장치.

### 청구항 5

제 4 항에 있어서,

상기 전자 보조층은 제 1 항 내지 제 3 항 중 어느 하나의 상전이 광 이성질체 화합물을 포함하는 투명 전계발광 표시장치.

### 청구항 6

제 4 항에 있어서,

상기 제 2 전극은 상기 전자 보조층보다 작고 상기 발광물질층보다 큰 면적을 갖는 투명 전계발광 표시장치.

### 청구항 7

제 4 항에 있어서,

상기 제 2 전극은, 제 1 방향으로 연장되는 제 1 전극 패턴과 상기 제 1 방향으로 연장되며 제 2 방향으로 상기 제 1 전극 패턴과 이격된 제 2 전극 패턴을 포함하는 투명 전계발광 표시장치.

### 청구항 8

제 7 항에 있어서,

인접한 서브화소영역 사이에 위치하는 연결배선을 더 포함하고,

상기 제 1 및 제 2 전극 패턴은 상기 연결배선을 통해 서로 전기적으로 연결되는 투명 전계발광 표시장치.

### 청구항 9

제 8 항에 있어서,

상기 연결배선은 상기 기판과 상기 제 1 전극 사이에 위치하며 상기 제 2 방향을 따라 연장되는 투명 전계발광

표시장치.

#### 청구항 10

제 8 항에 있어서,

상기 기판과 상기 제 1 전극 사이에 위치하는 박막트랜지스터를 더 포함하며,

상기 연결배선은 상기 박막트랜지스터의 일 부분과 동일층에 형성되며 동일물질로 이루어지는 투명 전계발광 표시장치.

#### 청구항 11

제 7 항에 있어서,

상기 제 1 전극패턴과 상기 제 2 전극패턴은, 상기 제 1 전극패턴으로부터 연장되는 브릿지 패턴에 의해 연결되는 투명 전계발광 표시장치.

#### 청구항 12

제 4 항에 있어서,

상기 제 2 전극을 덮는 커버층을 더 포함하고,

상기 커버층은, 상기 발광영역에서 상기 제 2 전극과 접촉하고 상기 투명영역에서 상기 전자 보조층과 접촉하는 투명 전계발광 표시장치.

#### 청구항 13

각각이 발광영역과 투명영역을 포함하는 서브화소영역이 정의된 기판 상부에, 상기 발광영역에 대응하여 제 1 전극을 형성하는 단계와;

상기 제 1 전극 상에, 상기 발광영역에 대응하여 발광물질층을 형성하는 단계와;

상전이 광 이성질체 화합물을 포함하며, 상기 발광물질층을 덮고 상기 발광영역과 상기 투명영역에 대응하는 전자 보조층을 형성하는 단계와;

상기 발광영역 또는 상기 투명영역 중 어느 하나에 대응하여 상기 전자 보조층에 광을 조사하는 단계와;

상기 전자 보조층 전면에 대하여 도전성 물질의 증착 공정을 진행하여 상기 발광영역에 대응하는 제 2 전극을 형성하는 단계

를 포함하는 투명 전계발광 표시장치의 제조 방법.

#### 청구항 14

제 13 항에 있어서,

상기 상전이 광 이성질체 화합물은 제 1 항 내지 제 3 항 중 어느 하나인 투명 전계발광 표시장치의 제조 방법.

#### 청구항 15

제 14 항에 있어서,

상기 전자 보조층에 광을 조사하는 단계에서,

상기 광은 UV이고, 상기 광은 상기 발광 영역에 조사되는 투명 전계발광 표시장치의 제조 방법.

## 발명의 설명

## 기술 분야

[0001] 본 발명은 전계발광 표시장치에 관한 것으로, 특히 마스크 공정 없이 도전성 물질을 선택적으로 증착할 수 있는 상전이 광 이성질체 화합물, 이를 포함하는 전계발광 표시장치 및 그 제조 방법에 관한 것이다.

## 배경 기술

[0003] 사회가 본격적인 정보화 시대로 접어들어 따라 대량의 정보를 처리 및 표시하는 디스플레이(display) 분야가 급속도로 발전해 왔고, 이에 부응하여 액정표시장치(Liquid Crystal Display device : LCD), 플라즈마표시장치(Plasma Display Panel device : PDP), 전계방출표시장치(Field Emission Display device : FED), 전계발광 표시장치(electroluminescent display device) 등과 같은 다양한 평판표시장치가 개발되어 각광받고 있다.

[0004] 이러한 평판표시장치 중에서, 전계발광 표시장치는 응답시간이 짧고 대조비가 크며 시야각이 넓고 소비전력이 낮은 것과 같이 여러 가지 장점이 있어, 차세대 표시장치로 개발하기 위해 활발한 연구가 진행 중이다.

[0005] 또한, 최근 들어, 전면 및 후면에서 광이 투과되어 시야를 방해하지 않으면서도 화상을 표시할 수 있는 투명 디스플레이 장치가 개발되고 있다.

[0006] 도 1은 종래 투명 전계발광 표시장치의 개략적인 단면도이다.

[0007] 도 1에 도시한 바와 같이, 종래 전계발광 표시장치(10)는, 기판(11) 상에 위치하는 박막트랜지스터(20)와 박막트랜지스터(20)에 연결되는 발광다이오드(D)를 포함한다.

[0008] 다수의 서브화소영역(SP)이 기판(11)에 정의되며, 박막트랜지스터(20)는 각 서브화소영역(SP)에 위치한다. 박막트랜지스터(20)는 구동 박막트랜지스터일 수 있다.

[0009] 예를 들어, 박막트랜지스터(20)는 반도체층, 게이트 전극, 소스 전극 및 드레인 전극을 포함할 수 있다.

[0010] 박막트랜지스터(20)를 덮는 보호층(22)이 기판(11)의 전면에 형성된다. 보호층(22)은 박막트랜지스터(20)의 일부, 예를 들어 드레인 전극을 노출하는 콘택홀(24)을 포함한다.

[0011] 보호층(22) 상에는 콘택홀(24)을 통해 박막트랜지스터(20)에 연결되는 제 1 전극(30)이 형성된다. 제 1 전극(30)은 각 서브화소영역(SP) 별로 분리되어 형성된다.

[0012] 또한, 보호층(22) 상에는 제 1 전극(30)의 가장자리를 덮고 제 1 전극(30)의 중앙을 노출하는 बैं크(32)가 형성된다. 즉, बैं크(32)는 서브화소영역(SP)의 경계에 형성된다.

[0013] 제 1 전극(30) 상에는 발광층(34)이 형성되고, 발광층(34) 상에는 기판(11)의 전면을 덮는 제 2 전극(36)이 형성된다. 즉, 제 2 전극(36)은 다수의 서브화소영역(SP)이 정의된 표시영역 전면에 일체로 형성된다.

[0014] 예를 들어, 제 1 전극(30)은 일함수 값이 비교적 큰 투명 도전성 물질(예를 들어, 인듐-틴-옥사이드(indium-tin-oxide, ITO) 또는 인듐-징크-옥사이드(indium-zinc-oxide, IZO)로 이루어져 양극(anode) 역할을 하고, 제 2 전극(36)은 일함수 값이 비교적 작은 금속 물질(예를 들어, 알루미늄 또는 마그네슘)로 이루어져 음극(cathode) 역할을 할 수 있다.

[0015] 제 1 및 제 2 전극(30, 36)과 이들 사이에 위치하는 발광층(34)은 발광다이오드(D)를 이룬다.

[0016] 발광다이오드(D)에서는, 제 1 전극(30)으로부터의 정공(hole)과 제 2 전극(36)으로부터의 전자(electron)가 상기 발광층(34)에서 결합되어 여기자(exciton)을 형성하고, 여기자가 불안정한 에너지 상태로 여기 되었다가 안정한 에너지 상태로 돌아오며 빛을 방출하게 된다.

[0017] 구동 박막트랜지스터(20)는 구동영역(driving area, DA)에 위치하고, 발광다이오드(D)는 발광영역(emission area, EA)에 위치하며, 발광영역(EA)에 인접하여 투명영역(transparent area)이 위치한다.

[0018] 그런데, 투명 전계발광 표시장치(10)에서는, 제 2 전극(36)이 투명영역에도 형성되기 때문에 투과율이 저하되는

문제가 발생한다.

[0019] 투명영역의 제 2 전극(36)을 제거하여 투과율을 향상시키기 위해서는 마스크 공정이 필요한데, 마스크 공정에 의한 패턴 사이즈에는 한계가 있다. 또한, 마스크 공정은 포토레지스트층의 형성, 노광 및 현상, 제 2 전극의 식각 공정 등을 포함하기 때문에, 전계발광 표시장치의 제조 공정이 복잡해지고 제조원가가 상승하는 문제가 있다.

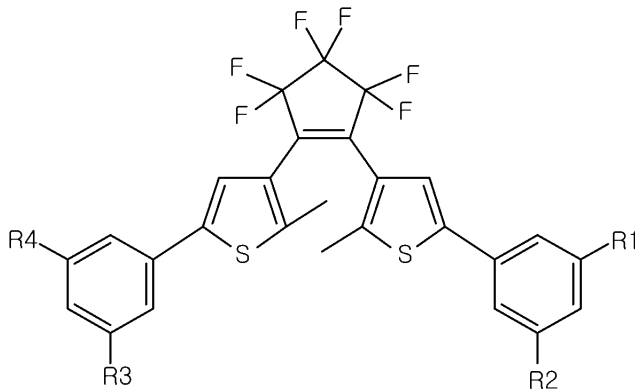
## 발명의 내용

### 해결하려는 과제

[0021] 본 발명은, 투명 전계발광 표시장치에서 제 2 전극에 의해 투과율이 감소하거나 제 2 전극을 패턴하기 위해 제조 공정이 복잡해지는 문제를 해결하고자 한다.

### 과제의 해결 수단

[0023] 위와 같은 과제의 해결을 위해, 본 발명은, 하기 화학식으로 표시되고, R1 내지 R4 각각은 독립적으로 질소 원소를 포함하는 이헥고리 그룹으로부터 선택되는 상전이 광 이성질체 화합물을 제공한다.



[0024]

[0025] 또한, 본 발명은, 발광영역과 투명영역을 포함하는 서브화소영역이 정의된 기관과; 상기 기관 상부에 위치하며 상기 발광영역에 위치하는 제 1 전극과; 상기 제 1 전극 상에 위치하는 발광물질층과; 상기 발광물질층 상에 위치하며 상기 발광영역과 상기 투명영역에 대응하는 전자 보조층과; 상기 전자 보조층 상에 위치하며 상기 발광영역에 대응되는 제 2 전극을 포함하는 투명 전계발광 표시장치를 제공한다.

[0026] 또한, 본 발명은, 각각이 발광영역과 투명영역을 포함하는 서브화소영역이 정의된 기관 상부에, 상기 발광영역에 대응하여 제 1 전극을 형성하는 단계와; 상기 제 1 전극 상에, 상기 발광영역에 대응하여 발광물질층을 형성하는 단계와; 상전이 광 이성질체 화합물을 포함하며, 상기 발광물질층을 덮고 상기 발광영역과 상기 투명영역에 대응하는 전자 보조층을 형성하는 단계와; 상기 발광영역 또는 상기 투명영역 중 어느 하나에 대응하여 상기 전자 보조층에 광을 조사하는 단계와; 상기 전자 보조층 전면에 대하여 도전성 물질의 증착 공정을 진행하여 상기 발광영역에 대응하는 제 2 전극을 형성하는 단계를 포함하는 투명 전계발광 표시장치의 제조 방법을 제공한다.

## 발명의 효과

[0028] 본 발명의 상전이 광 이성질체 화합물은, 광에 의해 상전이되며 고무상(rubbery phase)에서는 도전성 물질이 증착되지 않고 유리상(glassy phase)에서는 도전성 물질이 증착되는 특성을 갖는다.

[0029] 따라서, 상전이 광 이성질체층의 일부에 광을 조사하고 전면에 도전성 물질의 증착 공정을 진행하면 마스크 공정 없이 선택적인 증착이 가능하다.

[0030] 또한, 본 발명의 상전이 광 이성질체 화합물은 전자의 수송 및/또는 주입 특성을 갖기 때문에, 상전이 광 이성질체 화합물은 전계발광 표시장치의 전자 보조층으로 이용될 수 있다.

[0031] 본 발명의 투명 전계발광 표시장치에서는, 상전이 광 이성질체 화합물로 이루어지며 표시영역 전체에 형성된 전

자 보조층의 상전이 특성을 이용하여 투명영역을 제외한 표시영역 전체에 제 2 전극이 형성되므로, 표시장치의 투과율이 향상된다.

### 도면의 간단한 설명

도 1은 종래 투명 전계발광 표시장치의 개략적인 단면도이다.

도 2는 본 발명에 따른 투명 전계발광 표시장치의 개략적인 회로도이다.

도 3은 본 발명의 제 1 실시예에 따른 투명 전계발광 표시장치의 개략적인 평면도이다.

도 4는 도 3의 IV-IV선을 따라 절단한 단면도이다.

도 5는 화합물3의 NMR 측정 결과이다.

도 6은 화합물4의 NMR 측정 결과이다.

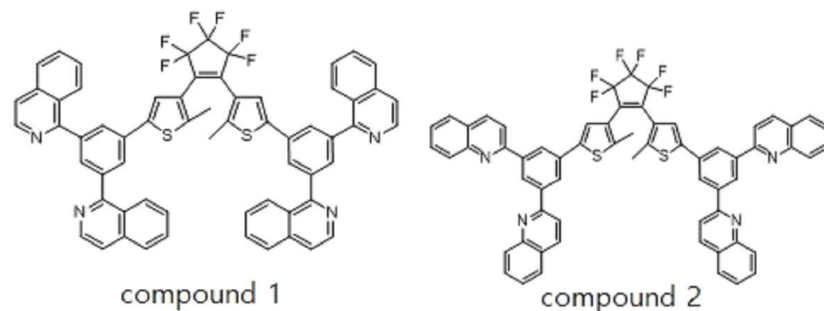
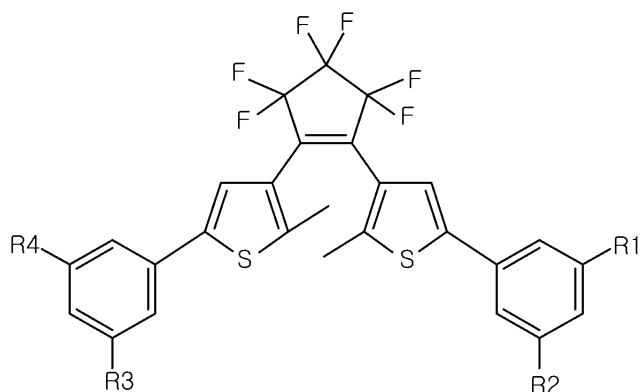
도 7은 본 발명의 상전이 광 이성질체 화합물의 상전이를 설명하기 위한 개략적인 도면이다.

도 8a 내지 도 8g는 본 발명의 제 1 실시예에 따른 투명 전계발광 표시장치의 제조 공정을 보여주는 개략적인 단면도이다.

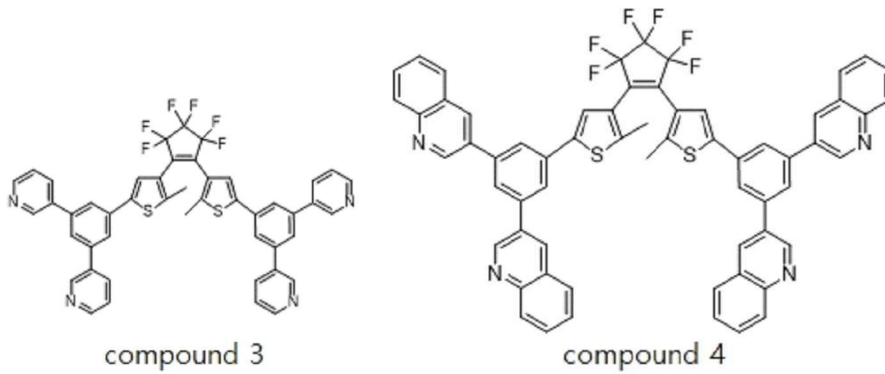
도 9는 본 발명의 제 2 실시예에 따른 투명 전계발광 표시장치의 개략적인 평면도이다.

### 발명을 실시하기 위한 구체적인 내용

본 발명은, 하기 화학식으로 표시되고, R<sub>1</sub> 내지 R<sub>4</sub> 각각은 독립적으로 질소 원소를 포함하는 이헥고리 그룹으로부터 선택되는 상전이 광 이성질체 화합물을 제공한다.







- [0038]
- [0039] 상기 상전이 광 이성질체 화합물은 고무상과 유리상을 갖고, 고무상과 유리상에서의 유리전이온도 차이는 100~400℃의 범위이다.
- [0040] 다른 관점에서, 본 발명은, 발광영역과 투명영역을 포함하는 서브화소영역이 정의된 기판과; 상기 기판 상부에 위치하며 상기 발광영역에 위치하는 제 1 전극과; 상기 제 1 전극 상에 위치하는 발광물질층과; 상기 발광물질층 상에 위치하며 상기 발광영역과 상기 투명영역에 대응하는 전자 보조층과; 상기 전자 보조층 상에 위치하며 상기 발광영역에 대응되는 제 2 전극을 포함하는 투명 전계발광 표시장치를 제공한다.
- [0041] 본 발명의 투명 전계발광 표시장치에 있어서, 상기 전자 보조층은 전술한 상전이 광 이성질체 화합물을 포함한다.
- [0042] 본 발명의 투명 전계발광 표시장치에 있어서, 상기 제 2 전극은 상기 전자 보조층보다 작고 상기 발광물질층보다 큰 면적을 갖는다.
- [0043] 본 발명의 투명 전계발광 표시장치에 있어서, 상기 제 2 전극은, 제 1 방향으로 연장되는 제 1 전극 패턴과 상기 제 1 방향으로 연장되며 제 2 방향으로 상기 제 1 전극 패턴과 이격된 제 2 전극 패턴을 포함한다.
- [0044] 본 발명의 투명 전계발광 표시장치는, 인접한 서브화소영역 사이에 위치하는 연결배선을 더 포함하고, 상기 제 1 및 제 2 전극 패턴은 상기 연결배선을 통해 서로 전기적으로 연결된다.
- [0045] 본 발명의 투명 전계발광 표시장치에 있어서, 상기 연결배선은 상기 기판과 상기 제 1 전극 사이에 위치하며 상기 제 2 방향을 따라 연장된다.
- [0046] 본 발명의 투명 전계발광 표시장치는, 상기 기판과 상기 제 1 전극 사이에 위치하는 박막트랜지스터를 더 포함하며, 상기 연결배선은 상기 박막트랜지스터의 일 부분과 동일층에 형성되며 동일물질로 이루어진다.
- [0047] 본 발명의 투명 전계발광 표시장치에 있어서, 상기 제 1 전극패턴과 상기 제 2 전극패턴은, 상기 제 1 전극패턴으로부터 연장되는 브릿지 패턴에 의해 연결된다.
- [0048] 본 발명의 투명 전계발광 표시장치는, 상기 제 2 전극을 덮는 커버층을 더 포함하고, 상기 커버층은, 상기 발광영역에서 상기 제 2 전극과 접촉하고 상기 투명영역에서 상기 전자 보조층과 접촉한다.
- [0049] 또 다른 관점에서, 본 발명은, 각각이 발광영역과 투명영역을 포함하는 서브화소영역이 정의된 기판 상부에, 상기 발광영역에 대응하여 제 1 전극을 형성하는 단계와; 상기 제 1 전극 상에, 상기 발광영역에 대응하여 발광물질층을 형성하는 단계와; 상전이 광 이성질체 화합물을 포함하며, 상기 발광물질층을 덮고 상기 발광영역과 상기 투명영역에 대응하는 전자 보조층을 형성하는 단계와; 상기 발광영역 또는 상기 투명영역 중 어느 하나에 대응하여 상기 전자 보조층에 광을 조사하는 단계와; 상기 전자 보조층 전면에 대하여 도전성 물질의 증착 공정을 진행하여 상기 발광영역에 대응하는 제 2 전극을 형성하는 단계를 포함하는 투명 전계발광 표시장치의 제조 방법을 제공한다.
- [0050] 본 발명의 투명 전계발광 표시장치의 제조 방법에 있어서, 상기 상전이 광 이성질체 화합물은 전술한 상전이 광 이성질체 화합물이다.
- [0051] 본 발명의 투명 전계발광 표시장치의 제조 방법에 있어서, 상기 전자 보조층에 광을 조사하는 단계에서, 상기 광은 UV이고, 상기 광은 상기 발광 영역에 조사된다.

- [0053] 이하, 본 발명에 따른 바람직한 실시예를 도면을 참조하여 설명한다.
- [0054] 도 2는 본 발명의 실시예에 따른 투명 전계발광 표시장치의 개략적인 회로도이다.
- [0055] 도 2에 도시한 바와 같이, 투명 전계발광 표시장치에는, 서로 교차하여 서브화소영역(SP)을 정의하는 게이트 배선(GL), 데이터 배선(DL) 및 파워 배선(PL)이 형성되고, 서브화소영역(SP)에는, 스위칭 박막트랜지스터(Ts), 구동 박막트랜지스터(Td), 스토리지 커패시터(Cst), 발광다이오드(D)가 형성된다.
- [0056] 도시되지 않았으나, 각 서브화소영역(SP)은 발광영역과 투명영역을 포함한다.
- [0057] 스위칭 박막트랜지스터(Ts)는 게이트 배선(GL) 및 데이터 배선(DL)에 연결되고, 구동 박막트랜지스터(Td) 및 스토리지 커패시터(Cst)는 스위칭 박막트랜지스터(Ts)와 파워 배선(PL) 사이에 연결된다. 발광다이오드(D)는 상기 구동 박막트랜지스터(Td)에 연결된다.
- [0058] 이러한 투명 전계발광 표시장치에서는, 게이트 배선(GL)에 인가된 게이트 신호에 따라 스위칭 박막트랜지스터(Ts)가 턴-온(turn-on) 되면, 데이터 배선(DL)에 인가된 데이터 신호가 스위칭 박막트랜지스터(Ts)를 통해 구동 박막트랜지스터(Td)의 게이트 전극과 스토리지 커패시터(Cst)의 일 전극에 인가된다.
- [0059] 구동 박막트랜지스터(Td)는 게이트 전극에 인가된 데이터 신호에 따라 턴-온 되며, 그 결과 데이터 신호에 비례하는 전류가 파워 배선(PL)으로부터 구동 박막트랜지스터(Td)를 통하여 발광다이오드(D)로 흐르게 되고, 발광다이오드(D)는 구동 박막트랜지스터(Td)를 통하여 흐르는 전류에 비례하는 휘도로 발광한다.
- [0060] 이때, 스토리지 커패시터(Cst)에는 데이터신호에 비례하는 전압으로 충전되어, 일 프레임(frame) 동안 구동 박막트랜지스터(Td)의 게이트 전극의 전압이 일정하게 유지되도록 한다.
- [0061] 따라서, 투명 전계발광 표시장치는 원하는 영상을 표시할 수 있다.
- [0063] 도 3은 본 발명의 제 1 실시예에 따른 투명 전계발광 표시장치의 개략적인 평면도이다.
- [0064] 도 3에 도시된 바와 같이, 투명 전계발광 표시장치(100)는 기판(101) 상에 제 1 방향 및 제 2 방향으로 을 따라 배열된 다수의 서브화소영역(SP)을 포함한다. 다수의 서브화소영역(SP) 각각은 발광영역(EA)과 투명영역(TA)를 포함한다. 또한, 다수의 서브화소영역(SP) 각각은 구동영역(미도시)을 더 포함한다.
- [0065] 예를 들어, 제 1 방향으로 배열된 다수의 서브화소영역(SP) 중 일부는 화소영역(P)을 구성한다. 하나의 화소영역(P)을 구성하는 서브화소영역(SP)은 적색, 녹색 및 청색 서브화소영역(SP)일 수 있다.
- [0066] 다수의 서브화소영역(SP)의 발광영역(EA)에는 발광다이오드(미도시)가 위치한다. 예를 들어, 발광다이오드는 제 1 전극(미도시), 발광 물질층(미도시), 전자 보조층(미도시), 제 2 전극(140)을 포함할 수 있다.
- [0067] 후술하는 바와 같이, 전자 보조층은 상전이 광 이성질체 화합물로 이루어지며 제 2 전극(140)으로부터의 전자를 상기 발광 물질층에 전달하는 역할을 한다. 또한, 전자 보조층은, UV 또는 가시광선 조사에 의해 제 2 전극(140)을 이루는 도전성 물질의 선택적 증착이 가능하므로, 별도의 마스크 공정 없이 제 2 전극(140)이 원하는 영역에만 형성되도록 할 수 있다.
- [0068] 제 2 전극(140)은 상기 제 1 방향을 따라 배열되는 화소영역(P)의 발광영역(EA)에 대응된다. 즉, 각 화소영역(P) 또는 각 서브화소영역(SP)에서, 제 2 전극(140)은 투명영역(TA)을 제외한 발광영역(EA)에 형성된다. 따라서, 제 2 방향을 따라, 서브화소영역(SP)은 제 1 폭(w1)을 갖고, 제 2 전극(140)은 상기 제 1 폭(w1)보다 작은 제 2 폭(w2)을 갖는다.
- [0069] 제 2 전극(140)은 제 2 방향으로 따라 서로 이격하는 다수의 전극 패턴(142, 144)을 포함한다. 즉, 제 1 전극 패턴(142)은 제 1 화소열에 대응되고, 제 2 전극 패턴(144)은 제 1 화소열로부터 상기 제 2 방향으로 이격된 제 2 화소열에 대응된다.
- [0070] 따라서, 제 2 방향을 따라, 서브화소영역(SP)은 제 1 폭(w1)을 갖고, 제 1 및 제 2 전극패턴(142, 144) 각각은 제 1 폭(w1)보다 작은 제 2 폭(w2)을 갖는다.
- [0071] 제 1 방향으로 배열된 화소영역(P) 사이에는 상기 제 1 및 제 2 전극패턴(142, 144)을 전기적으로 연결하기 위한 연결배선(174)이 형성될 수 있다. 즉, 제 1 및 제 2 화소열 각각에 대응되며 서로 이격된 제 2 전극(140)은 연결배선(174)을 통해 전기적으로 연결된다.
- [0072] 본 발명의 투명 전계발광 표시장치(100)에서는, 제 2 전극(140)이 각 서브화소영역(SP) 또는 화소영역(P)의 투

명영역(TA)에 형성되지 않기 때문에, 투명영역을 포함하여 표시영역 전체에 형성되는 제 2 전극에 의한 투과율 저하 문제가 방지된다.

[0073] 또한, 상전이 광 이성질체 화합물로 이루어지는 전자 보조층에 의해 별도의 마스크 공정 없이 제 2 전극(140)이 투명영역(TA)을 제외하고 발광영역(EA)에 형성되기 때문에, 제조공정이 복잡해지고 제조원가가 상승하는 문제 역시 방지된다.

[0074] 또한, 서로 이격된 제 2 전극(140)은 연결배선(174)을 통해 전기적으로 연결되기 때문에, 제 2 전극(140) 전체에 대한 전압 인가에 문제가 발생하지 않는다.

[0075] 도 4는 도 3의 IV-IV선을 따라 절단한 단면도이다.

[0076] 도 4에 도시된 바와 같이, 투명 전계발광 표시장치(100)는, 구동영역(DA), 발광영역(EA), 투명영역(TA)을 포함하는 서브화소영역(SP)가 정의된 기판(101)과, 기판(101) 상의 박막트랜지스터(Td)와, 박막트랜지스터(Td)에 연결되는 발광다이오드(D)와, 인접한 화소영역(도 3의 P) 사이에 위치하는 연결배선(174)을 포함한다.

[0077] 박막트랜지스터(Td)는 구동영역(DA)에 위치하고 구동 박막트랜지스터일 수 있다.

[0078] 기판(101)은 유리 기판 또는 플라스틱 기판일 수 있다. 예를 들어, 기판(101)은 폴리이미드(polyimide) 기판일 수 있다.

[0079] 기판(101) 상에 반도체층(152)이 형성된다. 반도체층(152)은 산화물 반도체 물질로 이루어지거나 다결정 실리콘으로 이루어질 수 있다. 반도체층(152)이 산화물 반도체 물질로 이루어질 경우, 반도체층(152) 하부에는 차광패턴(도시하지 않음)이 형성될 수 있다. 차광패턴은 반도체층(152)으로 빛이 입사되는 것을 방지하여 반도체층(152)이 빛에 의해 열화되는 것을 방지한다. 이와 달리, 반도체층(152)은 다결정 실리콘으로 이루어질 수도 있으며, 이 경우 반도체층(152)의 양 가장자리에 불순물이 도핑되어 있을 수 있다.

[0080] 도시하지 않았으나, 반도체층(152)이 형성되기 전에, 기판(101) 상에는 산화 실리콘 또는 질화 실리콘과 같은 무기절연물질로 이루어지는 버퍼층이 형성될 수 있다.

[0081] 반도체층(152) 상부에는 절연물질로 이루어진 게이트 절연막(154)이 기판(101) 전면에 형성된다. 게이트 절연막(154)은 산화 실리콘 또는 질화 실리콘과 같은 무기절연물질로 이루어질 수 있다.

[0082] 게이트 절연막(154) 상부에는 금속과 같은 도전성 물질로 이루어진 게이트 전극(160)이 반도체층(152)의 중앙에 대응하여 형성된다. 또한, 게이트 절연막(154) 상부에는 게이트 배선(도 2의 GL)과 스토리지 캐패시터(도 2의 Cst)의 제 1 캐패시터 전극(미도시)이 형성될 수 있다. 게이트 배선(GL)은 제1방향을 따라 연장되고, 제 1 캐패시터 전극은 게이트 전극(160)에 연결될 수 있다.

[0083] 도 4에서는, 게이트 절연막(152)이 기판(101) 전면에 형성되어 있다. 이와 달리, 게이트 절연막(154)은 게이트 전극(160)과 동일한 모양으로 패턴닝될 수도 있다.

[0084] 게이트전극(160) 상부에는 절연물질로 이루어진 층간 절연막(162)이 기판(101) 전면에 형성된다. 층간 절연막(162)은 산화 실리콘이나 질화 실리콘과 같은 무기 절연물질로 형성되거나, 벤조사이클로부텐(benzocyclobutene)이나 포토 아크릴(photo-acryl)과 같은 유기 절연물질로 형성될 수 있다.

[0085] 층간 절연막(162)은 반도체층(152)의 양측을 노출하는 제 1 및 제 2 콘택홀(164, 166)을 갖는다. 제 1 및 제 2 콘택홀(164, 166)은 게이트 전극(160)의 양측에 게이트 전극(160)과 이격되어 위치한다.

[0086] 도 4에서, 제 1 및 제 2 콘택홀(164, 166)은 게이트 절연막(154) 내에도 형성된다. 이와 달리, 게이트 절연막(154)이 게이트 전극(160)과 동일한 모양으로 패턴닝될 경우, 제 1 및 제 2 콘택홀(164, 166)은 층간 절연막(162) 내에만 형성될 수도 있다.

[0087] 층간 절연막(162) 상에는 금속과 같은 도전성 물질로 이루어지는 소스 전극(170)과 드레인 전극(172)이 형성된다. 또한, 층간 절연막(162) 상에는 제 2 방향을 따라 연장되는 데이터 배선(도 2의 DL)과 전원 배선(도 2의 PL) 및 제 2 캐패시터 전극(미도시)이 형성될 수 있다.

[0088] 소스 전극(170)과 드레인 전극(172)은 게이트 전극(160)을 중심으로 이격되어 위치하며, 각각 제 1 및 제 2 콘택홀(164, 166)을 통해 반도체층(152)의 양측과 접촉한다. 데이터 배선(DL)은 제 2 방향을 따라 연장되어 게이트 배선(GL)과 교차함으로써 서브화소영역(SP)을 정의하며, 고전위 전압을 공급하는 파워 배선(PL)은 데이터 배선(DL)과 이격되어 위치한다. 이와 달리, 파워 배선(PL)은 게이트 배선(GL)과 동일 층에 게이트 배선(GL)과 평

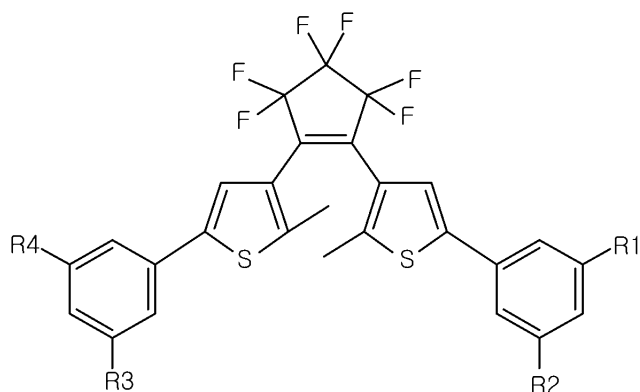
행하게 이격하여 위치함으로써, 데이터 배선(DL)과 교차하도록 형성될 수도 있다. 제 2 캐패시터 전극은 소스 전극(170)과 연결되고 제 1 캐패시터 전극과 중첩함으로써, 제 1 및 제 2 캐패시터 전극 사이의 층간 절연막(162)을 유전체층으로 하여 스토리지 캐패시터(Cst)를 이룬다.

- [0089] 반도체층(152)과, 게이트전극(160), 소스 전극(170), 드레인전극(172)은 구동 박막트랜지스터(Td)를 이루며, 구동 박막트랜지스터(Td)는 반도체층(152)의 상부에 게이트 전극(160), 소스 전극(170) 및 드레인 전극(172)이 위치하는 코플라나(coplanar) 구조를 가진다.
- [0090] 이와 달리, 구동 박막트랜지스터(Td)는 반도체층의 하부에 게이트 전극이 위치하고 반도체층의 상부에 소스 전극과 드레인 전극이 위치하는 역 스테거드(inverted staggered) 구조를 가질 수 있다. 이 경우, 반도체층은 비정질 실리콘으로 이루어질 수 있다.
- [0091] 전술한 바와 같이, 기판(101) 상에는 스위칭 박막트랜지스터(Ts)가 더 형성되는데, 스위칭 박막트랜지스터(Ts)는 구동 박막트랜지스터(Td)와 실질적으로 동일한 구조를 갖는다.
- [0092] 구동 박막트랜지스터(Td)의 게이트 전극(160)은 스위칭 박막트랜지스터(Ts)의 드레인 전극(미도시)에 연결되고 구동 박막트랜지스터(Td)의 소스 전극(170)은 파워 배선(PL)에 연결된다. 또한, 스위칭 박막트랜지스터(Ts)의 게이트 전극(미도시)과 소스 전극(미도시)은 게이트 배선(GL) 및 데이터 배선(DL)에 각각 연결된다.
- [0093] 또한, 층간 절연막(162) 상에는 연결배선(174)이 형성된다. 전술한 바와 같이, 연결배선(174)은 제 1 방향을 따라 인접하는 화소영역(P) 사이에 위치하며 제 2 방향을 따라 연장된다. 예를 들어, 연결배선(174)은 데이터 배선(DL)과 평행할 수 있고 소스 전극(170)과 동일 물질로 이루어질 수 있다.
- [0094] 구동 박막트랜지스터(Td)의 드레인 전극(172)을 노출하는 드레인 콘택홀(182)과 연결배선(174)을 노출하는 제 1 연결 콘택홀(184)을 갖는 보호층(180)이 구동 박막트랜지스터(Td) 및 연결배선(174)을 덮으며 형성된다.
- [0095] 보호층(180) 상에는, 드레인 콘택홀(182)을 통해 구동 박막트랜지스터(Td)의 드레인 전극(172)에 연결되는 제 1 전극(110)이 각 서브화소영역(SP) 별로 분리되어 형성된다. 즉, 제 1 전극(110)은 발광영역(EA)에 위치한다.
- [0096] 제 1 전극(110)은 애노드(anode)일 수 있으며, 일함수 값이 비교적 큰 도전성 물질로 이루어질 수 있다. 예를 들어, 제 1 전극(110)은 인듐-틴-옥사이드(indium-tin-oxide, ITO) 또는 인듐-징크-옥사이드(indium-zinc-oxide, IZO)와 같은 투명 도전성 물질로 이루어질 수 있다.
- [0097] 제 1 전극(110) 하부에는 반사전극 또는 반사층이 더욱 형성될 수 있다. 예를 들어, 반사전극 또는 반사층은 알루미늄-팔라듐-구리(aluminum-palladium-copper: APC) 합금으로 이루어질 수 있다.
- [0098] 또한, 보호층(180) 상에, 제 1 방향을 따라 인접한 화소영역(P) 사이에 대응하여 연결패턴(112)이 형성된다. 연결패턴(112)은 제 1 연결 콘택홀(184)을 통해 연결배선(174)에 연결된다. 연결패턴(112)은 제 1 전극(110)과 동일 물질로 이루어질 수 있다.
- [0099] 또한, 보호층(180) 상에는 서브화소영역(SP)을 둘러싸는 बैं크(190)가 형성된다. 즉, बैं크(190)는 제 1 전극(110)의 가장자리를 덮는다.
- [0100] बैं크(190)는 각 서브화소영역(SP)의 발광영역(EA)를 노출하는 개구부(192)와 연결패턴(112)을 노출하는 제 2 연결 콘택홀(194)을 갖는다.
- [0101] बैं크(190)의 개구부(192), 즉 발광영역(EA)에는 제 1 전극(110) 상에 발광물질층(120)이 형성된다. 발광물질층(120)은 인광화합물 또는 형광 화합물과 같은 유기발광물질 또는 양자점과 같은 무기발광물질을 포함할 수 있다.
- [0102] 도시하지 않았으나, 제 1 전극(110)과 발광물질층(120) 사이에는 정공 보조층이 형성될 수 있다. 예를 들어, 정공 보조층은 정공 수송층과 정공 주입층 중 적어도 어느 하나를 포함할 수 있다.
- [0103] 제 2 연결 콘택홀(194)을 제외하고, 발광물질층(120)이 형성된 기판(101)의 전면에는 전자 보조층(130)이 형성된다. 즉, 전자 보조층(130)은 발광영역(EA)과 투명영역(TA) 모두에 형성된다. 예를 들어, 제 2 연결 콘택홀(194)을 형성하는 공정에서 전자 보조층(130)이 식각됨으로써, 전자 보조층(130)은 제 2 연결 콘택홀(194)을 제외한 표시영역 전체에 형성될 수 있다.
- [0104] 전자 보조층(130)은, 발광영역(EA)에서 발광물질층(120)과 접촉하고, 투명영역(TA)에서 बैं크(190)와 접촉한다. 이와 달리, 투명영역(TA)에서 बैं크(190)가 생략되는 경우, 전자 보조층(130)은 बैं크(190) 하부의 구성 요소, 예

를 들어 보호층(180)과 접촉할 수 있다.

[0105] 전자 보조층(130)은 하기 화학식1로 표시되는 화합물을 포함한다.

[0106] [화학식1]

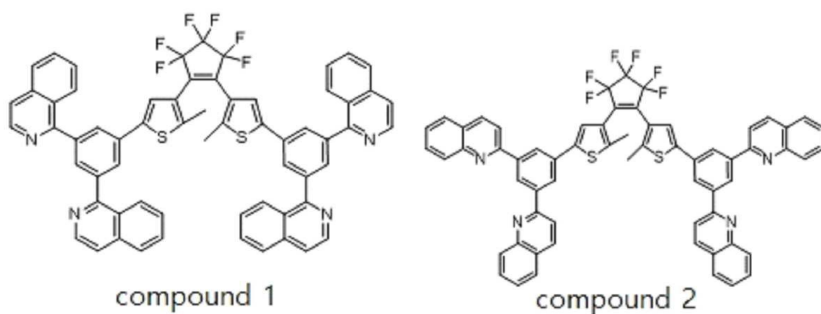


[0107]

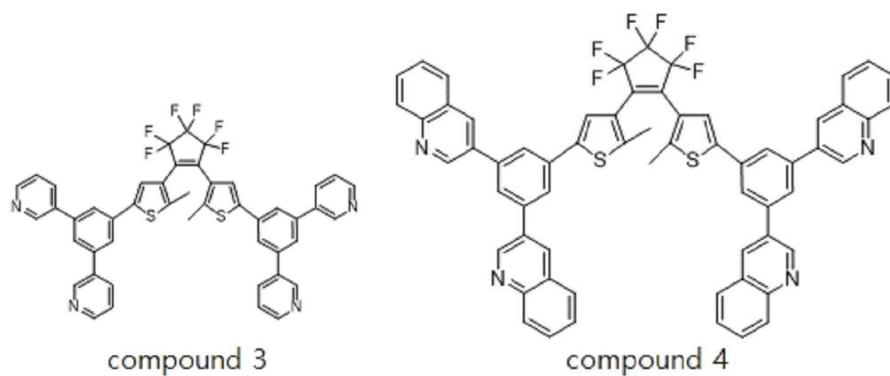
[0108] 화학식1에서, R1 내지 R4 각각은 독립적으로 질소 원소를 포함하는 이형고리 그룹에서 선택된다. 예를 들어, R1 내지 R4 각각은 독립적으로 피리딜(pyridyl) 또는 퀸올리닐(quinoliny)일 수 있다. R1 내지 R4는 서로 같거나 상이할 수 있다.

[0109] 예를 들어, 화학식1의 화합물은 하기 화학식2에 표시된 화합물 중 어느 하나일 수 있다.

[0110] [화학식2]



[0111]



[0112]

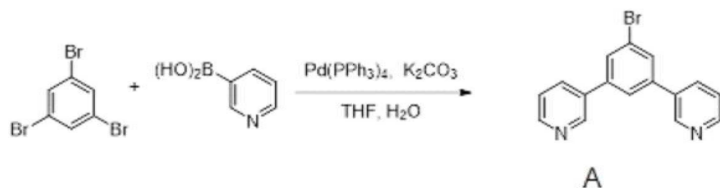
[0113] 합성예

[0114] 1. 화합물3 합성

[0115] (1) 화합물A



[0116] [반응식1-1]

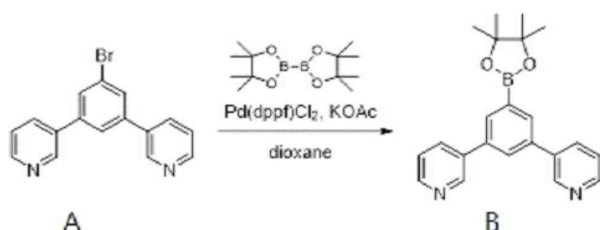


[0117]

[0118] 1,3,5-tribromobenzene 1당량과 자력교반막대를 3구 둥근 바닥플라스크에 넣은 후, THF(tetrahydrofuran)와 물을 3:1 비율로 넣었다.  $K_2CO_3$  4당량을 넣고 10분 동안 교반한 후,  $Pd(PPh_3)_4$  0.1당량을 넣었다. 3-Pyridineboronic acid 2.1당량을 넣어준 후, 85~90℃에서 하루 동안 환류시켰다. 반응 종료 후, ethyl acetate를 넣어 묵힌 후, 물과 brine으로 씻어주었다. 유기층에서 감압회전증류기를 이용하여 용매를 제거하고, 얻어진 결과물을 flash column chromatography로 분리하여 화합물A를 얻었다. (수득률: 70~80%)

[0119] (2) 화합물B

[0120] [반응식1-2]

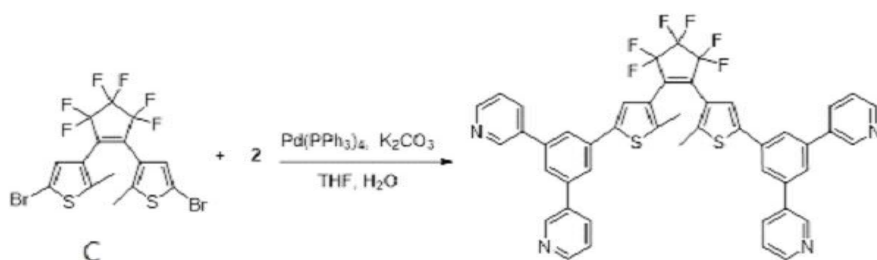


[0121]

[0122] 화합물A 1당량과 자력교반막대를 둥근 바닥플라스크에 넣었다. Anhydrous dioxane을 넣어 녹인 후, bis(pinacolato)diboron 1.2당량,  $Pd(dppf)Cl_2$  0.03 당량, KOAc(potassium acetate) 3.4당량을 넣었다. 반응 혼합물을 100° C에서 하루 동안 환류시켰다. 반응 종료 후, ethyl acetate를 넣어 묵힌 후, 물과 brine으로 씻어주었다. 유기층에서 감압회전증류기를 이용하여 용매를 제거하고, 얻어진 결과물을 flash column chromatography로 분리하여 화합물B를 얻었다. (수득률: 60~70%)

[0123] (2) 화합물3

[0124] [반응식1-3]



[0125]

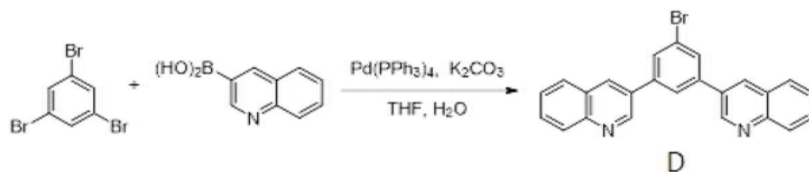
[0126] 화합물C 1당량과 화합물B 2.2당량을 둥근 바닥플라스크에 넣은 후 무수 THF에 녹였다. 자력교반막대를 넣어 10분 정도 교반한 후,  $Pd(PPh_3)_4$  0.2당량, 2 M  $K_2CO_3$  수용액 4당량을 넣었다. 85에서 15~17시간 동안 반응 혼합물을 환류시켰다. 반응 혼합물을 실온으로 식히고 물을 첨가한 후, ethyl acetate로 추출하였다. 추출한 유기층에서 감압회전증류기를 이용하여 용매를 제거한 후, 얻어진 결과물을 flash column chromatography로 분리하여 화합물3을 얻었다. (수득률: 50%)

[0127] 화합물3의 NMR 측정 결과를 도 5에 도시하였다.

[0129] 2. 화합물4 합성

[0130] (1) 화합물D

[0131] [반응식2-1]



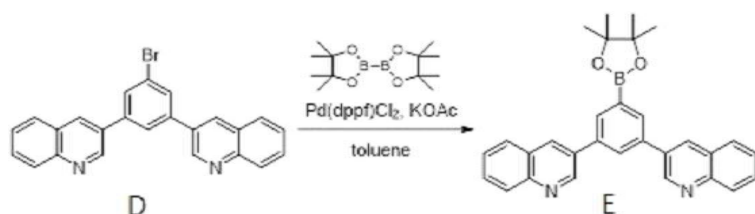
[0132]

[0133] 1,3,5-tribromobenzene 1당량과 자력교반막대를 3구 둥근 바닥플라스크에 넣은 후, THF와 물을 3:1 비율로 넣었다. K<sub>2</sub>CO<sub>3</sub> 4당량을 넣고 10분 동안 교반한 후, Pd(PPh<sub>3</sub>)<sub>4</sub> 0.1당량을 넣었다. 3-quinolineboronic acid 2.1당량을 넣어준 후, 85~90℃에서 하루 동안 환류시켰다. 반응 종료 후, ethyl acetate를 넣어 묵힌 후, 물과 brine으로 씻어주었다.

[0134] 유기층에서 감압회전증류기를 이용하여 용매를 제거하고, 얻어진 결과물을 flash column chromatography로 분리하여 화합물D를 얻는다. (수득률: 30~50%)

[0135] (2) 화합물E

[0136] [반응식2-2]

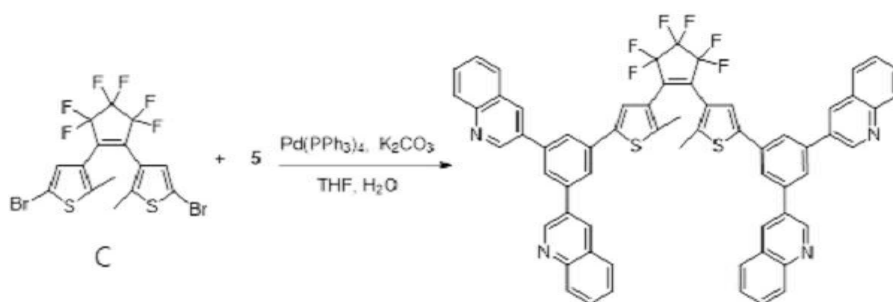


[0137]

[0138] 화합물D 1당량과 자력교반막대를 둥근 바닥플라스크에 넣었다. Anhydrous toluene을 넣어 녹인 후, bis(pinacolato)diboron 1.2당량, Pd(dppf)Cl<sub>2</sub> 0.02 당량, KOAc 3당량을 넣었다. 반응 혼합물을 110° C에서 하루 동안 환류시켰다. 반응 종료 후, ethyl acetate를 넣어 묵힌 후, 물과 brine으로 씻어주었다. 유기층에서 감압회전증류기를 이용하여 용매를 제거하고, 얻어진 결과물을 flash column chromatography로 분리하여 화합물E를 얻었다. (수득률: 40~50%)

[0139] (3) 화합물4

[0140] [반응식2-3]



[0141]

[0142] 화합물C 1당량과 화합물E 2.2당량을 둥근 바닥플라스크에 넣은 후 무수 THF에 녹였다. 자력교반막대를 넣어 10분 정도 교반한 후, Pd(PPh<sub>3</sub>)<sub>4</sub> 0.4당량, 2 M K<sub>2</sub>CO<sub>3</sub> 수용액 4당량을 넣었다. 85에서 15~17시간 동안 반응 혼합물을 환류시켰다. 반응 혼합물을 실온으로 식히고 물을 첨가한 후, ethyl acetate로 추출하였다.

[0143] 추출한 유기층에서 감압회전증류기를 이용하여 용매를 제거한 후, 얻어진 결과물을 flash column chromatography로 분리하여 화합물4를 얻었다. (수득률: 20%)

[0144] 화합물4의 NMR 측정 결과를 도 6에 도시하였다.

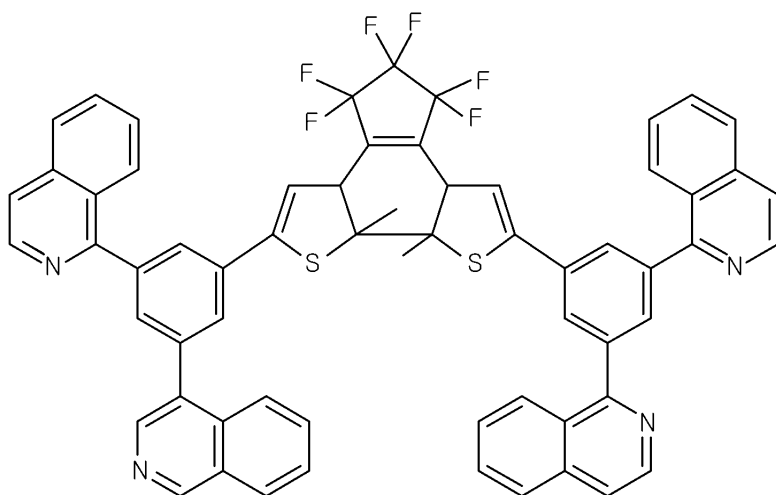
[0146] 화학식1의 화합물은 광 조사에 따라 상(phase)이 전이된다. 이러한 화합물을 상전이 광 이성질체 화합물(phase-

transition optical isomer compound)이라 할 수 있다.

[0147] 상전이 광 이성질체의 상전이를 설명하기 위한 개략적인 도면인 도 7을 참조하면, 가시광선(visible light, VIS)이 조사되면 상전이 광 이성질체 화합물은 고무상이 되고, 자외선(ultraviolet ray, UV)이 조사되면 상전이 광 이성질체 화합물은 유리상이 된다. 다시 말해, 가시광선이 조사되면, 상전이 광 이성질체 화합물의 유리전이 온도(glass temperature, Tg)가 감소하고 상전이 광 이성질체 화합물은 고무상이 된다. 또한, 자외선이 조사되면 상전이 광 이성질체 화합물의 유리전이온도(Tg)가 증가하고 상전이 광 이성질체 화합물은 유리상이 된다.

[0148] 예를 들어, 화학식2의 화합물1은 고무상을 갖고, 자외선이 조사되면 하기 화학식3과 같이 링이 닫혀 유리상이 된다.

[0149] [화학식3]



[0150]

[0151] 한편, 화학식3의 상전이 광 이성질체 화합물에 가시광선이 조사되면 화합물1과 같이 링이 열려 고무상이 된다.

[0152] 본 발명의 상전이 광 이성질체 화합물이 유리상을 갖는 경우 금속이 증착되지만, 본 발명의 상전이 광 이성질체 화합물이 고무상을 갖는 경우 금속이 증착되지 않는다.

[0153] 구체적으로, 고무상에서는, 분자운동성이 높아 표면에서 금속 원자를 재반사(rebound)하거나 금속원자의 확산이 방해되어 결정핵 형성이 저지되며, 그에 따라 고무상에는 금속이 증착되지 않는다. 반면, 유리상에서는, 분자운동성이 제약적이므로 금속증착이 방해되지 않는다.

[0154] 따라서, 상전이 광 이성질체 화합물로 이루어지는 전자 보조층(130)의 일부에 광(UV 또는 가시광선)을 조사하면, 금속이 일부 영역에만 증착되거나 증착되지 않도록 할 수 있다.

[0155] 또한, 본 발명의 상전이 광 이성질체 화합물은 약 -2.6~-2.1eV의 LUMO 값과 약 -6.2~-6.0eV의 HOMO 값을 가져 발광다이오드(D)의 전자 보조층(130)으로 이용될 수 있다. 예를 들어, 상전이 광 이성질체 화합물로 이뤄지는 전자 보조층(130)에 의해, 발광물질층(120)으로의 전자의 주입 또는 수송 특성이 향상된다.

[0156] 또한, 화학식1 또는 화학식2의 상전이 광 이성질체 화합물은, 유리상과 고무상에서의 유리전이온도 차이(Tg gap)가 약 100~300℃의 범위를 갖는다. 바람직하게, 유리전이온도 차이는 약 200~300℃의 범위를 가질 수 있다. 예를 들어, 화합물1은 고무상에서 약 140℃의 유리전이온도를 갖고 유리상에서 약 400℃의 유리전이온도를 갖는다.

[0157] 유리상과 고무상에서의 유리전이온도 차이가 위 범위보다 작거나 큰 경우, 유리상과 고무상에서의 선택성이 저하되어 금속의 증착 선택성에 문제가 발생할 수 있다.

[0158] 제 2 전극(140)은 전자 보조층(130) 상에 형성된다. 제 2 전극(140)은 각 서브화소영역(SP) 또는 각 화소영역(P)에서, 발광영역(EA)을 덮으며 투명영역(TA)을 노출한다. 즉, 각 서브화소영역(SP)에서, 제 2 전극(140)은 전자 보조층(130)보다 작고 발광물질층(120)보다 큰 면적을 갖는다.

[0159] 제 2 전극(140)은 일함수 값이 비교적 작은 도전성 물질로 이루어져 음극(cathode)으로 이용될 수 있다. 예를



들어, 제 2 전극(140)은 은, 마그네슘, 알루미늄 또는 이들의 합금(MgAg, AlMg)으로 이루어질 수 있다.

- [0160] 또한, 제 2 전극(140)의 일부분은 제 2 연결 콘택홀(194)을 통해 연결패턴(112)에 연결된다. 즉, 제 2 전극(140)은 연결패턴(112)을 통해 연결배선(174)과 전기적으로 연결된다. 따라서, 서로 이격된 제 2 전극(140)이 연결배선(174)을 통해 전기적으로 연결된다.
- [0161] 도 4에서, 제 2 전극(140)과 연결배선(174)이 연결패턴(112)을 통해 연결되고 있으나, 연결패턴(112) 없이 제 2 전극(140)과 연결배선(174)이 접촉할 수 있다. 또한, 연결배선(174) 하부에 추가적인 배선이 형성되고, 연결배선(174)이 추가 배선에 연결될 수도 있다. 또한, 연결배선(174)이 소스 전극(170)과 동일층에 동일물질로 이루어지는 것이 보여지고 있으나, 연결배선(174)은 구동 박막트랜지스터(Td)의 일 구성과 동일층에 동일물질로 이루어질 수 있다.
- [0162] 진술한 바와 같이, 전자 보조층(130)은 상전이 광 이성질체 화합물로 이루어진다. 따라서, 광 조사에 따른 금속의 선택적 증착을 이용함으로써, 제 2 전극에 대한 마스크 공정 없이 제 2 전극(140)이 투명영역(TA)을 노출하면서 발광영역(EA)에 형성될 수 있다.
- [0163] 발광영역(EA)에서, 제 1 전극(110), 발광물질층(120), 전자 보조층(130), 제 2 전극(140)은 발광다이오드(D)를 이룬다.
- [0164] 도시하지 않았으나, 발광다이오드(D)를 덮으며 커버층이 더 형성될 수 있다. 이때, 커버층은, 발광영역(EA)에서 제 2 전극(140)과 접촉하고 투명영역(TA)에서 전자 보조층(130)과 접촉한다.
- [0165] 여기서, 커버층은, 발광다이오드(D)를 덮으면서 이와 접촉하는 층을 의미하며 그 종류에 제한은 없다.
- [0166] 예를 들어, 커버층은, 외부 수분 등의 침투를 방지하기 위한 무기절연물질층 또는 유기절연물질층일 수 있다. 또한, 인캡슐레이션 기판이 접촉층을 통해 발광다이오드(D)에 부착되는 경우, 커버층은 접촉층일 수 있다.
- [0168] 도 8a 내지 도 8g는 본 발명의 제 1 실시예에 따른 투명 전계발광 표시장치의 제조 공정을 보여주는 개략적인 단면도이다.
- [0169] 도 8a에 도시된 바와 같이, 기판(101) 상에 구동 박막트랜지스터(Td)와 연결배선(174)이 형성되고, 구동 박막트랜지스터(Td)와 연결배선(174)을 덮으며 이들을 각각 노출하는 드레인 콘택홀(182) 및 제 1 연결 콘택홀(184)을 갖는 보호층(180)이 형성된다.
- [0170] 구체적으로, 기판(101) 상에 반도체 물질을 증착하고 마스크 공정에 의해 패터닝함으로써 반도체층(152)이 형성된다.
- [0171] 다음, 반도체층(152) 상부에는 절연물질로 이루어진 게이트 절연막(154)이 기판(101) 전면에 형성된다.
- [0172] 다음, 게이트 절연막(154) 상에 구리, 알루미늄과 같은 저저항 금속 물질을 증착하고 이에 대한 마스크 공정을 진행함으로써, 게이트 절연막(154) 상에 게이트 전극(160)이 형성된다. 게이트 전극(160)은 반도체층(152)의 중앙에 대응하여 형성된다. 게이트 전극(160)은 스위칭 박막트랜지스터에 연결된다.
- [0173] 다음, 게이트 전극(160) 상에 절연물질층을 형성하고 마스크 공정을 진행함으로써, 반도체층(152)의 양측을 노출하는 제 1 및 제 2 콘택홀(164, 166)을 갖는 층간 절연막(162)이 형성된다.
- [0174] 다음, 층간 절연막(162) 상에 구리, 알루미늄과 같은 저저항 금속 물질을 증착하고 이에 대한 마스크 공정을 진행함으로써, 층간 절연막(162) 상에 소스 전극(170), 드레인 전극(172) 및 연결배선(174)이 형성된다.
- [0175] 소스 전극(170)과 드레인 전극(172)은 게이트 전극(160)을 중심으로 이격되어 위치하며, 각각 제 1 및 제 2 콘택홀(164, 166)을 통해 반도체층(152)의 양측과 접촉한다.
- [0176] 반도체층(152)과, 게이트 전극(160), 소스 전극(170), 드레인 전극(172)은 구동 박막트랜지스터(Td)를 이룬다.
- [0177] 다음, 박막트랜지스터(Tr)와 연결배선(174)을 덮는 절연물질층을 형성하고 이에 대하여 마스크 공정을 진행함으로써, 구동 박막트랜지스터(Td)와 연결배선(174)을 각각 노출하는 드레인 콘택홀(182) 및 제 1 연결 콘택홀(184)을 갖는 보호층(180)이 형성된다.
- [0178] 다음, 도 8b에 도시된 바와 같이, 보호층(180) 상에 투명 도전성 물질을 증착하고 마스크 공정을 진행함으로써, 발광영역(EA)에 대응하는 제 1 전극(110)과 연결배선(174)에 대응하는 연결패턴(112)을 형성한다. 제 1 전극(110)은 드레인 콘택홀(182)을 통해 구동 박막트랜지스터(Td)에 연결되며, 연결패턴(112)은 제 1 연결 콘택홀

(184)을 통해 연결배선(174)에 연결된다.

- [0179] 다음, 도 8c에 도시된 바와 같이, 절연물질층을 형성하고 이에 대하여 마스크 공정을 진행함으로써, 발광영역(EA)에 대응하여 개구부(192)를 갖는 बैं크(190)을 형성한다. 즉, बैं크(190)는 제 1 전극(110)의 가장자리와 연결패턴(112)을 덮으며 기판(101) 전면에서 형성될 수 있다.
- [0180] 다음, 도 8d에 도시된 바와 같이, 발광영역(EA)에 대응하여 제 1 전극(110) 상에 발광물질층(120)을 형성하고, 발광물질층(120)과 बैं크(190)를 덮도록 발광영역(EA)과 투명영역(TA)을 포함하는 표시영역 전체에 전자 보조층(130)을 형성한다. 전자 보조층(130)은 화학식1로 표시되는 상전이 광 이성질체 화합물을 포함한다.
- [0181] 도시하지 않았으나, 발광물질층(120) 형성 전에, 정공 주입층과 정공 수송층 중 적어도 어느 하나를 형성할 수 있다.
- [0182] 다음, 도 8e에 도시된 바와 같이, 연결패턴(112)에 대응하여 전자 보조층(130)과 बैं크(190)을 제거함으로써, 연결패턴(112)을 노출하는 제 2 연결 콘택홀(194)을 형성한다.
- [0183] 다음, 도 8f에 도시된 바와 같이, 발광영역(EA)에 대응하여 전자 보조층(130)에 UV를 조사한다. 이에 따라, 전자 보조층(130)의 상전이 광 이성질체 화합물은 발광영역(EA)에서 유리상으로 전이된다. 한편, 투명영역(TA)에는 UV가 조사되지 않기 때문에, 전자 보조층(130)의 상전이 광 이성질체 화합물은 투명영역(TA)에서 고무상을 유지한다.
- [0184] 다음, 도 8g에 도시된 바와 같이, 기판(101)의 표시영역 전체에 대하여 금속물질의 증착 공정을 진행함으로써, 발광영역(EA)에 대응하여 전자 보조층(130)과 접촉하는 제 2 전극(140)을 형성한다.
- [0185] 전자 보조층(130)은 투명 영역(TA)에서 고무상을 갖기 때문에, 투명 영역(TA)에는 제 2 전극(140)이 형성되지 않는다. 즉, 발광영역(EA)에서 유리상을 갖고 투명영역(TA)에서 고무상을 갖는 전자 보조층(130)에 의해, 제 2 전극(140)은 발광영역(EA)에 선택적으로 형성된다.
- [0186] 한편, 제 2 연결 콘택홀(194)에서의 전자 보조층(130)은 제거되었기 때문에, 제 2 전극(140)은 제 2 연결 콘택홀(194)에 형성되며 이에 따라 제 2 전극(140)은 연결패턴(112)을 통해 연결배선(174)에 연결된다.
- [0187] 도 8e에서 화학식1의 상전이 광 이성질체 화합물이 증착되고, 도 8f에서 발광영역(EA)에 UV가 조사되는 것으로 설명하였다.
- [0188] 이와 달리, 화학식3에서와 같이 유리상의 상전이 광 이성질체 화합물을 증착하여 전자 보조층(130)을 형성하고 투명영역(TA)에 가시광선을 조사할 수 있다. 이 경우, 전자 보조층(130)의 상전이 광 이성질체 화합물은 발광영역(EA)에서 유리상을 유지하고 투명영역(TA)에서 고무상으로 전이됨으로써, 제 2 전극(140)은 투명영역(TA)을 제외하고 발광영역(EA)에 선택적으로 증착된다.
- [0189] 이와 같이, 전자 수송 또는 전자 주입 특성을 갖고 광 조사에 따라 유리상과 고무상에서의 상 전이가 가능한 상전이 광 이성질체 화합물로 전자 보조층(130)을 형성함으로써, 별도의 마스크 공정 없이 제 2 전극(140)을 투명영역(TA)을 제외하고 발광영역(EA)에 선택적으로 증착할 수 있다.
- [0190] 따라서, 제조 공정의 복잡화 및 제조 원가의 상승 없이, 제 2 전극(140)에 의해 투명 전계발광 표시장치(100)의 투과율 저하를 방지할 수 있다.
- [0192] 도 9는 본 발명의 제 2 실시예에 따른 투명 전계발광 표시장치의 개략적인 평면도이다.
- [0193] 도 9에 도시된 바와 같이, 투명 전계발광 표시장치(200)는 기판(201) 상에 제 1 방향 및 제 2 방향으로 배열된 다수의 서브화소영역(SP)을 포함한다. 다수의 서브화소영역(SP) 각각은 발광영역(EA)과 투명영역(TA)을 포함한다. 또한, 다수의 서브화소영역(SP) 각각은 구동영역(미도시)을 더 포함한다.
- [0194] 예를 들어, 제 1 방향으로 배열된 다수의 서브화소영역(SP) 중 일부는 화소영역(P)을 구성한다. 하나의 화소영역(P)을 구성하는 서브화소영역(SP)은 적색, 녹색 및 청색 서브화소영역(SP)일 수 있다.
- [0195] 다수의 서브화소영역(SP)의 발광영역(EA)에는 발광다이오드(미도시)가 위치한다. 예를 들어, 발광다이오드는 제 1 전극(미도시), 발광 물질층(미도시), 전자 보조층(미도시), 제 2 전극(240)을 포함할 수 있다.
- [0196] 후술하는 바와 같이, 전자 보조층은 상전이 광 이성질체 화합물로 이루어지며 제 2 전극(240)으로부터의 전자를 상기 발광 물질층에 전달하는 역할을 한다. 또한, 전자 보조층은, UV 또는 가시광선 조사에 의해 제 2 전극(240)을 이루는 도전성 물질의 선택적 증착이 가능하므로, 별도의 마스크 공정 없이 제 2 전극(240)이 원하는

영역에만 형성되도록 할 수 있다.

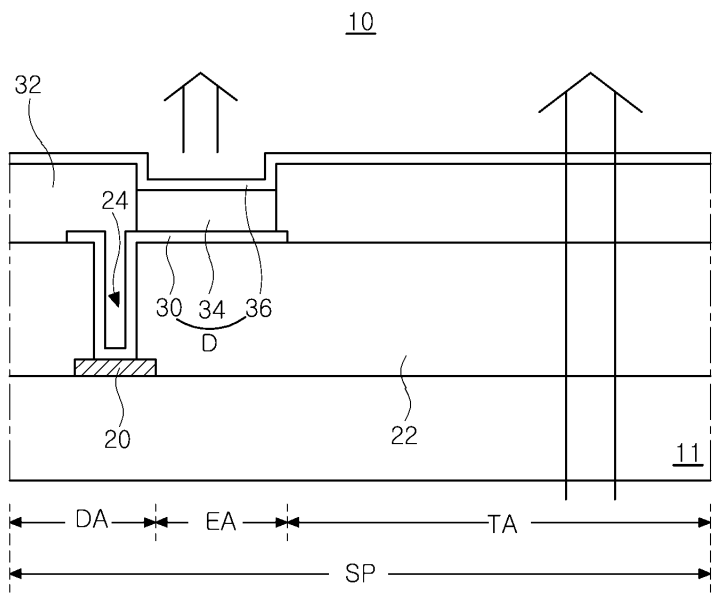
- [0197] 제 2 전극(240)은 상기 제 1 방향을 따라 배열되는 화소영역(P)의 발광영역(EA)에 대응된다. 즉, 각 화소영역(P) 또는 각 서브화소영역(SP)에서, 제 2 전극(240)은 투명영역(TA)을 제외한 발광영역(EA)에 형성된다. 따라서, 제 2 방향을 따라, 서브화소영역(SP)은 제 1 폭(w1)을 갖고, 제 2 전극(240)은 상기 제 1 폭(w1)보다 작은 제 2 폭(w2)을 갖는다.
- [0198] 제 2 전극(240)은 제 2 방향으로 따라 서로 이격하는 다수의 전극 패턴(242, 244)을 포함한다. 즉, 제 1 전극 패턴(242)은 제 1 화소열에 대응되고, 제 2 전극 패턴(244)은 제 1 화소열로부터 상기 제 2 방향으로 이격된 제 2 화소열에 대응된다.
- [0199] 따라서, 제 2 방향을 따라, 서브화소영역(SP)은 제 1 폭(w1)을 갖고, 제 1 및 제 2 전극패턴(242, 244) 각각은 제 1 폭(w1)보다 작은 제 2 폭(w2)을 갖는다.
- [0200] 제 1 방향으로 배열된 화소영역(P) 사이에는 상기 제 1 및 제 2 전극패턴(242, 244)을 전기적으로 연결하기 위한 브릿지 패턴(246)이 형성될 수 있다. 즉, 제 1 및 제 2 화소열 각각에 대응되며 서로 이격된 제 2 전극(240)은 일단이 제 1 전극패턴(242) 또는 제 2 전극패턴(244) 중 어느 하나로부터 연장되고 타단이 제 1 전극패턴(242) 또는 제 2 전극패턴(244) 중 다른 하나와 접촉되는 브릿지 패턴(246)을 통해 전기적으로 연결된다.
- [0201] 본 발명의 투명 전계발광 표시장치(200)에서는, 제 2 전극(240)이 각 서브화소영역(SP) 또는 화소영역(P)의 투명영역(TA)에 형성되지 않기 때문에, 투명영역을 포함하여 표시영역 전체에 형성되는 제 2 전극에 의한 투과율 저하 문제가 방지된다.
- [0202] 또한, 상전이 광 이성질체 화합물로 이루어지는 전자 보조층에 의해 별도의 마스크 공정 없이 제 2 전극(240)이 투명영역(TA)을 제외하고 발광영역(EA)에 형성되기 때문에, 제조공정이 복잡해지고 제조원가가 상승하는 문제 역시 방지된다.
- [0203] 또한, 서로 이격된 제 2 전극(240)은 브릿지 패턴(246)을 통해 전기적으로 연결되기 때문에, 제 2 전극(240) 전체에 대한 전압 인가에 문제가 발생하지 않는다.
- [0204] 전자 수송 또는 전자 주입 특성을 갖고 광 조사에 따라 유리상과 고무상에서의 상 전이가 가능한 상전이 광 이성질체 화합물로 전자 보조층(230)을 형성함으로써, 별도의 마스크 공정 없이 제 2 전극(240)을 투명영역(TA)을 제외하고 발광영역(EA)에 선택적으로 증착할 수 있다.
- [0205] 따라서, 제조 공정의 복잡화 및 제조 원가의 상승 없이, 제 2 전극(240)에 의해 투명 전계발광 표시장치(100)의 투과율 저하를 방지할 수 있다.
- [0207] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 통상의 기술자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

## 부호의 설명

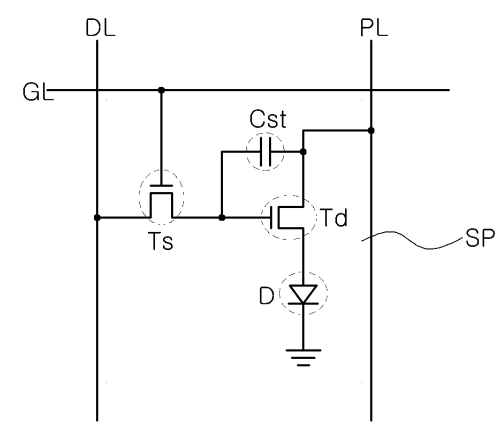
- [0209] 100, 200: 전계발광 표시장치      110: 제 1 전극
- 120: 발광물질층      130: 전자 보조층
- 140, 240: 제 2 전극      142, 144, 242, 244: 전극패턴
- 174: 연결배선      190: 뱅크
- 246: 브릿지 패턴

도면

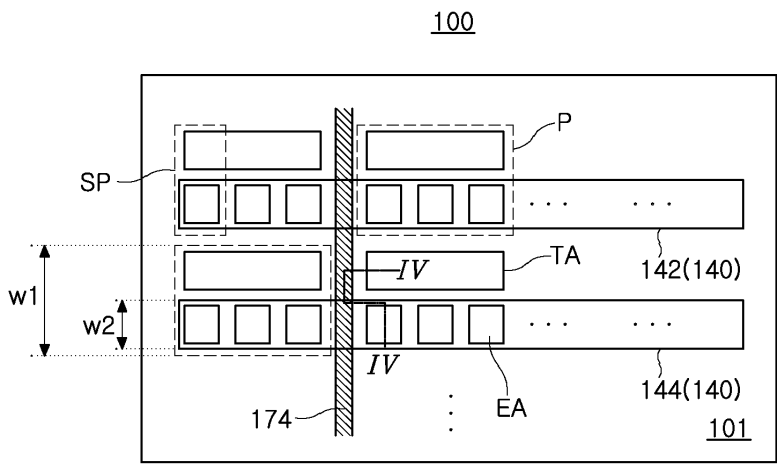
도면1



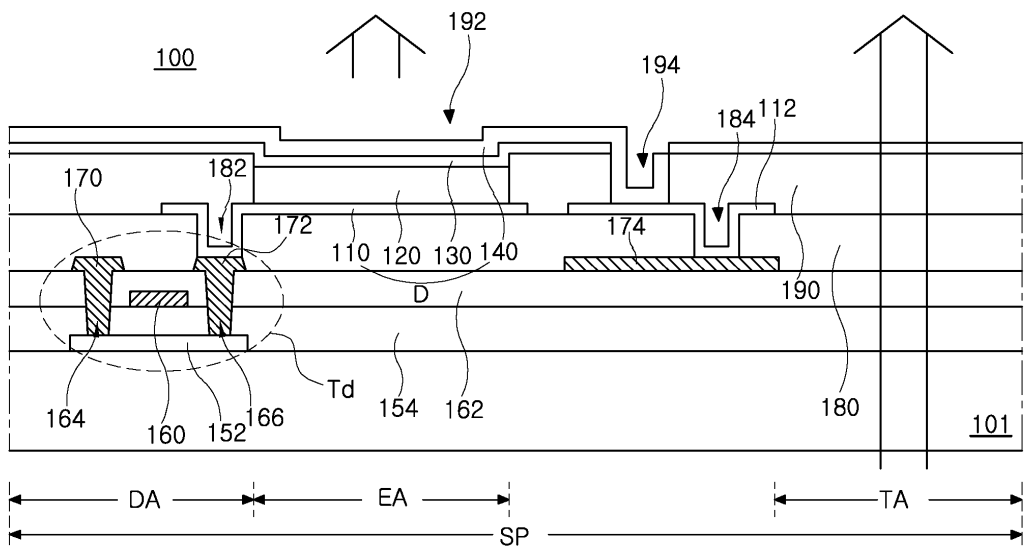
도면2



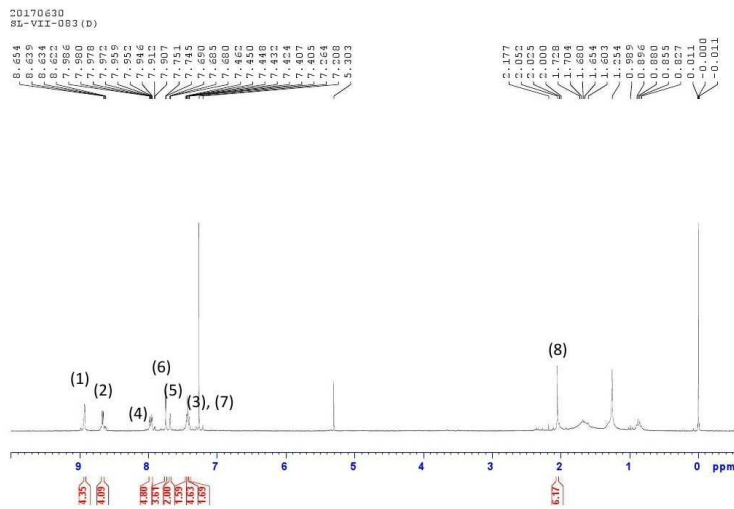
도면3



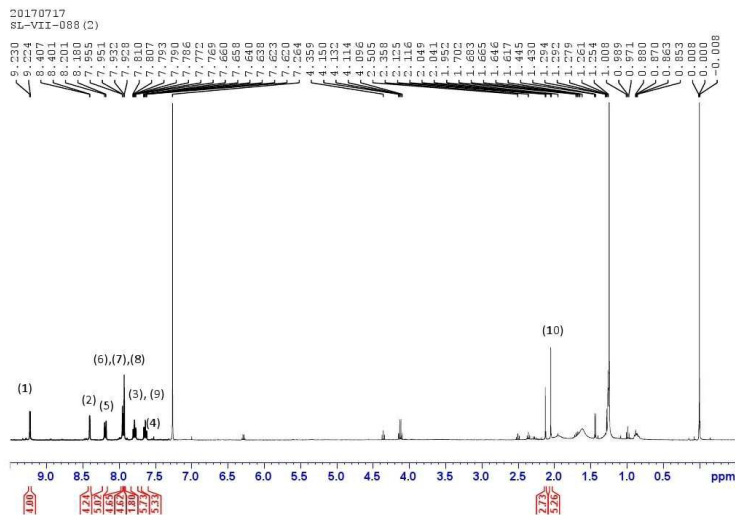
도면4



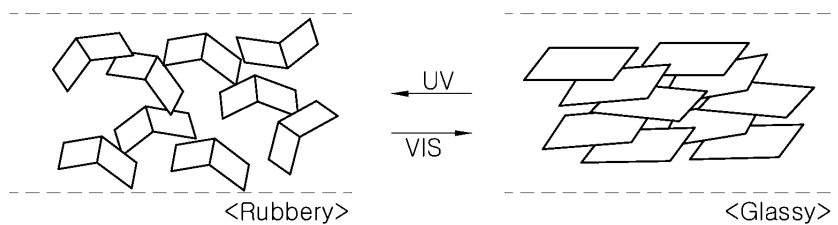
도면5



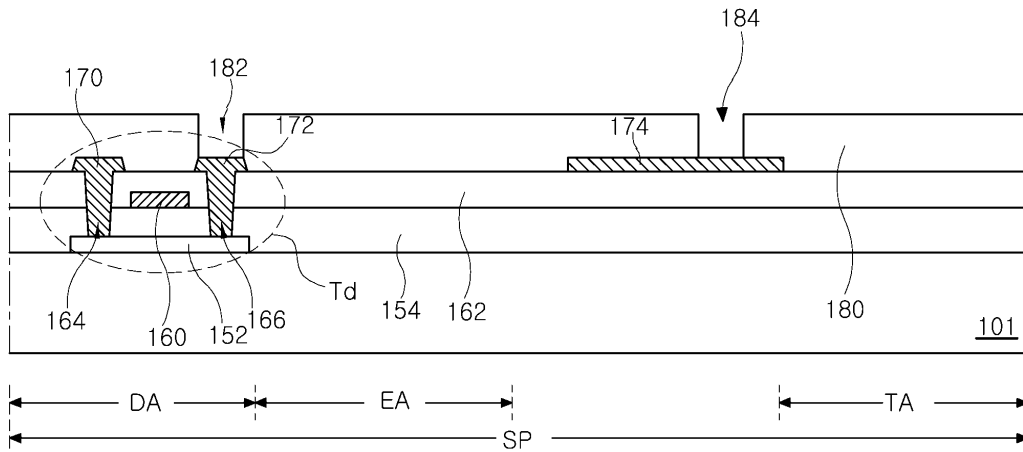
도면6



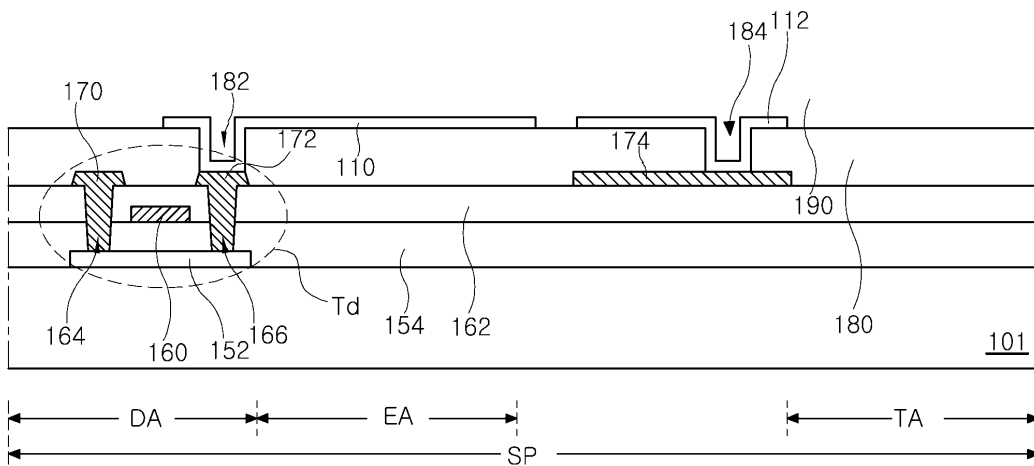
도면7



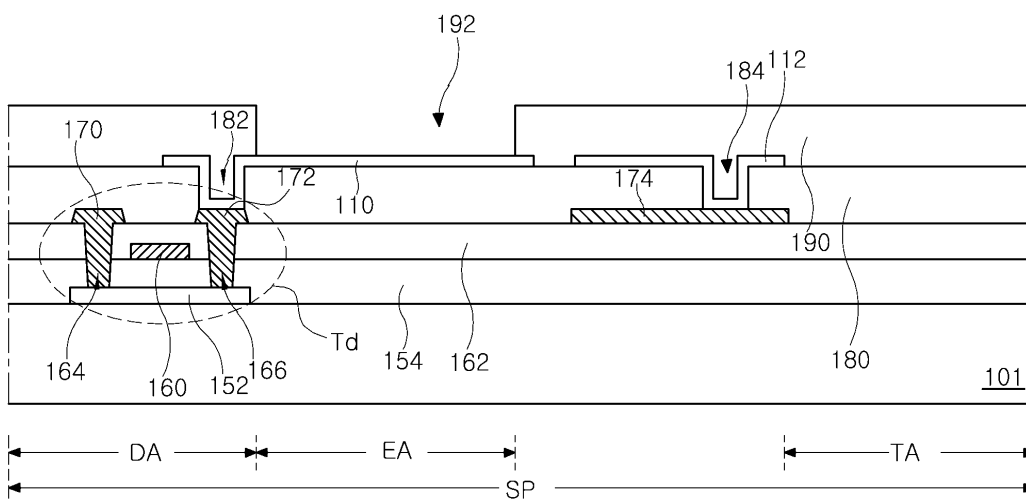
도면8a



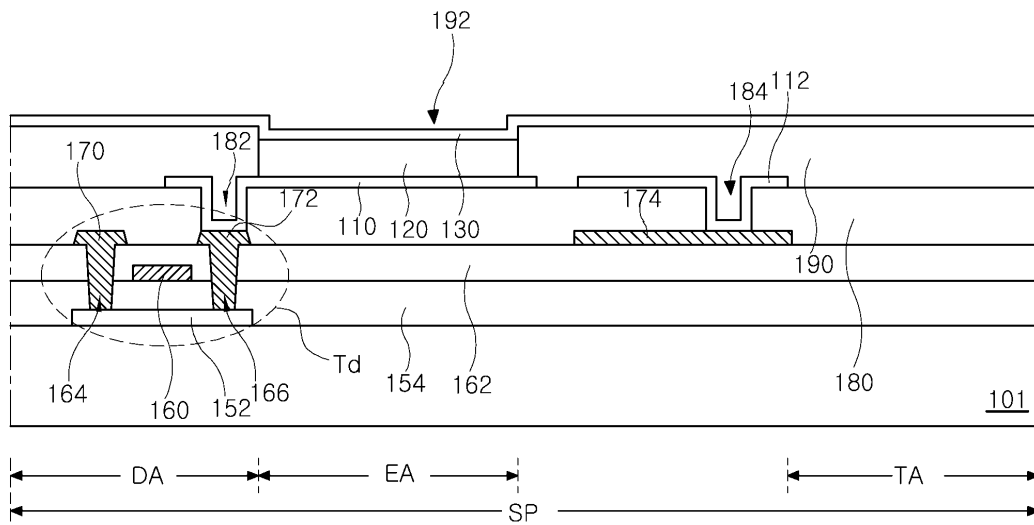
도면8b



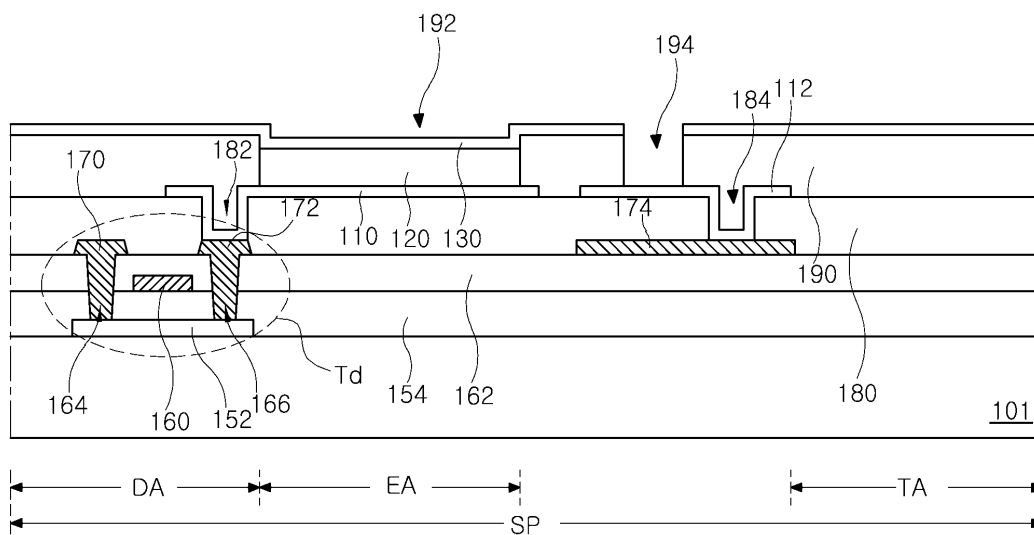
도면8c



도면 8d

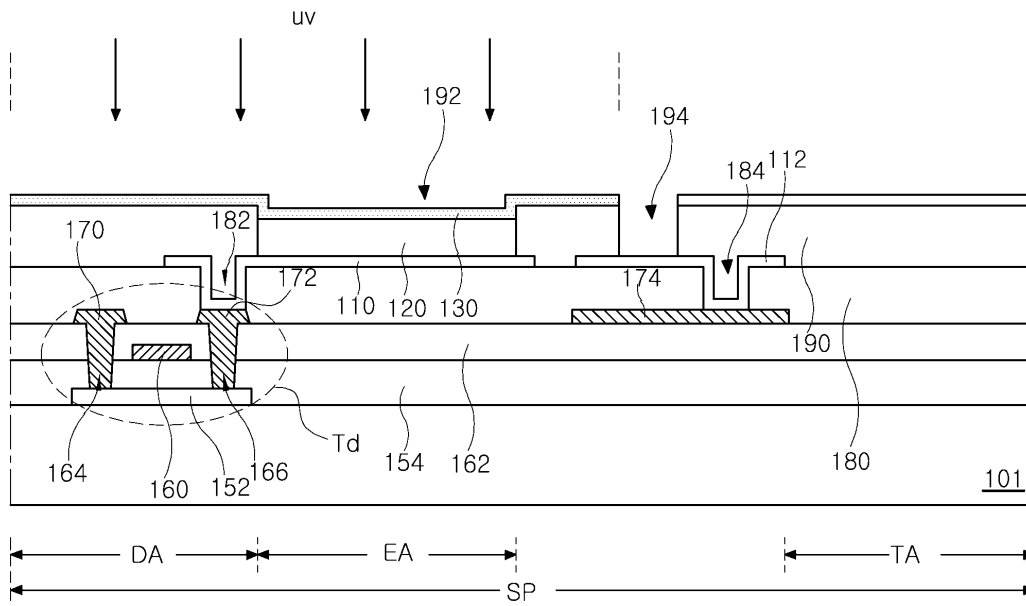


도면 8e

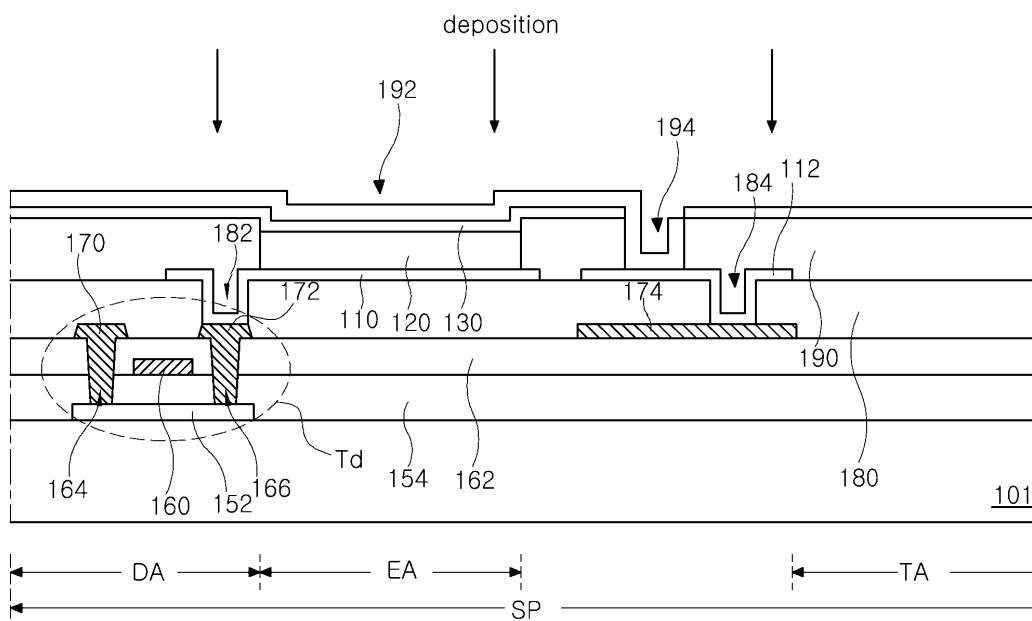




도면 8f



도면 8g



도면9

