



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0031595
(43) 공개일자 2020년03월24일

(51) 국제특허분류(Int. Cl.)
H01L 45/00 (2006.01) C08G 73/10 (2006.01)
C08K 3/20 (2006.01) C08K 9/04 (2006.01)
C08L 79/08 (2006.01)
(52) CPC특허분류
H01L 45/14 (2013.01)
C08G 73/1007 (2013.01)
(21) 출원번호 10-2020-0031554(분할)
(22) 출원일자 2020년03월13일
심사청구일자 2020년03월13일
(62) 원출원 특허 10-2019-0057189
원출원일자 2019년05월15일
심사청구일자 2019년05월15일

(71) 출원인
연세대학교 원주산학협력단
강원도 원주시 흥업면 연세대길 1
(72) 발명자
정찬문
강원도 원주시 판부면 시청로 264, 103동 801호(원주더샵아파트)
조수행
서울특별시 송파구 잠실로 88, 102동 2101호(잠실동, 레이크팰리스)
(뒷면에 계속)
(74) 대리인
김보민

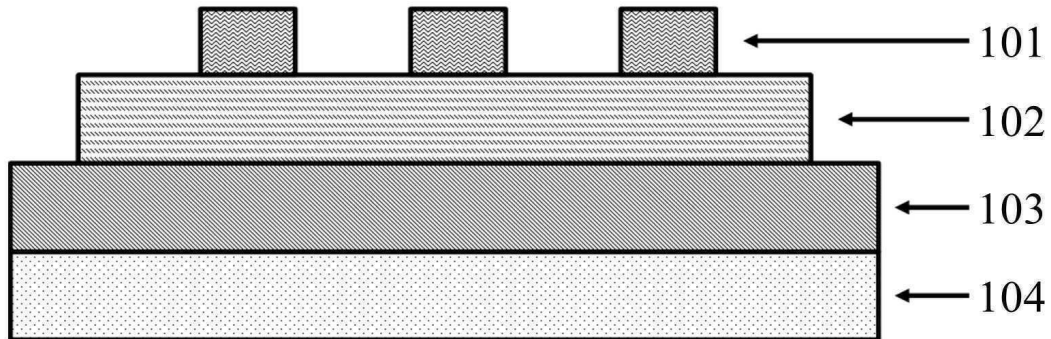
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 폴리이미드와 그래핀 옥사이드 복합소재를 기반으로 한 저항 변화 메모리 소자

(57) 요약

본 발명은 기판(104), 상기 기판 상에 형성된 하부 전극층(103), 상기 하부 전극층(103) 상에 형성된 저항 변화 물질층(102), 상기 저항 변화 물질층(102) 상에 형성된 상부 전극층(101)을 포함하는 것을 특징으로 하는 저항 변화 메모리 소자에 관한 것이다.

대표도 - 도1



(52) CPC특허분류

C08K 3/20 (2013.01)
C08K 9/04 (2013.01)
C08L 79/08 (2013.01)
H01L 45/1233 (2013.01)
H01L 45/1253 (2013.01)
H01L 45/145 (2013.01)
H01L 45/1608 (2013.01)

(72) 발명자

최주영

강원도 원주시 일산로 61-2(원동)

김문영

강원도 속초시 청호로 46-1(청호동)

유환철

경기도 남양주시 도농로 34, 109동 701호(도농동, 부영아파트1단지)

홍민기

경기도 수원시 장안구 대평로39번길 8, 232동 203호(정자동, 꽃피노을마을 대동아파트)

남기용

서울특별시 광진구 아차산로69길 19, 902동 403호(광장동, 현대아파트)

정진원

경기도 광명시 사성로 123, 101동 1502호(철산동, 롯데낙천대아파트)

조유진

서울특별시 광진구 긴고랑로16길 39(중곡동)

김범준

경기도 화성시 금반1길 14-14, 120동(반송동, 동탄 인앤인타운하우스)

진승원

경기도 하남시 하남유니온로 70, 106동 1603호(신장동, 하남유니온시티에일린의딸)

명세서

청구범위

청구항 1

기관(104);

상기 기관 상에 위치하는 하부 전극층(103);

상기 하부 전극층(103) 상에 위치하는 저항 변화 물질층(102); 및

저항 변화 물질층(102) 상에 위치하는 상부 전극층(101)을 포함하고,

상기 저항 변화 물질층(102)은 제1 다이아민으로 표면 개질된 그래핀 옥사이드와 폴리아믹산을 혼합하여 형성한 그래핀 옥사이드와 폴리아미드가 화학적으로 결합한 복합 소재로 구성되며,

상기 그래핀 옥사이드는, 제1 다이아민으로 표면 개질된 그래핀 옥사이드와 폴리아미드가 화학적으로 결합한 복합 소재 대비 1 내지 4중량%로 포함되는, 저항 변화 메모리 소자.

청구항 2

제1항에 있어서,

상기 하부 전극층(103)과 상부 전극층(101)은 백금(Pt), 구리(Cu), 니켈(Ni), 티탄(Ti), 하프늄(Hf), 지르코늄(Zr), 아연(Zn), 텅스텐(W), 코발트(Co), 바나듐(V), 알루미늄(Al), 이리듐(Ir), 금(Au), 루테튬(Ru)을 포함하는 금속계열 또는 이리듐 산화물(IrO_2), 루테튬 산화물(RuO_2), 티타늄 산화물(TiN), 탄탈륨 질화물(TaN), 인듐 주석 산화물(Indium-tin-oxide, ITO)을 포함하는 산화물 계열 또는 그래핀 중에서 선택된 어느 하나를 포함하는 것을 특징으로 하는 저항 변화 메모리 소자.

청구항 3

제1항에 있어서,

상기 저항 변화 물질층(102)의 두께는 20 nm 내지 150 nm인 것을 특징으로 하는 저항 변화 메모리 소자.

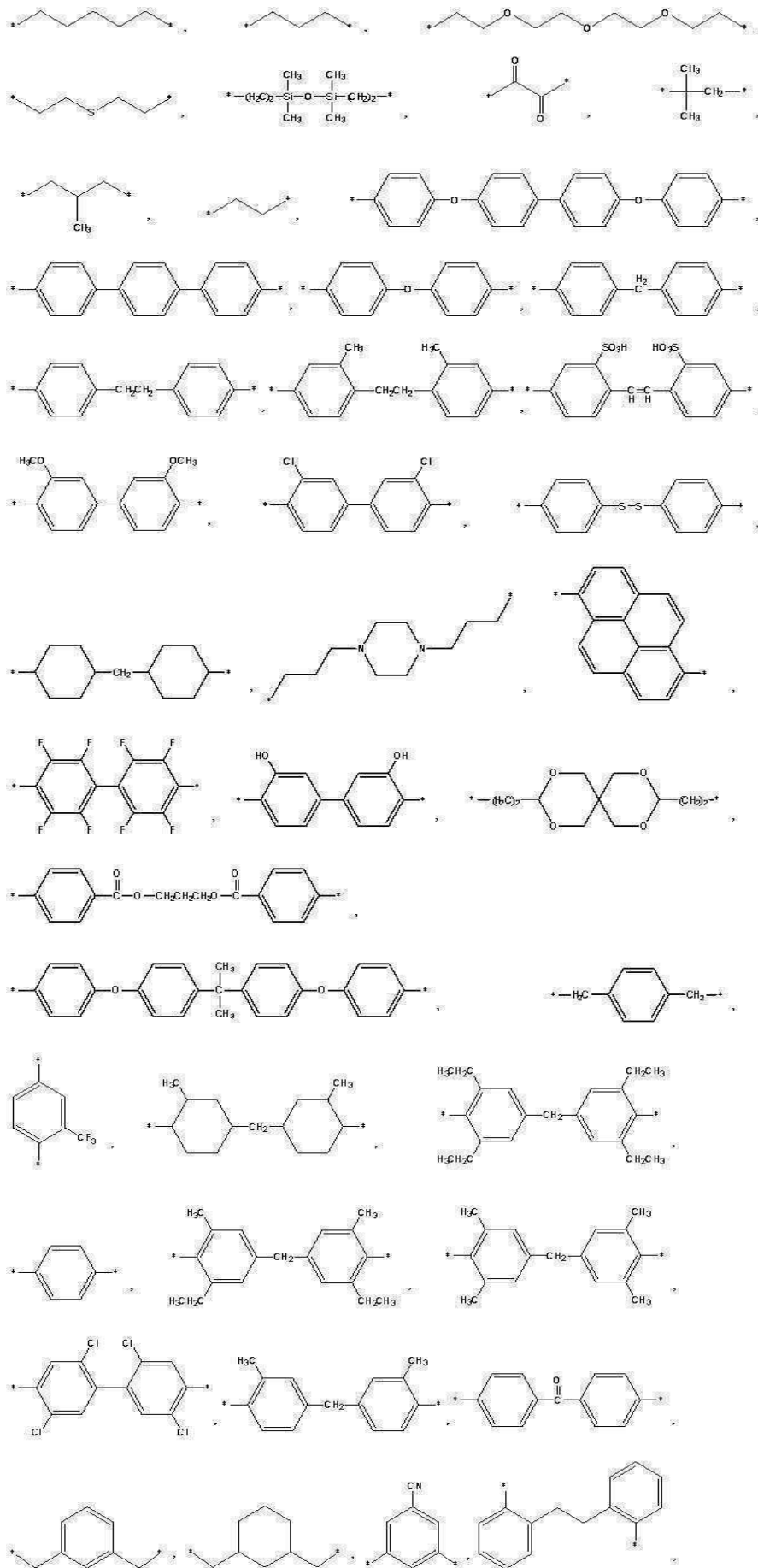
청구항 4

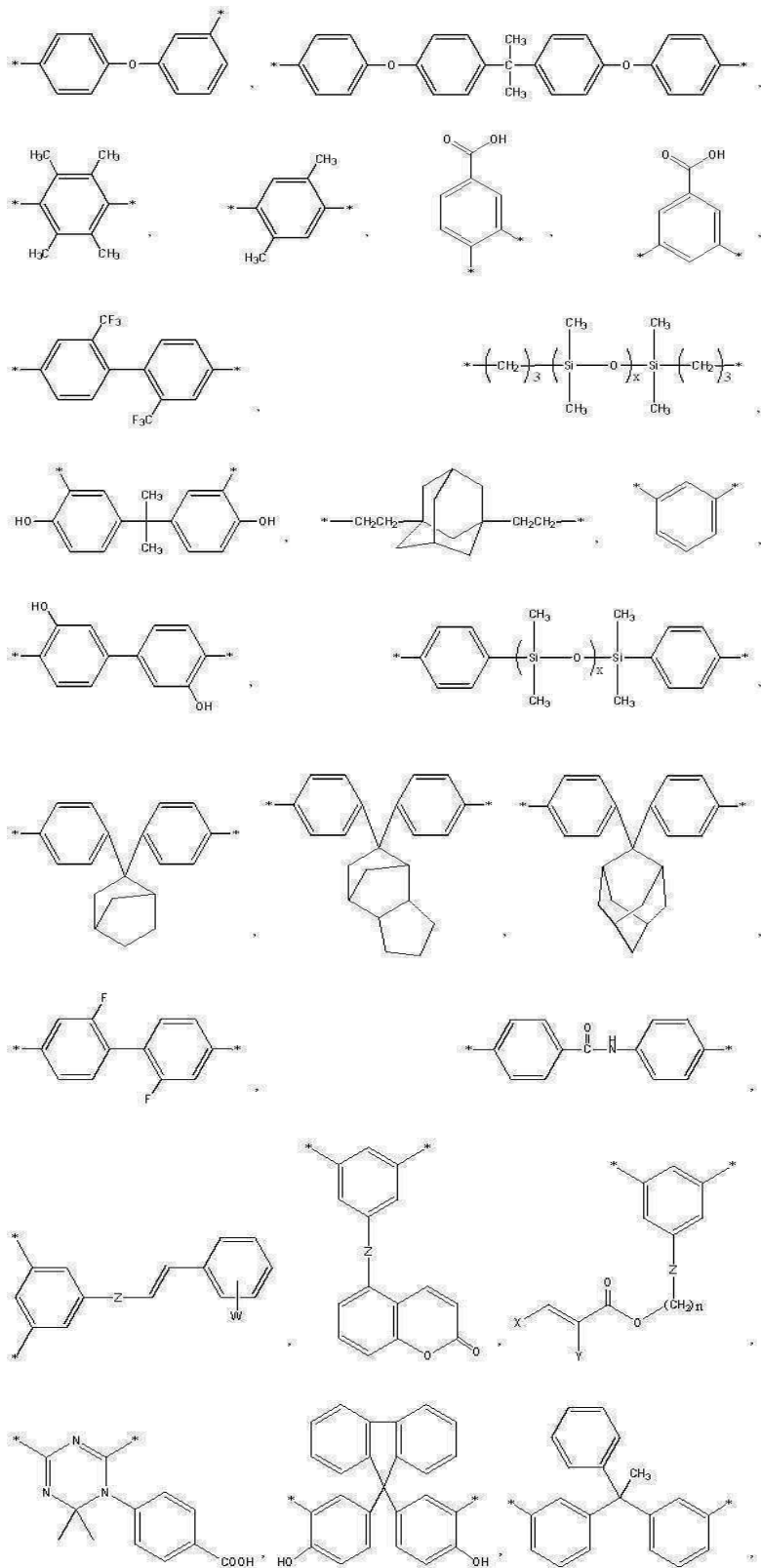
제1항에 있어서,

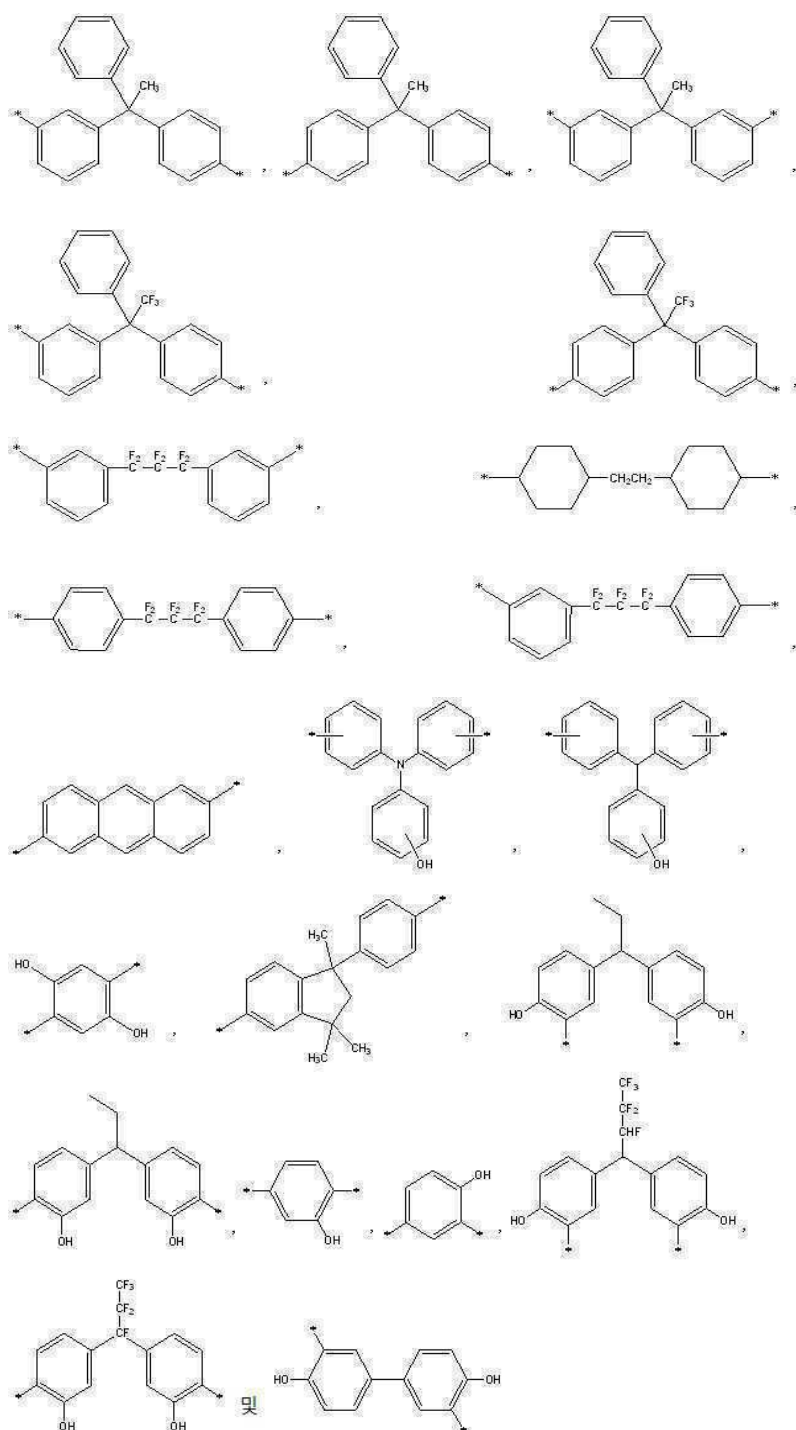
상기 제 1 다이아민은 하기의 화학식 1의 다이아민이고,

<화학식 1>









로 이루어지는 군에서 선택되며,

여기에서, 상기 x 는 $1 \leq x \leq 50$ 을 만족하는 정수이고, 상기 n 은 1 내지 20 범위의 자연수이며, W , X , Y 는 각각 탄소수 1 내지 30 사이의 알킬기 또는 아릴기이고, Z 는 에스테르기, 아미드기, 이미드기 및 에테르기로 이루어지는 군에서 선택되는,

저항 변화 메모리 소자.

청구항 5

제1항에 있어서,

상기 폴리이미드는 다이안하이드라이드 단량체와 제 2 다이아민 단량체를 용매에 넣고 교반하여 생성된 전방향

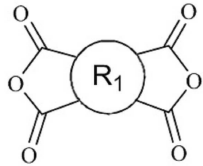
족(fully aromatic), 부분지방족(partially aliphatic) 또는 전지방족(fully aliphatic) 폴리이미드인 것을 특징으로 하는 저항 변화 메모리 소자.

청구항 6

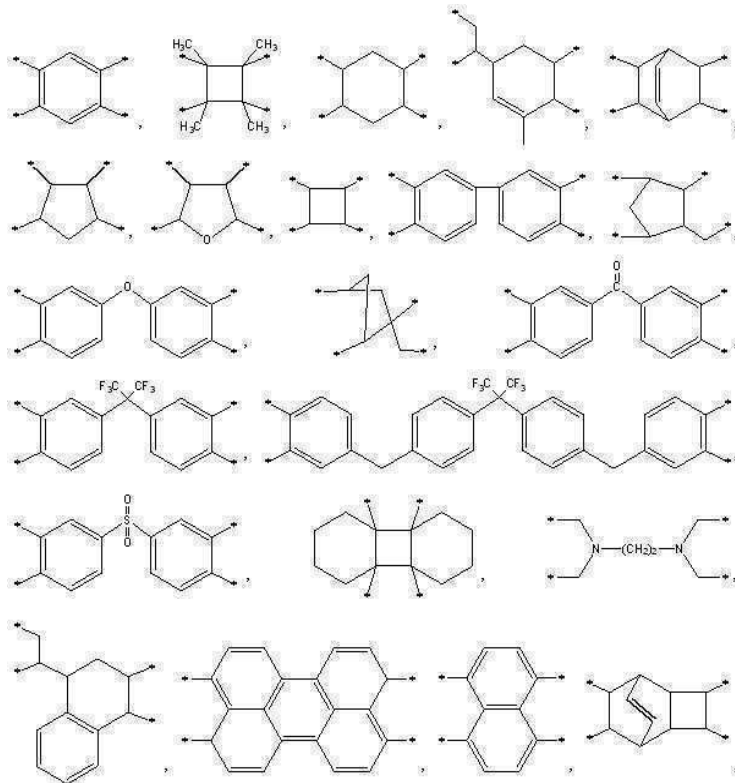
제5항에 있어서,

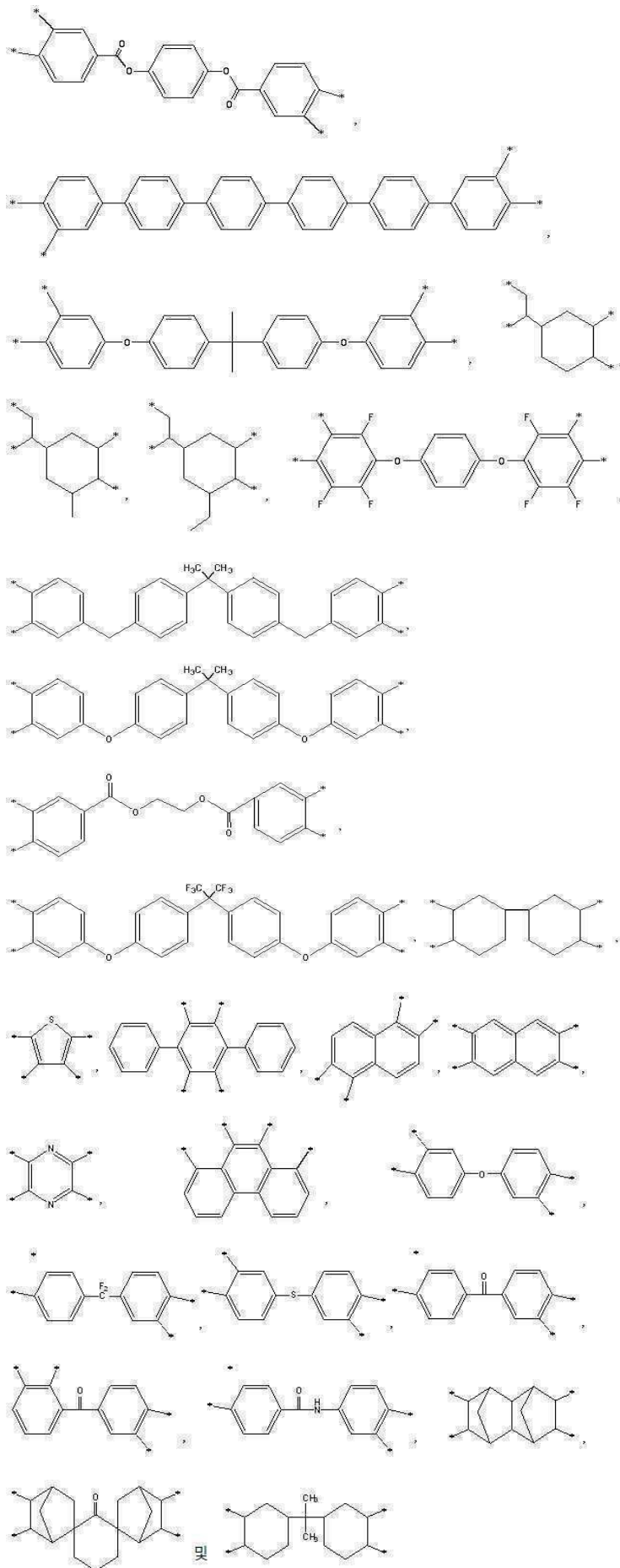
상기 다이안하이드라이드는 하기의 화학식 2의 다이안하이드라이드이고,

<화학식 2>



상기 화학식 2에서 R₁은 아래의 화학구조





로 이루어지는 군에서 선택되는 것을 특징으로 하는,

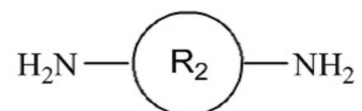
저항 변화 메모리 소자.

청구항 7

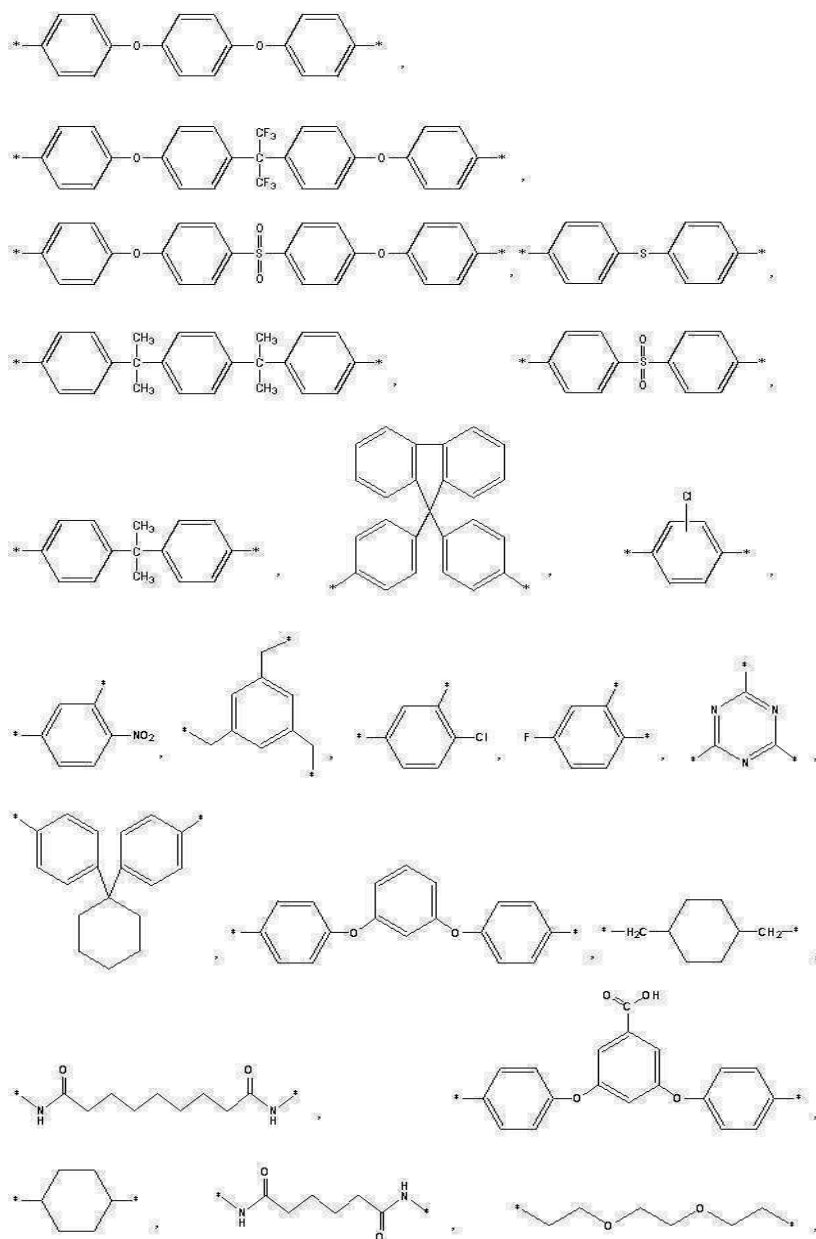
제5항에 있어서,

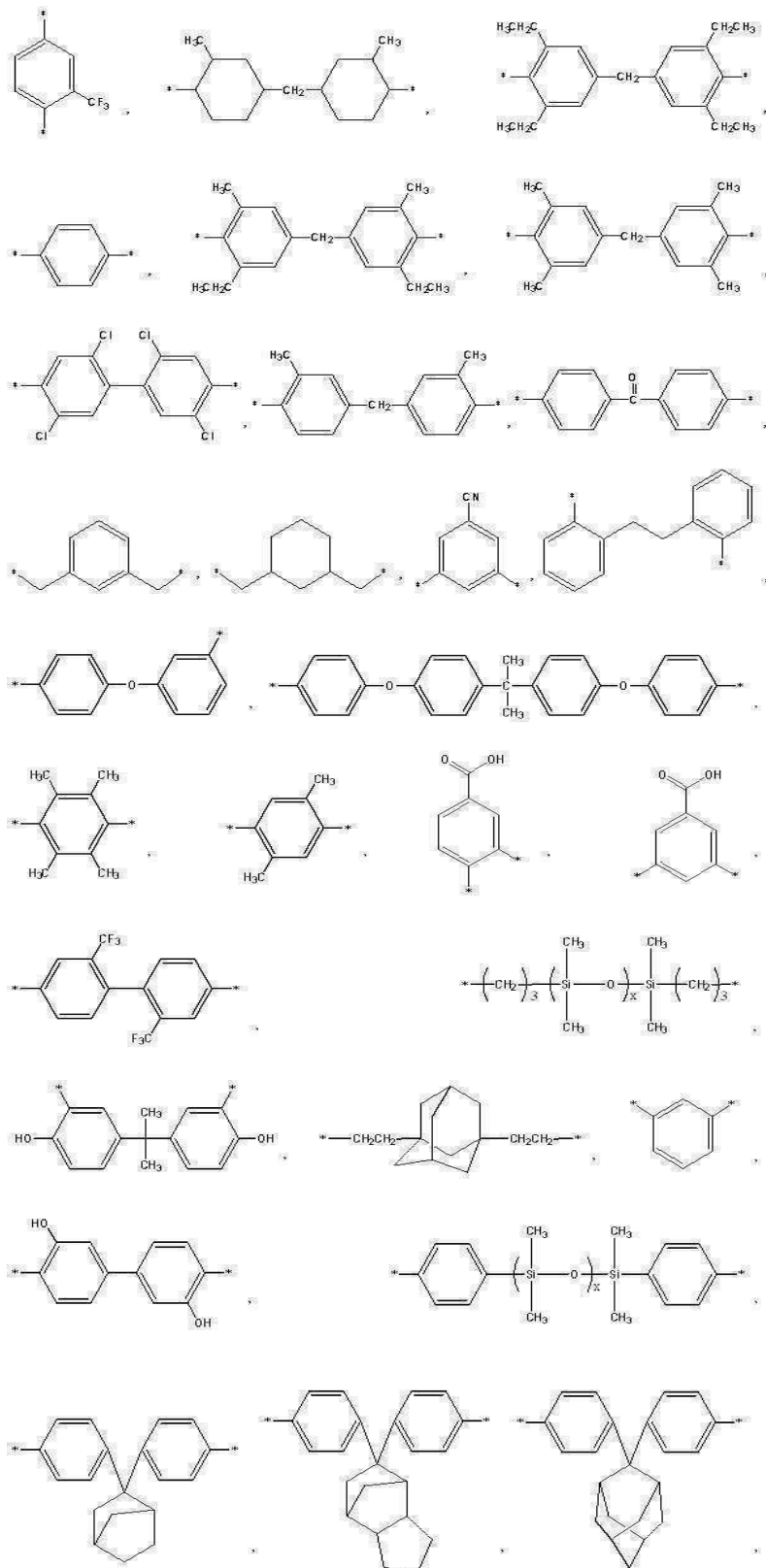
상기 제 2 다이아민 단량체는 하기의 화학식 3의 다이아민이고,

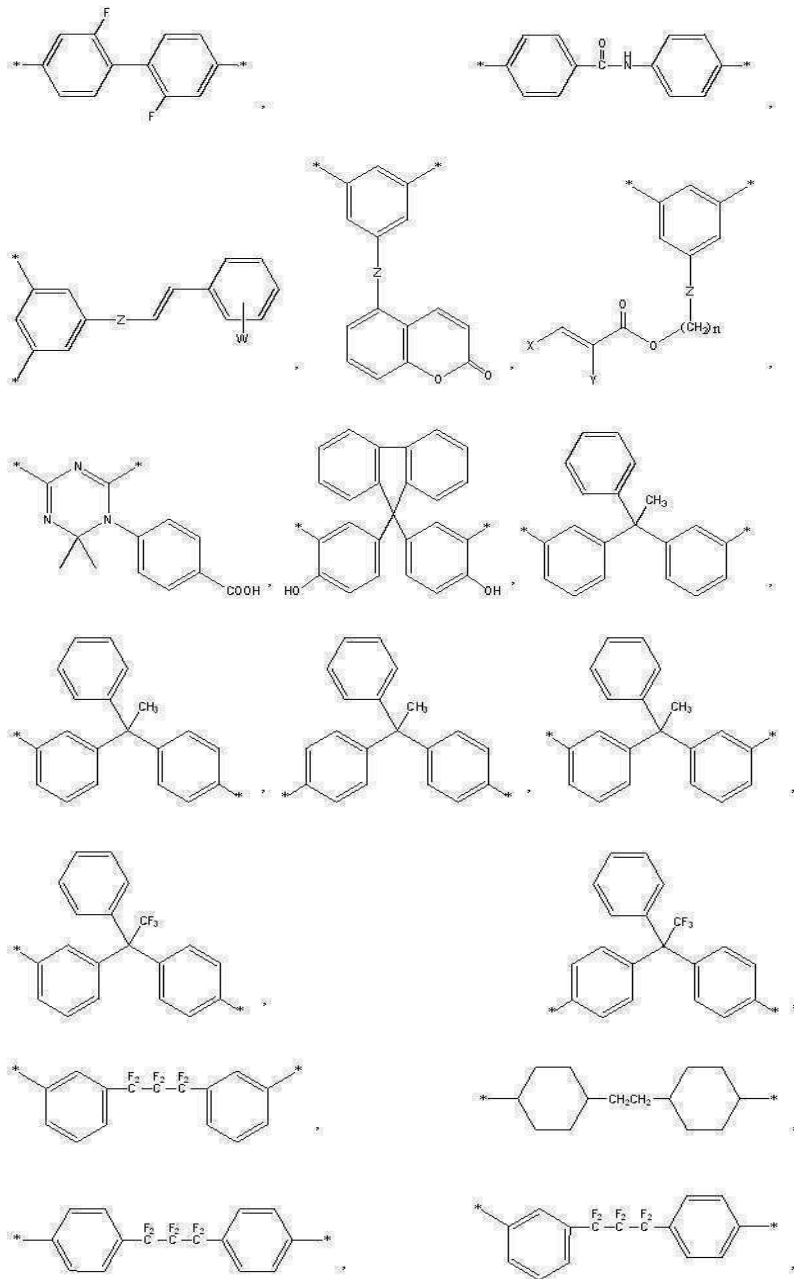
<화학식 3>

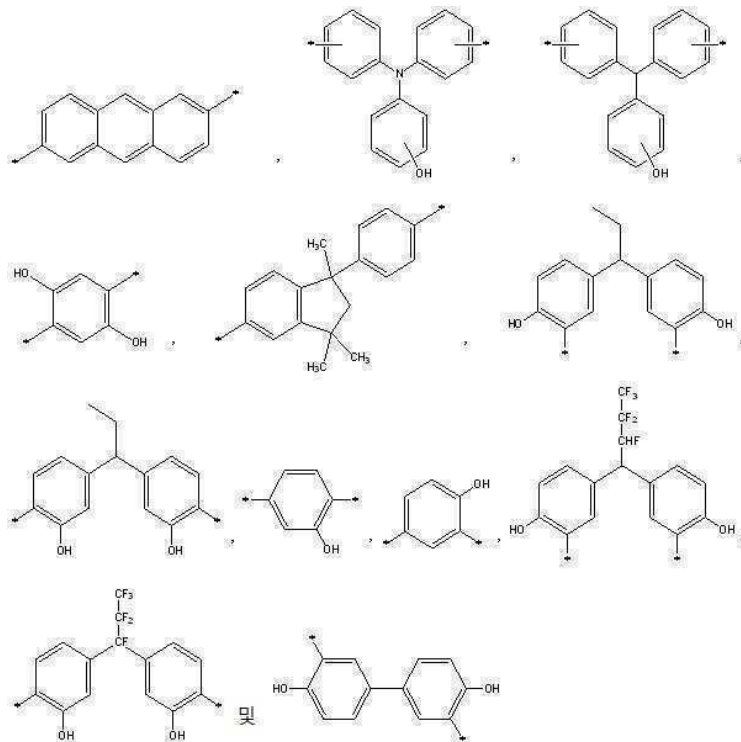


상기 화학식 3에서 R₂는 아래의 화학구조









로 이루어지는 군에서 선택되며,

여기에서, 상기 x 는 $1 \leq x \leq 50$ 을 만족하는 정수이고, 상기 n 은 1 내지 20 범위의 자연수이며, W, X, Y는 각각 탄소수 1 내지 30 사이의 알킬기 또는 아릴기이고, Z는 에스테르기, 아미드기, 이미드기 및 에테르기로 이루어지는 군에서 선택되는,

저항 변화 메모리 소자.

발명의 설명

기술 분야

[0001] 본 발명은 차세대 메모리 중 하나인 저항 변화 메모리를 폴리이미드/그래핀 옥사이드 복합소재를 이용하여 제조한 메모리 소자 및 그의 제조방법에 관한 것이다.

배경 기술

[0003] 현재, 실리콘 기반의 반도체 메모리 기술은 물리적 한계에 부딪히고 있다. 따라서, 이를 극복하기 위한 여러 차세대 비휘발성 메모리 소자들이 연구되고 있다. 앞으로는 폴리머 기반의 메모리들이 웨어러블한 특성들을 지니고 있기 때문에, 많은 관심을 갖게 되고 이런 소자들이 필요할 것으로 예상된다.

[0004] 비휘발성 메모리로서 저항변화 메모리 (Resistance Random Access Memory, RRAM)는 스위칭 동작 전압의 극성에 따라서, '쓰기와 지우기 명령의 전압의 극성이 같은 단 방향 스위칭'과 '쓰기와 지우기 명령의 전압의 극성이 다른 두 방향 스위칭'으로 구분된다.

[0006] 그러나, RRAM은 지우기 명령 동안에 의한 줄 히팅(Joule heating)에 의한 열에 의하여 필라멘트가 임의의 지점에서 끊어지거나 형성이 되어서 불균일한 스위칭 동작을 일으켜 메모리에 오류를 일으키는 문제점이 존재하는 실정이다.

[0007] 이에 따라서, 메모리 소자의 열적 안정성을 높이며, 메모리 동작의 정확도를 향상시킬 수 있는 방법에 대한 연구가 요구되는 실정이다.

발명의 내용

해결하려는 과제

- [0009] 본 발명은 전술한 문제 및 다른 문제를 해결하는 것을 목적으로 한다. 또 다른 목적은 열적 안정성을 지닌 폴리이미드를 저항 변화 물질층(102)의 기본 물질로 사용하여 불안정성을 해소하는 것을 제공하는 것을 그 목적으로 한다.
- [0010] 추가적으로 본 발명은, 폴리이미드/그래핀 옥사이드를 혼합하여 저항 변화 물질층(102)으로 사용함으로써 메모리의 정확도 및 안정성 등이 향상될 수 있는 조성을 제공하는 것을 그 목적으로 한다.
- [0012] 본 발명에서 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급하지 않은 또 다른 기술적 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0014] 상기 또는 다른 목적을 달성하기 위해 본 발명의 일 측면에 따르면, 기판; 상기 기판 상에 위치하는 하부 전극층(103); 상기 하부 전극층(103) 상에 위치하는 저항 변화 물질층(102); 및 저항 변화 물질층(102) 상에 위치하는 상부 전극층(101)을 포함하는 것을 특징으로 하는 저항 변화 메모리 소자를 제공한다.
- [0015] 이때, 상기 저항 변화 물질층(102)은 다이아민으로 표면 개질된 그래핀 옥사이드와 폴리이미드를 화학적으로 결합한 복합 소재로 구성될 수 있다.

발명의 효과

- [0017] 본 발명에 따른 저항 변화 메모리 소자의 효과에 대해 설명하면 다음과 같다.
- [0018] 본 발명의 실시 예들 중 적어도 하나에 의하면, 신뢰성과 안정성이 높은 저항 변화 메모리 소자를 제공할 수 있다는 장점이 있다.
- [0019] 또한, 본 발명의 실시 예들 중 적어도 하나에 의하면, 온오프 전류비율이 매우 향상된 저항 변화 메모리 소자를 제공할 수 있다는 장점이 있다.
- [0020] 본 발명의 적용 가능성의 추가적인 범위는 이하의 상세한 설명으로부터 명백해질 것이다. 그러나 본 발명의 사상 및 범위 내에서 다양한 변경 및 수정은 당업자에게 명확하게 이해될 수 있으므로, 상세한 설명 및 본 발명의 바람직한 실시 예와 같은 특정 실시 예는 단지 예시로 주어진 것으로 이해되어야 한다.

도면의 간단한 설명

- [0022] 도 1은 본 발명의 폴리이미드/그래핀 옥사이드 복합 소재를 저항 변화 물질층으로 이용한 저항 변화 메모리 소자 구조를 나타낸 모식도이다.
- 도 2는 중합체 대비 0.1 wt% 함량의 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.
- 도 3은 중합체 대비 0.3 wt% 함량의 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.
- 도 4는 중합체 대비 0.5 wt% 함량의 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

도 5는 중합체 대비 1 wt% 함량의 그래핀 옥사이드와 폴리에미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

도 6은 중합체 대비 2 wt% 함량의 그래핀 옥사이드와 폴리에미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

도 7은 중합체 대비 3 wt% 함량의 그래핀 옥사이드와 폴리에미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

도 8은 중합체 대비 4 wt% 함량의 그래핀 옥사이드와 폴리에미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

도 9는 중합체 대비 5 wt% 함량의 그래핀 옥사이드와 폴리에미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

도 10은 중합체 대비 6 wt% 함량의 그래핀 옥사이드와 폴리에미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

도 11은 중합체 대비 7 wt% 함량의 그래핀 옥사이드와 폴리에미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

도 12는 상기 도 2 내지 도 11에서 중합체 대비 그래핀 옥사이드 함량에 따른 온/오프 전류비율(R)을 도시하는 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0023] 이하, 첨부된 도면을 참조하여 본 명세서에 개시된 실시 예를 상세히 설명하되, 도면 부호에 관계없이 동일하거나 유사한 구성요소는 동일한 참조 번호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다. 이하의 설명에서 사용되는 구성요소에 대한 접미사 "모듈" 및 "부"는 명세서 작성의 용이함만이 고려되어 부여되거나 혼용되는 것으로서, 그 자체로 서로 구별되는 의미 또는 역할을 갖는 것은 아니다. 또한, 본 명세서에 개시된 실시 예를 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 명세서에 개시된 실시 예의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다. 또한, 첨부된 도면은 본 명세서에 개시된 실시 예를 쉽게 이해할 수 있도록 하기 위한 것일 뿐, 첨부된 도면에 의해 본 명세서에 개시된 기술적 사상이 제한되지 않으며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[0024] 제1, 제2 등과 같이 서수를 포함하는 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되지는 않는다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다.

[0025] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다.

[0026] 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[0027] 본 출원에서, "포함한다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0029] 제작단계 1: 다이아민을 이용한 그래핀 옥사이드의 표면 개질

[0030] 50mL 비이커에, 그래핀 옥사이드와 다이메틸 아세트아마이드(DMAc) 20mL를 넣고, 이 혼합물에 초음파 장치 튜브를 넣고 초음파를 1시간 동안 가하여 분산시킨다. 그 다음 얻어진 분산액을 질소 가스로 치환한 100mL 2구 둥근바닥 플라스크에 넣고 4,4'-옥시다이프탈릭 안하이드라이드 0.082g을 넣은 후 약 60℃에서 24시간 정도 반응시켜 다이아민으로 표면 개질한 그래핀 옥사이드 분산액을 얻었다.

- [0031] 상기 그래핀 옥사이드의 투입량을 조절하여 표면 개질된 그래핀 옥사이드의 함량이 중합체 대비 0.1, 0.3, 0.5, 1, 2, 3, 4, 5, 6, 7 중량%가 되도록 각각 조절하였다.
- [0033] **제작단계 2: 다이아민으로 표면 개질된 그래핀 옥사이드와 폴리이미드 복합 소재의 합성**
- [0035] *상기 제작단계 1에서 얻은 분산액에 DMAc 18mL를 추가적으로 넣고, 2,2-비스(4-아미노페닐)헥사플루오로프로판 2.22g과 4,4'-옥시다이프탈릭 안하이드라이드 2.00g을 넣은 후 상온에서 24시간 반응시켜 그래핀 옥사이드와 폴리아미산을 화학적으로 결합한 용액을 합성하였다.
- [0036] 다음으로 상기 합성된 폴리아미산 용액에 폴리아미산의 반복단위에 대해 2배에 해당하는 몰수의 무수 아세트산 1.021g과 피리딘 0.791g을 넣고 약 160℃에서 6시간 정도 환류시켜 저항 변화 물질층(102)에 사용될 그래핀 옥사이드와 폴리이미드를 화학적으로 결합한 용액을 합성하였다.
- [0038] **제작단계 3: 저항 변화 메모리 소자 제작**
- [0039] 저항 변화 메모리 소자를 제작하는 방법은, 도 1과 같이 모식할 수 있다. 유리(glass) 기판(104) 상에 알루미늄(Al) 하부 전극층(103)이 형성 되어 있는 층 위에, 상기 제작단계 2에서 합성한 저항 변화 물질층(102)을 증착하였다. 저항 변화 물질층(102)는 스핀 코팅(Spin-coating) 방법으로 2000 RPM으로 3분 동안 형성시킨 뒤, 약 60℃에서 24시간동안 Curing 처리를 하였다. 그 후, 알루미늄 (Al) 상부 전극층(101)은 열증착(Thermal evaporator) 방법으로 증착하였다. 지름 200 μ m 크기의 원형 웨도우 마스크를 통해 증착하여 저항 변화 메모리 소자를 제작하였다.
- [0040] 상기 하부 전극층(103)과 상부 전극층(101)은 백금(Pt), 구리(Cu), 니켈(Ni), 티탄(Ti), 하프늄(Hf), 지르코늄(Zr), 아연(Zn), 텅스텐(W), 코발트(Co), 바나듐(V), 알루미늄(Al), 이리듐(Ir), 금(Au), 루테튬(Ru)을 포함하는 금속계열 또는 이리듐 산화물(IrO_2), 루테튬 산화물(RuO_2), 티타늄 산화물(TiN), 탄탈륨 질화물(TaN), 인듐 주석 산화물(Indium-tin-oxide, ITO)을 포함하는 산화물 계열 또는 그래핀 중에서 선택된 어느 하나를 포함할 수 있다.
- [0041] 그리고, 상기 저항 변화 물질층(102)은 제 1 다이아민으로 표면 개질된 그래핀 옥사이드와 폴리이미드를 화학적으로 결합한 복합 소재로 구성될 수 있다.
- [0042] 본 발명의 일실시예에서는, 그래핀 옥사이드의 표면 개질을 위하여 다이아민이 사용될 수도 있고, 폴리이미드를 형성하기 위하여 다이아민을 사용할 수도 있다. 이에 따라, 다이아민의 구분이 필요한 경우에는, 표면 개질을 위하여 사용되는 다이아민을 제 1 다이아민으로 표기하고, 폴리이미드를 형성하기 위한 다이아민을 제 2 다이아민으로 표기하기로 한다. 그리고, 두 다이아민의 구분이 필요 없는 경우에는 통칭하여 다이아민이라 표기로 한다.
- [0043] 본 발명의 일실시예에서는 그래핀 옥사이드와 중합체의 함량비를 통하여 가장 우수한 성질의 메모리 소자를 제안한다. 중합체 대비 그래핀 옥사이드의 함량이 0.5~5 중량% 일 때 가장 좋은 성능을 보였고, 반면에 0.1, 0.3, 6, 7 중량% 일 때는 소자의 성능이 떨어짐을 확인할 수 있었다. 이는 그래핀 옥사이드의 함량이 너무 적거나 또는 너무 많아도 메모리 소자를 안정적으로 작동시킬 수 없고, 적절한 그래핀 옥사이드 함량을 포함할 때 우수한 성질의 메모리 특성을 확인 할 수 있었다.
- [0044] 이하에서는 간단하게 저항 변화 메모리 소자의 동작 원리에 대해서 설명한다.
- [0045] 저항 변화 메모리는차세대 비휘발성 메모리 소자로 주목 받고 있다.
- [0046] 상부 전극(101)은 복수 개의 작은 유닛으로 구성될 수 있으며, 각 유닛에 '0' 또는 '1' 데이터를 저장할 수 있다.
- [0047] 상부 전극(101) 중에서 '0'의 데이터를 저장하는 유닛은 그대로 둔 채, '1'의 데이터를 저장하는 유닛에 대해서 전압을 인가하는 방식으로 데이터를 저장할 수 있다. '1'의 데이터를 저장하기 위하여 상부 전극(101)과 하부 전극(103) 간에 전압을 인가시키는 동작을 포밍(Forming)이라고 부른다.

[0048] 이하에서, 포밍에 대해서 좀 더 구체적으로 설명한다. 상부 전극(101)과 하부 전극(103) 사이에 위치하는 저항 변화 물질층(102)은 기본적으로 매우 높은 저항값을 가지는 물질이다. 하지만, 상부 전극(101)과 하부 전극(103) 사이에 소정 전압값 이상의 전압이 인가되는 경우, 해당 물질 내부의 구조가 변경되어 저항값이 낮아지게 되는데, 이렇게 낮아진 저항값은 상기 인가된 전압이 제거되더라도 유지될 수 있다는 것이 특징이다. 즉, 비휘발성 메모리이다. 따라서, 저항값이 원래 저항값으로 유지되는 경우 데이터가 '0'이라고 판단하고, 저항값이 낮아진 상태일 경우 '1'이라고 판단할 수 있다. 이렇게 전압을 인가함으로써 저항값을 낮추는 과정(또는 전류의 통로를 형성시키는 과정)을 포밍이라고 한다.

[0049] 도 2는 중합체 대비 0.1 wt% 함량의 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

[0050] 도시된 도면을 참조하면, 포밍과정에서 전압 인가 시 전류의 변화를 검은색 곡선으로 표시하고 있다. 0V에서 -5V를 향하여 점점 더 큰 값의 전압이 인가됨에 따라 전류의 변화가 다소 존재하다가 어느 순간 전류 값이 급격하게 높아지게 된다. 이렇게 전류의 값이 급격하게 높아졌다는 것은, 해당 전류 변화 물질층(102)의 내부 구조가 변경되어 저항값이 낮아졌기 때문이며, '0'에서 '1'로 데이터가 변환되었다고 볼 수 있을 것이다.

[0051] 포밍에 의해서 낮아진 저항값은 해당 상부 전극(101)과 하부 전극(103) 사이의 저항값을 측정함으로써 확인할 수 있을 것이다. 상부 전극(101)과 하부 전극(103) 사이의 저항값을 측정하기 위하여, 그 사이에 0.2V 정도의 테스트 전압을 인가한 후 흐르는 전류를 이용하여 저항값을 측정하는 것이 가능하다.

[0052] 하기 수학적 1에서와 같이 옴의 법칙에 따르면, 저항값은 측정된 전류값이 높은 경우 낮은 수치를 가질 것이며, 측정된 전류 값이 낮을 경우 높은 수치를 가진다. 즉, 저항값과 측정된 전류값은 반비례한다.

수학적 1

$$R = \frac{V}{I}$$

[0053]

[0054] 즉, 테스트 전압을 인가하였을 때 흐르는 전류값을 측정하고, 그 측정된 전류 값에 기초하여 데이터가 '0'인지, '1'인지 판단할 수 있다.

[0055] 예를 들어, 데이터가 '0'일 경우, 해당 상부 전극(101)의 유닛과 하부 전극(103) 사이에는 상대적으로 높은 저항값을 가지므로, 테스트 전압이 인가되었을 때 상대적으로 낮은 수치의 전류값 i_{off} 가 흐른다. 반대로, 데이터가 '1'일 경우, 해당 상부 전극(101)의 유닛과 하부 전극(103) 사이에는 상대적으로 낮은 저항값을 가지므로, 테스트 전압이 인가되었을 때 상대적으로 높은 수치의 전류값 i_{on} 이 흐를 것이다. 따라서, 데이터를 읽어드리기 위한 작업은, 상기 i_{off} 와 i_{on} 의 값을 측정하여 이루어질 수 있을 것이다.

[0056] 이러한 저항 변화 메모리 소자가 우수한지 여부를 판단하기 위한 지표로, 상기 i_{off} 와 i_{on} 의 비율인 아래 수학적 2의 온/오프 전류 비율(R)을 사용할 수 있을 것이다.

수학적 2

$$R = \frac{i_{on}}{i_{off}}$$

[0057]

[0058] 즉, 메모리 소자가 오류 없이 동작하여 메모리 신뢰도가 높아지기 위해서는, i_{off} 와 i_{on} 간에 차이가 커야 할 것이

다. 이에 따라, 상기 온/오프 전류 비율(R)이 큰 값을 가지면 저항 변화 메모리 소자의 성능이 우수하고, 온/오프 전류 비율(R)이 작은 값을 가지면 저항 변화 메모리 소자의 성능이 부족하다고 판단할 수 있을 것이다.

[0059] 본 발명의 일 실시예에서는, 높은 신뢰도와 높은 안정성을 동시에 획득할 수 있는 조성에 대해서 제안한다

[0060] 본 발명의 일 실시예에 따라 제작된 저항 변화 메모리 소자의 실험 결과를 설명하면 다음과 같이 나타난다.

[0061] 다시 도 2를 참조하면, 도 2는 중합체 대비 0.1 wt% 함량의 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

[0062] 도 2를 살펴보면, 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 소자의 전기적 특성의 경우, 전류 통로를 만들어주는 포밍과정 이후에도 온/오프 전류 비율(R)이 구분이 되지 않는 것을 확인할 수 있다. 즉, 0.2V의 테스트 전압을 인가한다고 하더라도, 거의 전류값이 측정되지 않는다. 따라서, 온/오프 전류 비율(R)이 매우 낮은 수치일 것으로 예측할 수 있을 것이다.

[0063] 도 3은 중합체 대비 0.3 wt% 함량의 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

[0064] 도 3을 살펴보면, 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 소자의 전기적 특성의 경우, 온/오프 전류 비율(R)은 약 3~4배로 작고, 구동 상태도 불안정함을 확인할 수 있었다. 구동 상태의 안정/불안정이란, 데이터를 오랜 시간 저장하더라도 그 데이터가 유실되지 않는 것을 의미한다.

[0065] 도 4는 중합체 대비 0.5 wt% 함량의 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

[0066] 도 4를 살펴보면, 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 소자의 전기적 특성의 경우, 온/오프 전류 비율(R)이 약 10^2 배를 나타냄과 동시에 안정적인 구동 상태를 확인할 수 있었다.

[0067] 도 5는 중합체 대비 1 wt% 함량의 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

[0069] 도 5를 살펴보면, 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 소자의 전기적 특성의 경우, 온/오프 전류 비율(R)이 약 10^3 배를 나타냄과 동시에 안정적인 구동 상태를 확인할 수 있었다.

[0070] 도 6은 중합체 대비 2 wt% 함량의 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

[0071] 도 6을 살펴보면, 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 소자의 전기적 특성의 경우, 온/오프 전류 비율(R)이 약 10^3 배를 나타냄과 동시에 안정적인 구동 상태를 확인할 수 있었다.

[0072] 도 7은 중합체 대비 3 wt% 함량의 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

[0074] *도 7을 살펴보면, 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 소자의 전기적 특성의 경우, 온/오프 전류 비율(R)이 약 10^8 배로 가장 큰 전기적 특성을 확인할 수 있었다. 이는, 메모리의 '0'과 '1'을 명확히 구분 지을 수 있는 특성이며, 동시에 안정적인 구동 상태를 확인할 수 있었다.

[0075] 도 8은 중합체 대비 4 wt% 함량의 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

[0076] 도 8을 살펴보면, 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 소자의 전기적 특성의 경우, 온/오프 전류 비율(R)이 약 10^3 배를 나타냄과 동시에 안정적인 구동 상태를 확인할 수 있었다.

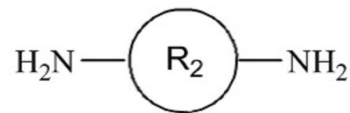
[0077] 도 9는 중합체 대비 5 wt% 함량의 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.

[0078] 도 9를 살펴보면, 그래핀 옥사이드와 폴리이미드의 복합소재를 저항 변화층으로 사용한 소자의 전기적 특성의

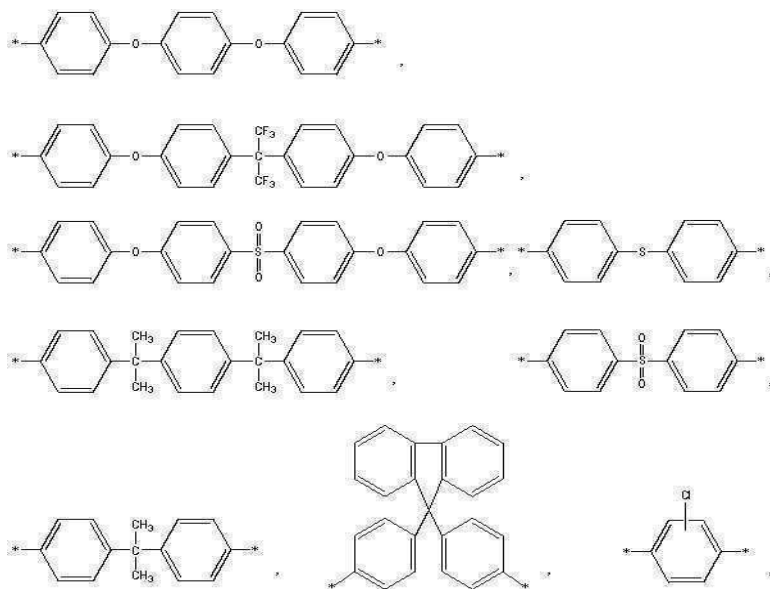
경우, 온/오프 전류 비율(R)이 약 10^2 배를 나타냄과 동시에 안정적인 구동 상태를 확인할 수 있었다.

- [0079] 도 10은 중합체 대비 6 wt% 함량의 그래핀 옥사이드와 폴리아미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.
- [0080] 도 10을 살펴보면, 그래핀 옥사이드와 폴리아미드의 복합소재를 저항 변화층으로 사용한 소자의 전기적 특성의 경우, 온/오프 전류 비율(R)은 약 16배이며, 낮은 저항으로 전체적인 전류비가 작은 것을 확인 할 수 있었다.
- [0081] 도 11은 중합체 대비 7 wt% 함량의 그래핀 옥사이드와 폴리아미드의 복합소재를 저항 변화층으로 사용한 경우의 저항 변화 메모리 소자의 온/오프 상태의 전기적 특성을 도시하는 그래프이다.
- [0082] 도 11을 살펴보면, 그래핀 옥사이드와 폴리아미드의 복합소재를 저항 변화층으로 사용한 소자의 전기적 특성의 경우, 온/오프 전류 비율(R)은 약 2배이고, 낮은 저항으로 인해 전체적인 전류량이 상승함을 확인할 수 있었다.
- [0083] 도 12는 상기 도 2 내지 도 11에서 중합체 대비 그래핀 옥사이드 함량에 따른 온/오프 전류비율(R)을 도시하는 그래프이다.
- [0084] 도시된 도면에 따르면, 중합체 대비 그래핀 옥사이드 함량이 0.5 ~ 5 wt%(중량퍼센트)에서 가장 우수한 특징을 보이는 것으로 확인되었다.
- [0085] 즉, 상기 중합체에 대한 그래핀 옥사이드의 함량은 0.5 내지 5 중량퍼센트일 수 있다. 그리고, 그래핀 옥사이드의 함량이 상기 중량퍼센트일 경우, 상기 저항 변화 물질층(102)의 두께는 20 nm 내지 150 nm에서 가장 우수한 특징을 보일 수 있다.
- [0087] 또한 상기 그래핀 옥사이드를 개질할 때 사용되는 제 1 다이아민과 제 2 다이아민 중 적어도 하나는 하기의 화학식 1의 다이아민일 수 있다.

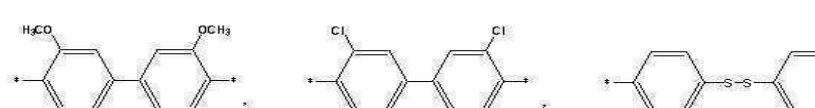
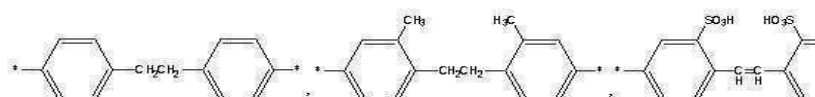
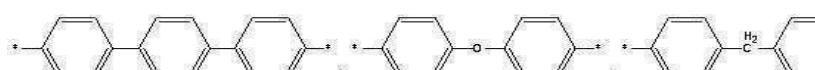
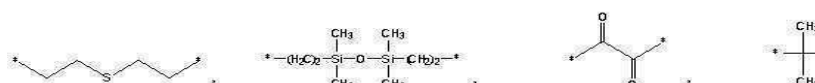
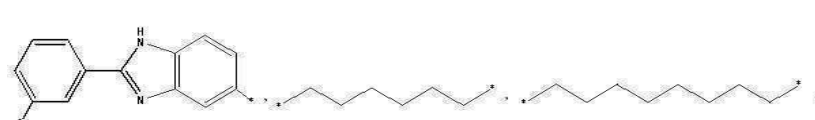
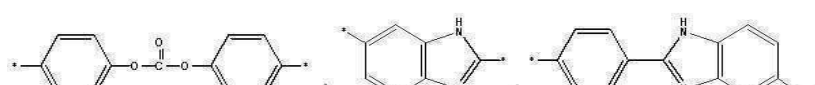
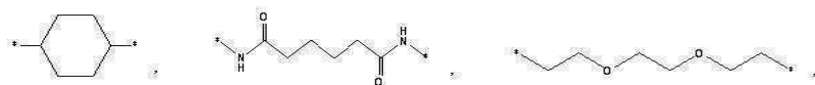
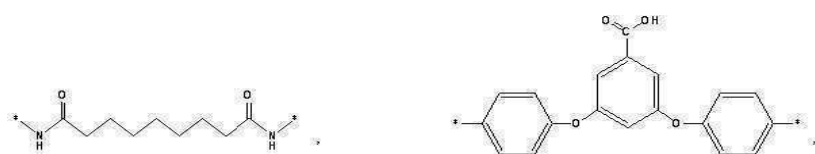
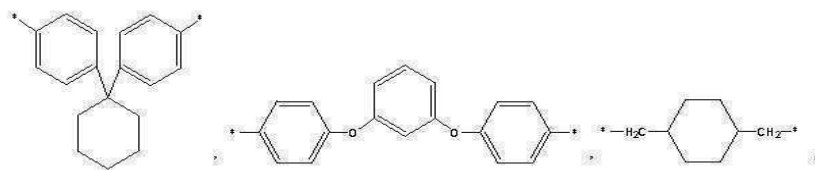
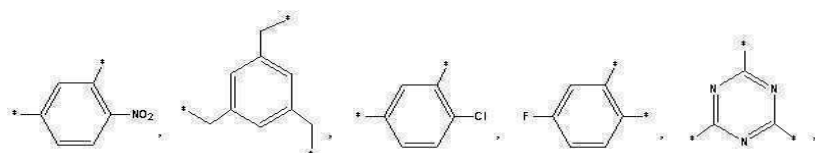
화학식 1



- [0089]
- [0090] 그리고, 상기 R_2 는 아래의 화학구조로 이루어지는 군에서 선택되는 하나일 수 있다.



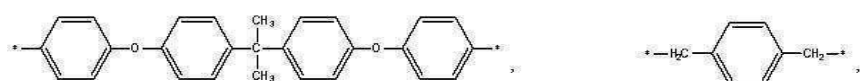
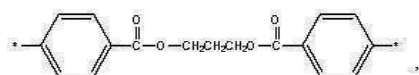
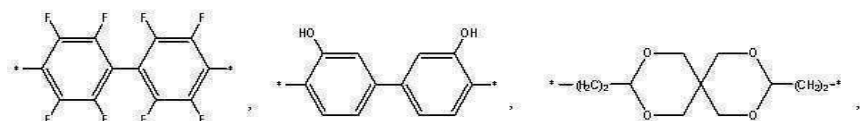
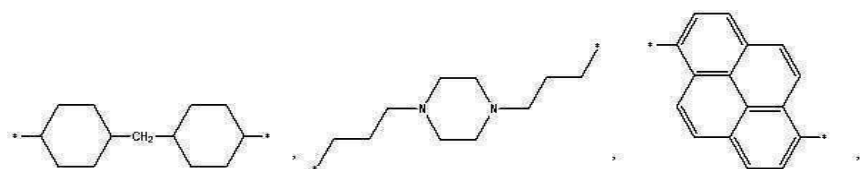
[0091]



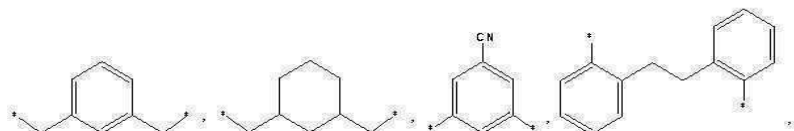
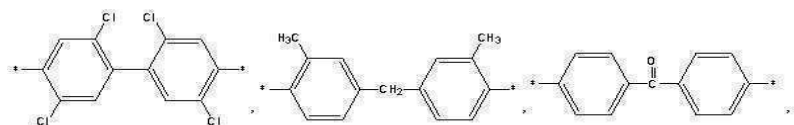
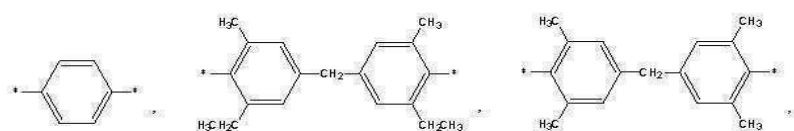
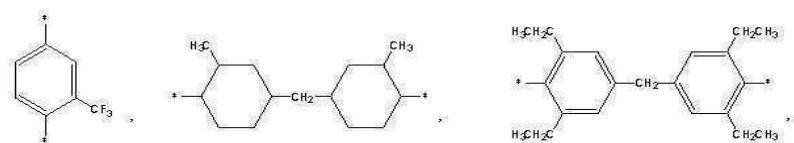
[0092]

[0093]

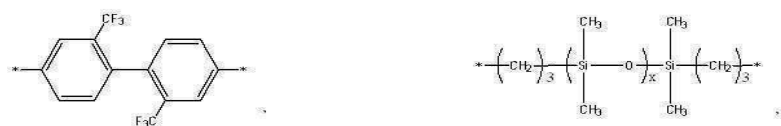
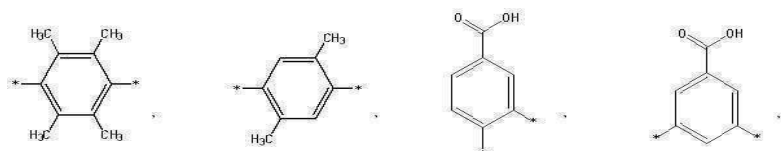
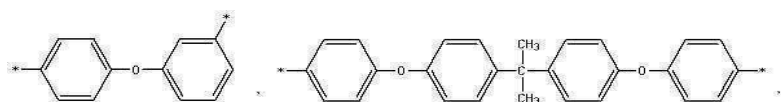
[0094]



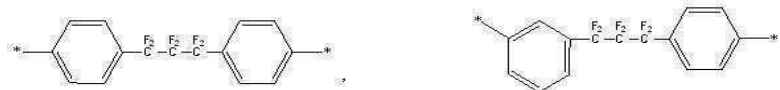
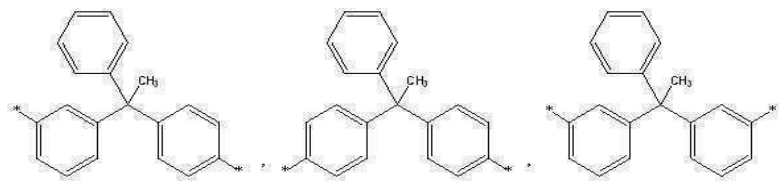
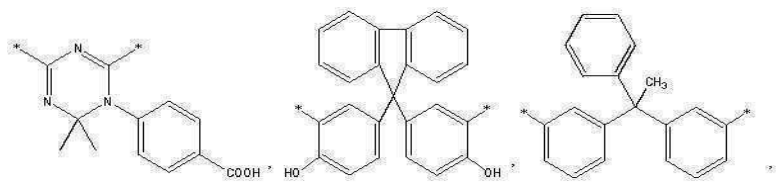
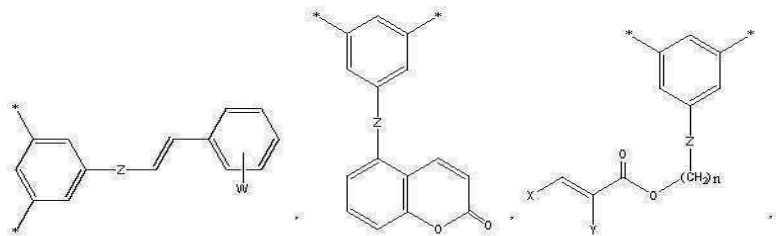
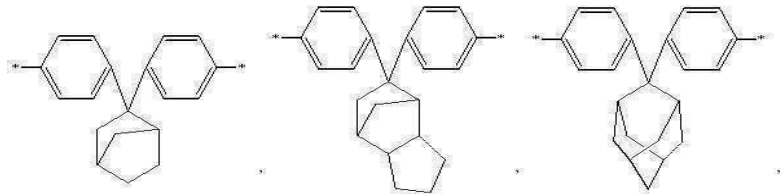
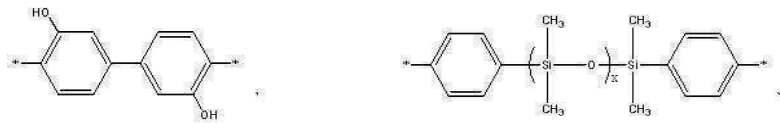
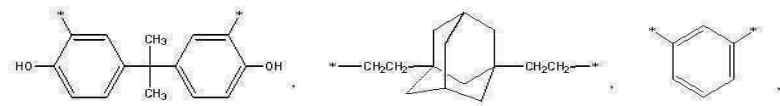
[0095]



[0096]



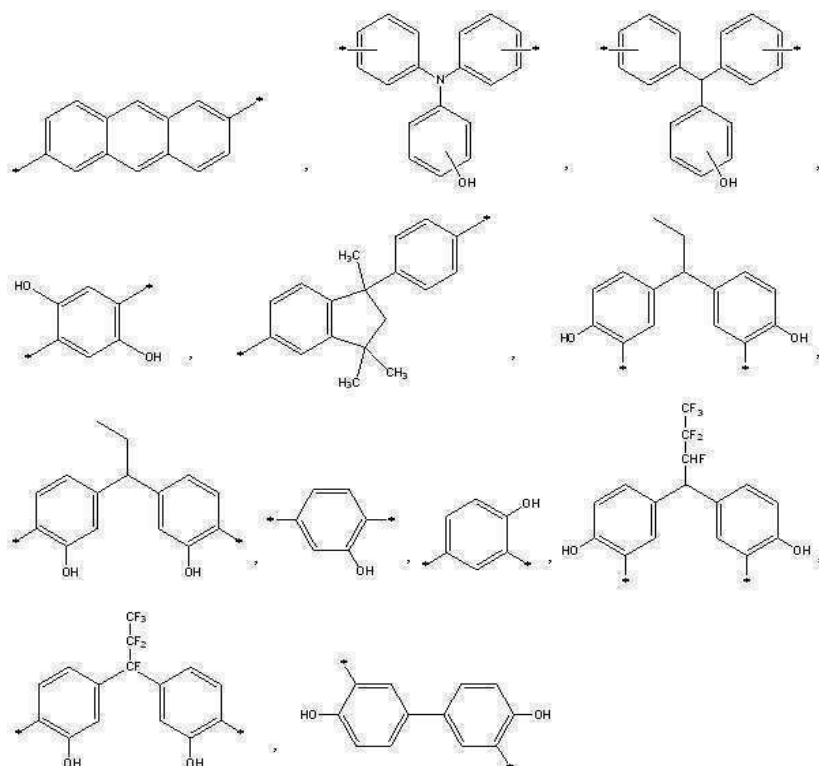
[0097]



[0098]

[0099]

[0100]



[0101]

[0102]

이때, 상기 x 는 $1 \leq x \leq 50$ 을 만족하는 정수이고, 상기 n 은 1 내지 20 범위의 자연수이며, W, X, Y는 각각 탄소수 1 내지 30 사이의 알킬기 또는 아릴기이고, Z는 에스테르기, 아미드기, 이미드기 및 에테르기로 이루어지는 군에서 선택된다.

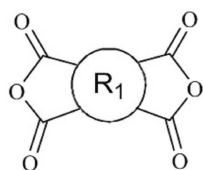
[0104]

그리고, 상기 폴리이미드는 다이안하이드라이드 단량체와 제 2 다이아민 단량체를 용매에 넣고 교반하여 생성된 전방향족(fully aromatic), 부분지방족(partially aliphatic) 또는 전지방족(fully aliphatic) 폴리이미드일 수 있다.

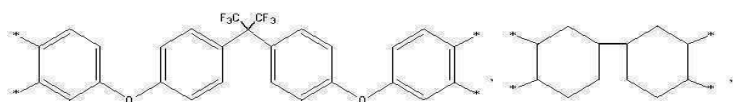
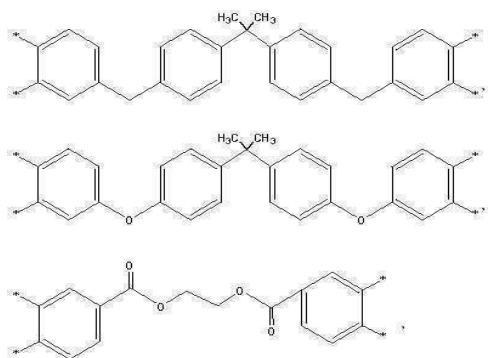
[0105]

이때 상기 다이안아이드라이드는 하기의 화학식 2의 다이안하이드라이드일 수 있다.

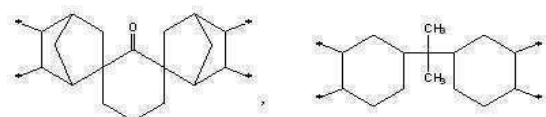
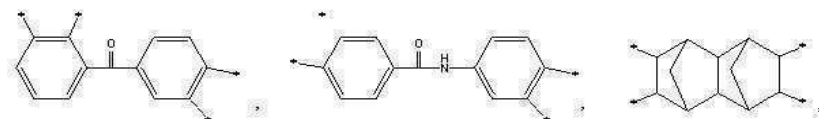
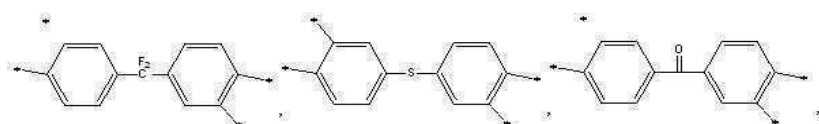
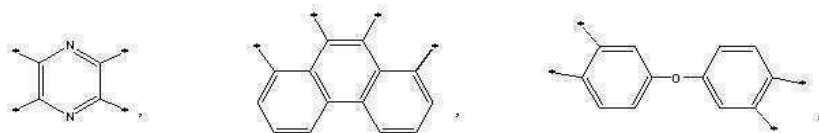
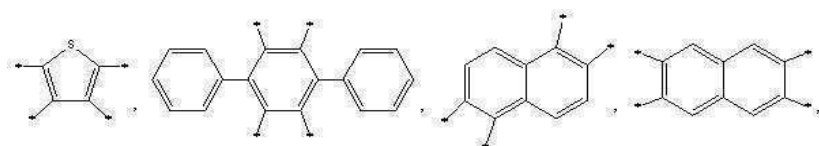
화학식 2



[0106]



$[0110]$

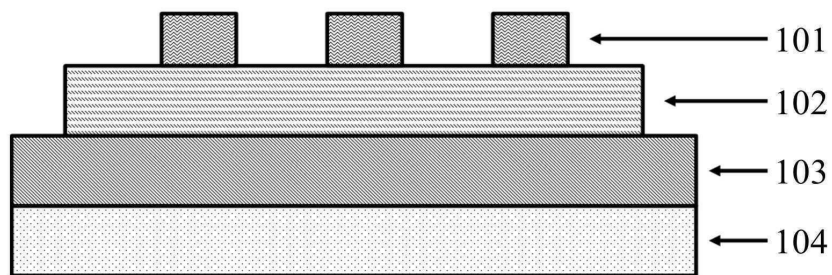
 $[0111]$

[0112] 상기 제 2 다이아민은 상기 화학식 1의 다이아민으로 구성될 수 있음은 상술한 바와 같다.

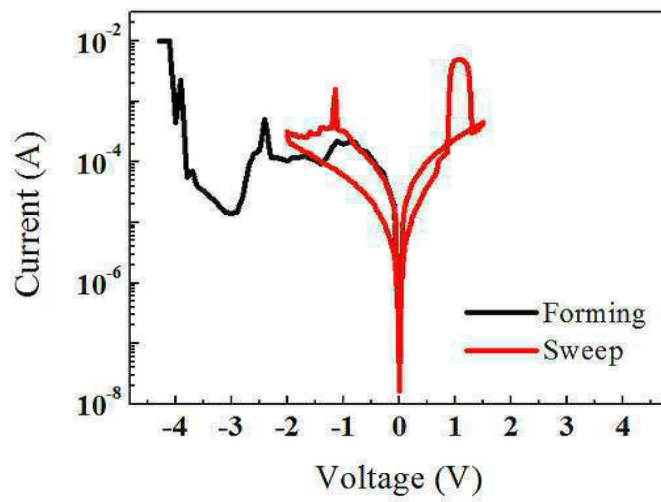
[0114] 이상으로 본 발명에 따른 저항 변화 메모리의 실시예를 실시하였으나 이는 적어도 하나의 실시예로서 설명되는 것이며, 이에 의하여 본 발명의 기술적 사상과 그 구성 및 작용이 제한되지는 아니하는 것으로, 본 발명의 기술적 사상의 범위가 도면 또는 도면을 참조한 설명에 의해 한정/제한되지는 아니하는 것이다. 또한 본 발명에서 제시된 발명의 개념과 실시예가 본 발명의 동일 목적을 수행하기 위하여 다른 구조로 수정하거나 설계하기 위한 기초로써 본 발명이 속하는 기술분야의 통상의 지식을 가진 자에 의해 사용되어질 수 있을 것인데, 본 발명이 속하는 기술분야의 통상의 지식을 가진 자에 의한 수정 또는 변경된 등가 구조는 특허청구범위에서 기술되는 본 발명의 기술적 범위에 구축되는 것으로서, 특허청구범위에서 기술한 발명의 사상이나 범위를 벗어나지 않는 한도 내에서 다양한 변화, 치환 및 변경이 가능한 것이다.

도면

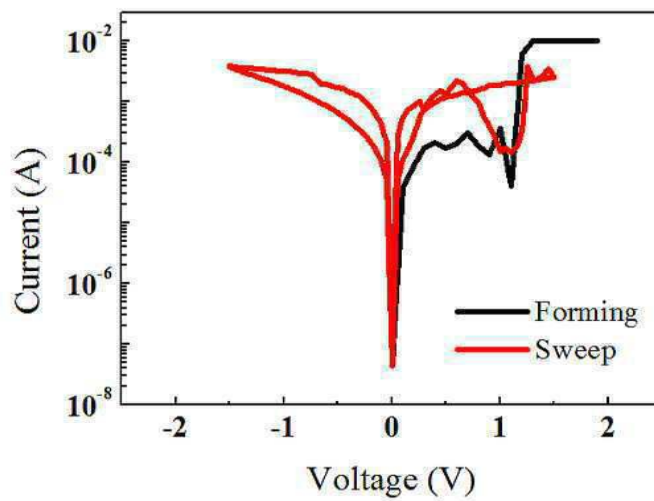
도면1



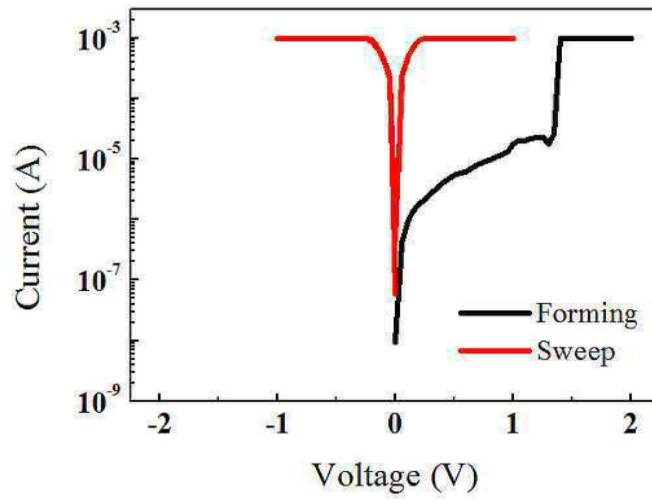
도면2



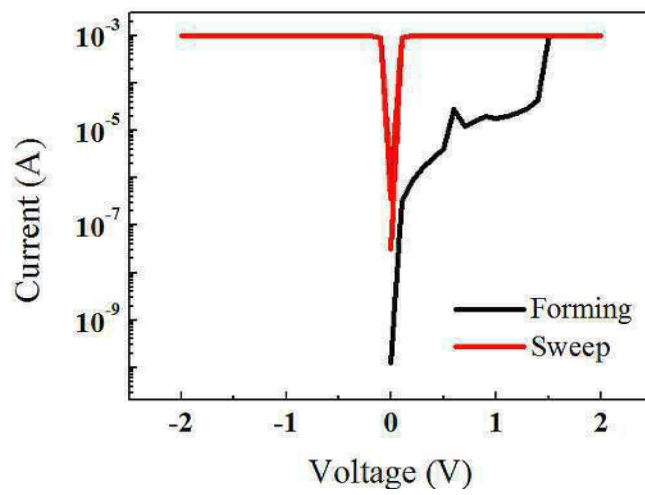
도면3



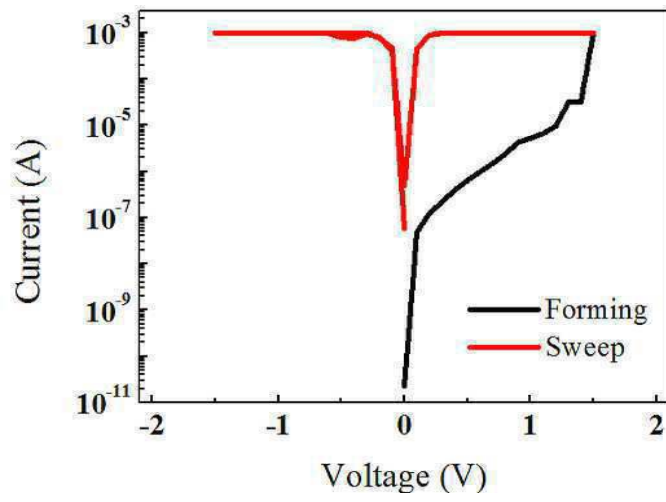
도면4



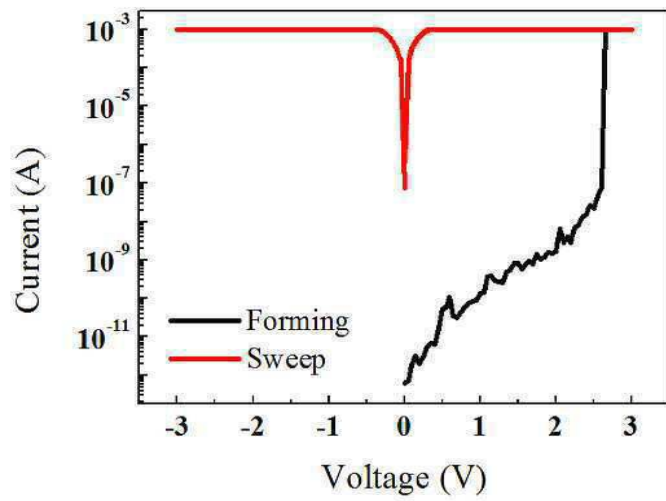
도면5



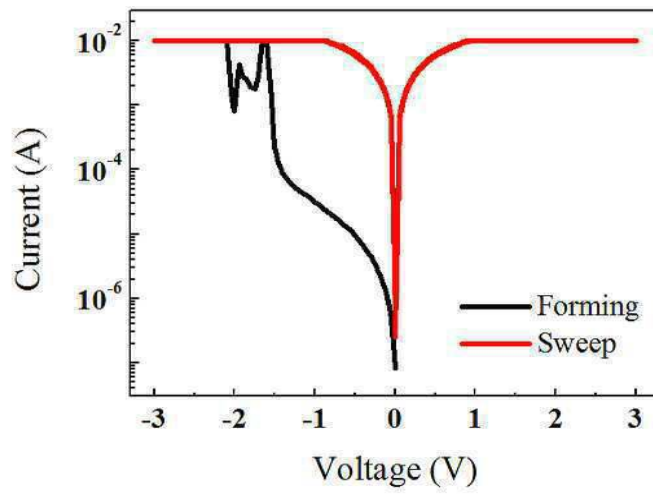
도면6



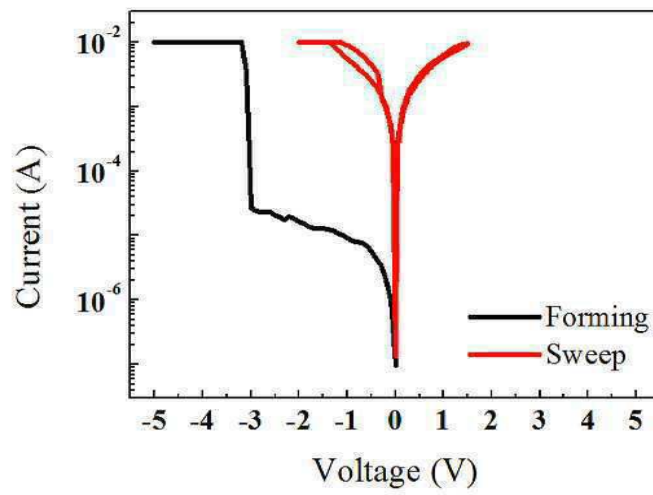
도면7



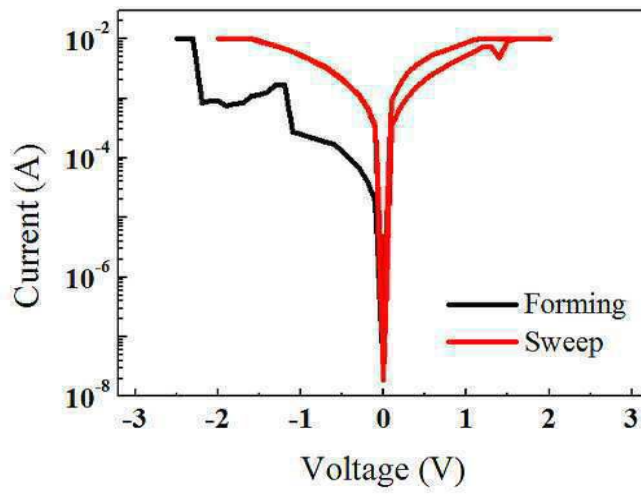
도면8



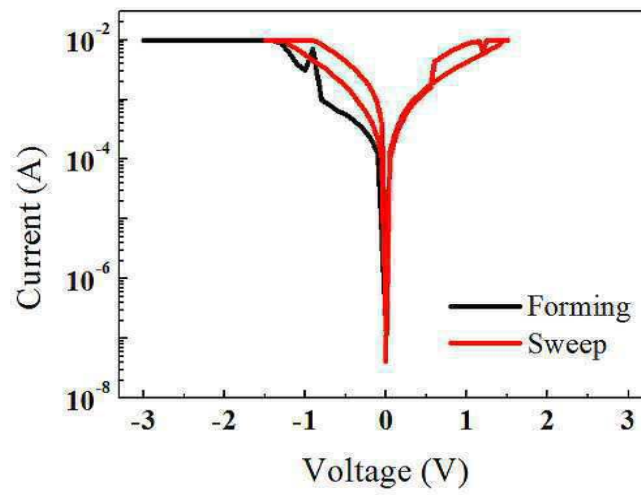
도면9



도면10



도면11



도면12

