



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0030436
(43) 공개일자 2020년03월20일

- (51) 국제특허분류(Int. Cl.)
C25F 3/12 (2006.01) C22C 1/08 (2006.01)
C22C 21/02 (2006.01) C22F 1/043 (2006.01)
H01M 10/052 (2010.01) H01M 4/38 (2006.01)
- (52) CPC특허분류
C25F 3/12 (2013.01)
C22C 1/08 (2013.01)
- (21) 출원번호 10-2019-0052550
(22) 출원일자 2019년05월03일
심사청구일자 2019년05월03일
- (30) 우선권주장
1020180108979 2018년09월12일 대한민국(KR)

- (71) 출원인
연세대학교 산학협력단
서울특별시 서대문구 연세로 50 (신촌동, 연세대학교)
- 청주대학교 산학협력단
충청북도 청주시 청원구 대성로 298 (내덕동)
- (72) 발명자
김도향
서울특별시 서초구 방배로5길 33, 1001호
- 공경호
서울특별시 서대문구 연희로10가길 51-12 청호하인즈 305호
- 현재익
서울특별시 서대문구 연희로10길 83, 201호
- (74) 대리인
김권석

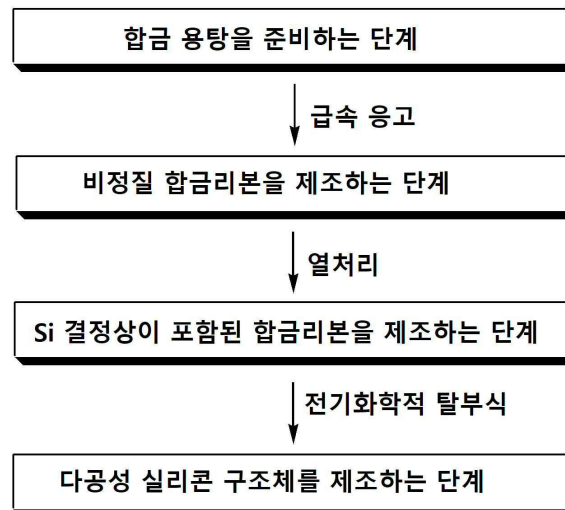
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 다공성 실리콘 구조체, 이를 포함하는 2차전지용 음극 활물질 및 이의 제조방법

(57) 요약

본 발명은 이차 전지 기술에 관한 것으로서, 더욱 상세하게는 음극 활물질로 유용한 다공성 실리콘 구조체의 제조 방법에 관한 것이다. 본 발명의 제조 방법에 의해 공극 크기 및 공극률의 제어된 다공성 실리콘 구조체는 종래의 실리콘계 음극 활물질에서 지적된 리튬 이온 삽입 시 부피팽창에 의한 충방전 특성 및 내구성 문제를 해결할 수 있다.

대표도 - 도1



(52) CPC특허분류

C22C 21/02 (2013.01)

C22F 1/043 (2013.01)

H01M 10/052 (2013.01)

H01M 4/386 (2013.01)

C22C 2200/02 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 2016R1A2B2013838

부처명 과학기술정보통신부

연구관리전문기관 한국연구재단

연구사업명 중견연구자지원사업

연구과제명 비정질 합금의 탈성분 부식법에 의한 나노 다공성 복합체

제조(3/4)(2016.06.01.~2019.05.31.)

기 여 율 1/2

주관기관 연세대학교 산학협력단

연구기간 2018.04.01 ~ 2019.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호 2016R1A2B2013838

부처명 과학기술정보통신부

연구관리전문기관 한국연구재단

연구사업명 중견연구자지원사업

연구과제명 비정질 합금의 탈성분 부식법에 의한 나노 다공성 복합체

제조(2/3)(2016.06.01.~2019.05.31.)

기 여 율 1/2

주관기관 연세대학교 산학협력단

연구기간 2017.06.01 ~ 2018.03.31

명세서

청구범위

청구항 1

비정질 합금의 용탕을 준비하는 단계;

상기 용탕을 급속 응고법으로 응고시켜 비정질 합금 리본을 제조하는 단계;

상기 비정질 합금리본을 실리콘 결정상이 형성되는 온도범위에서 열처리하여, Si 결정상이 포함된 합금리본을 제조하는 단계; 및

상기 실리콘 결정상이 포함된 합금리본을 전기화학적 탈부식에 의해 실리콘 결정 상을 제외한 다른 금속 원소의 상을 선택적으로 제거하여 다공성 실리콘 구조체를 제조하는 단계를 포함하는 다공성 실리콘 구조체의 제조 방법.

청구항 2

제 1 항에 있어서,

상기 비정질 합금의 조성물은 일반식 $(\text{Si}_x\text{Al}_y\text{Fe}_{1-x-y})_{100-a}\text{A}_a$ 로 표시되고,

상기 일반식에서 x , y , a 는 원자량%로서, $0.45 \leq x \leq 0.65$, $0.2 \leq y \leq 0.35$ 그리고 $0 \leq a \leq 10$ 범위를 가지며,

A는 니켈(Ni), 크롬(Cr), 코발트(Co), 구리(Cu), 티타늄(Ti), 지르코늄(Zr) 및 갈륨(Ga) 중 선택된 1종 이상의 원소를 포함하는 다공성 실리콘 구조체의 제조 방법.

청구항 3

제 1 항에 있어서,

상기 비정질 합금의 조성물은 일반식 $\text{Al}_x\text{Si}_y\text{M}_{100-x-y}$ 로 표시되고,

상기 일반식에서 x 와 y 는 원자량%로서, $50 \leq x \leq 80$ 그리고 $10 \leq y \leq 30$ 범위를 가지며,

M은 니켈(Ni), 크롬(Cr), 코발트(Co) 및 철(Fe) 중 선택된 1종 이상의 원소를 포함하는 다공성 실리콘 구조체의 제조 방법.

청구항 4

제 1 항에 있어서,

상기 비정질 합금의 조성물은 일반식 $\text{Ti}_x\text{M}_y\text{Si}_{100-x-y}$ 로 표시되고,

상기 일반식에서 x 와 y 는 원자량%로서, $45 \leq x \leq 90$ 그리고 $0 \leq y \leq 45$ 범위를 가지며,

M은 나이오븀(Nb), 바나듐(V) 및 탄탈륨(Ta) 중 선택된 1종 이상의 원소를 포함하는 다공성 실리콘 구조체의 제조 방법.

청구항 5

제 1 항에 있어서,

상기 급속 응고법은 멜트스피닝법 (melt spinning method)을 포함하며,

상기 용탕의 냉각속도는 104 K/sec 내지 106 K/sec 범위를 갖는 다공성 실리콘 구조체의 제조 방법.

청구항 6

제 1 항에 있어서,

상기 비정질 합금 리본의 두께가 20 μm 내지 150 μm 인 것을 특징으로 하는 다공성 실리콘 구조체의 제조 방법.

청구항 7

제 1 항에 있어서,

상기 열처리는 150 $^{\circ}\text{C}$ 내지 900 $^{\circ}\text{C}$ 온도로 수 분 내지 수십 시간 동안 수행하는 것을 특징으로 하는 다공성 실리콘 구조체의 제조 방법.

청구항 8

제 1 항에 있어서,

상기 전기화학적 탈부식은 산성 용액에 합금 리본을 침지하는 공정으로 이루어지며, 상기 산성 용액의 농도 및 침지 시간을 조절하여 합금 리본의 표면 및 내부 공극률을 제어하는 것을 특징으로 하는 다공성 실리콘 구조체의 제조 방법.

청구항 9

제 1 항에 있어서,

상기 합금리본 내의 상기 실리콘 결정상의 분율은 열처리 온도 및 시간 그리고 상기 비정질 합금 내 실리콘 함유량에 의해 조절되는 다공성 실리콘 구조체의 제조 방법.

청구항 10

제 8 항에 있어서,

상기 합금리본 내의 상기 실리콘 결정상의 분율은 10 % 내지 65 % 범위를 갖는 다공성 실리콘 구조체의 제조 방법.

청구항 11

실리콘 결정상이 포함된 비정질 합금으로부터, 상기 실리콘 결정 상을 제외한 다른 금속 원소의 상을 선택적으로 제거된 다공성 실리콘 구조체.

청구항 12

제 11 항에 있어서,

상기 비정질 합금의 조성물은 제 1 일반식 $(\text{Si}_x\text{Al}_y\text{Fe}_{1-x-y})_{100-a}\text{A}_a$ 로 표시되며, 상기 제 1 일반식에서 x , y , a 는 원자량%로서, $0.45 \leq x \leq 0.65$, $0.2 \leq y \leq 0.35$ 그리고 $0 \leq a \leq 10$ 범위를 가지며, A는 니켈(Ni), 크롬(Cr), 코발트(Co), 구리(Cu), 티타늄(Ti), 지르코늄(Zr) 및 갈륨(Ga) 중 선택된 1종 이상의 원소를 포함하거나,

상기 비정질 합금의 조성물은 제 2 일반식 $\text{Al}_x\text{Si}_y\text{M}_{100-x-y}$ 로 표시되며, 상기 제 2 일반식에서 x 와 y 는 원자량%로서, $50 \leq x \leq 80$ 그리고 $10 \leq y \leq 30$ 범위를 가지며, M은 니켈(Ni), 크롬(Cr), 코발트(Co) 및 철(Fe) 중 선택된 1종 이상의 원소를 포함하거나,

상기 비정질 합금의 조성물은 제 3 일반식 $\text{Ti}_x\text{M}_y\text{Si}_{100-x-y}$ 로 표시되며, 상기 제 3 일반식에서 x 와 y 는 원자량%로서, $45 \leq x \leq 90$ 그리고 $0 \leq y \leq 45$ 범위를 가지며, M은 나이오븀(Nb), 바나듐(V) 및 탄탈륨(Ta) 중 선택된 1종 이상의 원소를 포함하는 다공성 실리콘 구조체.

청구항 13

제 10 항에 있어서,

상기 다공성 실리콘 구조체는 10 nm 내지 300 nm 크기의 공극을 갖는 다공성 실리콘 구조체.

청구항 14

제 10 항에 있어서,

상기 다공성 실리콘 구조체의 공극률은 0.3 cc/g 내지 1.0 cc/g 범위를 갖는 다공성 실리콘 구조체.

청구항 15

제 10 항에 기재된 다공성 실리콘 구조체를 포함하는 이차 전지용 음극 활물질.

발명의 설명

기술 분야

[0001] 본 발명은 이차 전지 기술에 관한 것으로서, 더욱 상세하게는 리튬 이차전지의 음극 활물질로 유용한 다공성 실리콘 구조체의 제조 방법에 관한 것이다.

배경 기술

[0003] 최근 스마트폰, 노트북, 전기자동차 등의 장치들이 개발됨에 따라 에너지원으로 사용되는 리튬 이차전지의 수요가 증가하고 있다. 리튬 이차전지는 높은 에너지 밀도 및 긴 사이클 수명을 가지고 있어 널리 상용화되어 있다.

[0004] 이러한 리튬 이차전지의 음극 재료로는 실리콘, 흑연, $\text{Li}_4\text{Ti}_5\text{O}_{12}$ (LTO) 같은 물질들이 사용되고 있다. 이 중에서도 실리콘계 음극의 경우 질량당 용량이 약 4200 mAh/g인 고용량 음극 재료로서 많은 각광을 받고 있는데, 실리콘계 음극의 이온 용량은 흑연 음극의 질량당 용량 (372 mAh/g)보다 약 11배, LTO 음극의 질량당 용량 (175 mAh/g)보다 약 24배 큰 용량을 갖는다.

[0005] 그럼에도 불구하고, 실리콘계 음극 활물질은 리튬 이온의 삽입 시에, 즉, 전지의 충전 시에 부피가 3배 이상 팽창하므로, 충방전시에 전지용량이 계속해서 감소하고 안정성 측면에도 문제점이 있어 상용화하는데 많은 어려움이 있다.

[0006] 이러한 실리콘계 음극 활물질의 부피팽창에 의한 충방전 사이클 특성 저하를 방지하기 위한 방법으로서, 기계적인 합금법을 사용하여 SiM (이때, M은 Ni, Co, B, Cr, Cu, Fe, Mn, Ti 및 Y로부터 선택됨)로 표시되는 실리콘 합금을 비정질화 시키는 기술과 실리콘 웨이퍼의 에칭을 통하여 실리콘 웨이퍼의 표면에 공극을 형성시켜 다공성 실리콘을 제조하는 기술에 대한 연구가 많이 진행되고 있다.

[0007] 그러나, 다공성 실리콘계 음극 활물질을 제조하는 종래 방법에 의하면 공극의 크기 및 분포를 균일하게 유지하거나 표면 및 내부의 공극률을 조절하는 것이 용이하지 않아, 이차전지의 용량 및 사이클 수명 특성을 만족시키는데 한계가 있다.

선행기술문헌

특허문헌

[0009] (특허문헌 0001) 한국등록특허 10-1588954호

발명의 내용

해결하려는 과제

[0010] 본 발명이 해결하고자 하는 기술적 과제는, 실리콘 (Si)을 포함하는 합금 원료의 조성 및 실리콘 (Si) 결정화를 위한 열처리 조건의 조절 및 전기화학적 탈부식에 의한 선택적 상 제거를 통하여, 공극 크기 및 공극률이 제어된 다공성 실리콘 구조체의 제조 방법을 제공하는 것이다.

[0011] 또한, 본 발명이 해결하고자 하는 다른 기술적 과제는, 전술한 제조 방법을 통해 제조된 다공성 실리콘 구조체

를 음극 활물질로 포함하고 있음으로써, 충방전에 따른 부피 변화를 완화하여 에너지 밀도가 높으면서도 장수명을 갖게 되는 리튬 이차전지를 제공하는 것이다.

과제의 해결 수단

- [0013] 본 발명의 일 실시예에 따르면, 비정질 합금의 용탕을 준비하는 단계; 상기 용탕을 급속 응고법으로 응고시켜 비정질 합금 리본을 제조하는 단계; 상기 비정질 합금리본을 Si 결정상이 형성되는 온도범위에서 열처리하여, Si 결정상이 포함된 합금리본을 제조하는 단계; 및 상기 Si 결정상이 포함된 합금리본을 전기화학적 탈부식에 의해 실리콘 결정 상을 제외한 다른 금속 원소의 상을 선택적으로 제거하여 다공성 실리콘 구조체를 제조하는 단계를 포함하는 다공성 실리콘 구조체의 제조 방법이 제공될 수 있다.
- [0014] 일 실시 예에서, 상기 비정질 합금의 조성물은 제 1 일반식 $(\text{Si}_x\text{Al}_y\text{Fe}_{1-x-y})_{100-a}\text{A}_a$ 로 표시되며, 상기 제 1 일반식에서 x , y , a 는 원자량%로서, $0.45 \leq x \leq 0.65$, $0.2 \leq y \leq 0.35$ 그리고 $0 \leq a \leq 10$ 범위를 가지며, A는 니켈(Ni), 크롬(Cr), 코발트(Co), 구리(Cu), 티타늄(Ti), 지르코늄(Zr) 및 갈륨(Ga) 중 선택된 1종 이상의 원소를 포함하거나, 상기 비정질 합금의 조성물은 제 2 일반식 $\text{Al}_x\text{Si}_y\text{M}_{100-x-y}$ 로 표시되며, 상기 제 2 일반식에서 x 와 y 는 원자량%로서, $50 \leq x \leq 80$ 그리고 $10 \leq y \leq 30$ 범위를 가지며, M은 니켈(Ni), 크롬(Cr), 코발트(Co) 및 철(Fe) 중 선택된 1종 이상의 원소를 포함하거나, 상기 비정질 합금의 조성물은 제 3 일반식 $\text{Ti}_x\text{M}_y\text{Si}_{100-x-y}$ 로 표시되며, 상기 제 3 일반식에서 x 와 y 는 원자량%로서, $45 \leq x \leq 90$ 그리고 $0 \leq y \leq 45$ 범위를 가지며, M은 나이오븀(Nb), 바나듐(V) 및 탄탈륨(Ta) 중 선택된 1종 이상의 원소를 포함할 수 있다.
- [0015] 일 실시 예에서, 상기 급속 응고법은 멜트스피닝법 (melt spinning method)을 포함하며, 상기 용탕의 냉각속도는 104 K/sec 내지 106 K/sec 범위를 가질 수 있다.
- [0016] 일 실시 예에서, 상기 비정질 합금 리본의 두께가 20 μm 내지 150 μm 일 수 있다.
- [0017] 일 실시 예에서, 상기 열처리는 150 $^{\circ}\text{C}$ 내지 900 $^{\circ}\text{C}$ 온도로 수 분 내지 수십 시간 동안 수행할 수 있다.
- [0018] 일 실시 예에서, 상기 전기화학적 탈부식은 산성 용액에 합금 리본을 침지하는 공정으로 이루어지며, 상기 산성 용액의 농도 및 침지 시간을 조절하여 합금 리본의 표면 및 내부 공극률을 제어할 수 있다.
- [0019] 일 실시 예에서, 상기 합금리본 내의 상기 Si 결정상의 분율은 열처리 온도 및 시간 그리고 상기 비정질 합금 내 실리콘 함유량에 의해 조절될 수 있다.
- [0020] 일 실시 예에서, 상기 합금리본 내의 상기 Si 결정상의 분율은 10 % 내지 65 % 범위를 가질 수 있다.
- [0021] 본 발명의 다른 실시예에 따르면, 실리콘 결정상이 포함된 합금 리본으로부터, 상기 실리콘 결정 상을 제외한 다른 금속 원소의 상을 선택적으로 제거된 다공성 실리콘 구조체가 제공될 수 있다. 상기 다공성 실리콘 구조체는 10 nm 내지 300 nm 크기의 공극을 가질 수 있다. 상기 다공성 실리콘 구조체의 공극률은 0.3 cc/g 내지 1.0 cc/g 범위를 가질 수 있다.
- [0022] 본 발명의 또 다른 실시예에 따르면, 전술한 다공성 실리콘 구조체를 포함하는 이차 전지용 음극 활물질이 제공될 수 있다.

발명의 효과

- [0024] 본 발명에 따른 다공성 실리콘 구조체의 제조 방법에 의하면, 실리콘 (Si)을 포함하는 합금 원료 조성물과 실리콘 (Si) 결정화를 위한 열처리 조건의 조절 및 전기화학적 탈부식에 의한 선택적 상 제거를 통하여, 제조된 다공성 실리콘 구조체의 공극 크기 및 공극률을 효율적으로 제어할 수 있다.
- [0025] 구체적으로, 합금 원료 중에 포함되는 실리콘 (Si)의 함량을 15 ~ 25 at% 범위로 조절함으로써 실리콘 (Si) 결정상의 분율과 실리콘 결정상의 크기 조절이 가능할 뿐만 아니라 실리콘 구조체의 공극 크기 및 공극률을 제어할 수 있다. 또한, 실리콘 상 이외의 다른 금속원소의 상을 선택적으로 제거하기 위한 방법으로서 산성 용액에 침지시키는 간편한 전기화학적 탈부식 공정을 적용함으로써 보다 대량 생산이 용이할 수 있다.
- [0026] 또한, 본 발명의 제조 방법에 의하면 다공성 실리콘 구조체의 공극 크기 및 공극률의 조절이 용이하고, 이를 통

해 기존 실리콘계 음극 활물질에서 지적된 리튬 이온 삽입 시 부피팽창에 의한 충방전 특성 및 내구성의 문제를 해결할 수 있다.

[0027] 따라서 본 발명의 제조 방법으로부터 제조된 다공성 실리콘 구조체는 고효율 및 고출력을 가지면서도 장수명을 갖는 리튬 이차전지용 음극 활물질로 유용할 수 있다.

도면의 간단한 설명

[0029] 도 1은 본 발명의 실시예에 따른 다공성 실리콘 구조체의 제조 방법을 나타내는 순서도이다.

도 2는 본 발명의 실시예에 따른 비정질 합금리본 제조에 이용될 수 있는 멜트스피닝 장치의 구조를 설명하기 위한 개략도이다.

도 3은 본 발명의 실시예에 따른 멜트스피닝 장치를 이용하여 제조된 비정질 합금리본의 단면을 보여주는 사진이다.

도 4는 본 발명의 실시예에 따른 전기화학적 탈부식 공정을 개략적으로 보여주는 모식도이다.

도 5a 및 도 5b는 본 발명의 실시예에 따른 다공성 실리콘 구조체에 대한 주사전자현미경(Scanning Electron Microscope SEM) 사진이다.

도 6a 및 도 6b는 본 발명의 실시예에 따른 다공성 실리콘 구조체에 대한 투과 전자 현미경(transmission electron microscopy, TEM) 사진이다.

도 7(a) 내지 도 7(c)은 본 발명의 실시예에 따른 다공성 실리콘 구조체에 대한 X-선 회절 분석 결과이다.

발명을 실시하기 위한 구체적인 내용

[0030] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다.

[0031] 본 발명의 실시예들은 당해 기술 분야에서 통상의 지식을 가진 자에게 본 발명을 더욱 완전하게 설명하기 위하여 제공되는 것이며, 하기 실시예는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 하기 실시예에 한정되는 것은 아니다. 오히려, 이들 실시예는 본 개시를 더욱 충실하고 완전하게 하고, 당업자에게 본 발명의 사상을 완전하게 전달하기 위하여 제공되는 것이다.

[0032] 또한, 이하의 도면에서 각 층의 두께나 크기는 설명의 편의 및 명확성을 위하여 과장된 것이며, 도면상에서 동일 부호는 동일한 요소를 지칭한다. 본 명세서에서 사용된 바와 같이, 용어 "및/또는"은 해당 열거된 항목 중 어느 하나 및 하나 이상의 모든 조합을 포함한다.

[0033] 본 명세서에서 사용된 용어는 특정 실시예를 설명하기 위하여 사용되며, 본 발명을 제한하기 위한 것이 아니다. 본 명세서에서 사용된 바와 같이, 단수 형태는 문맥상 다른 경우를 분명히 지적하는 것이 아니라면, 복수의 형태를 포함할 수 있다. 또한, 본 명세서에서 사용되는 경우 "포함한다 (comprise)" 및/또는 "포함하는 (comprising)"은 언급한 형상들, 숫자, 단계, 동작, 부재, 요소 및/또는 이들 그룹의 존재를 특정하는 것이며, 하나 이상의 다른 형상, 숫자, 동작, 부재, 요소 및/또는 그룹들의 존재 또는 부가를 배제하는 것이 아니다.

[0034] 도 1은 본 발명의 일 실시예에 따른 다공성 실리콘 구조체의 제조 방법을 나타내는 순서도이다.

[0035] 도 1를 참조하면, 다공성 실리콘 구조체의 제조 방법은 1) 합금 원료를 용융시켜 합금 용탕을 준비하는 단계; 2) 상기 용탕을 급속 응고법으로 응고시켜 비정질 합금리본을 형성하는 단계; 3) 비정질 합금리본을 열처리하여 Si 결정상이 포함된 합금리본을 제조하는 단계; 및 4) Si 결정상이 포함된 합금리본을 전기화학적 탈부식에 의해 공극 크기 및 공극율이 제어된 다공성 실리콘 구조체를 제조하는 단계; 를 포함할 수 있다.

[0036] 먼저, 합금 원료를 용융시켜 합금 용탕을 준비할 수 있다. 상기 합금 원료는 비정질 합금을 형성할 수 있는 적어도 3원의 금속 원소가 포함될 수 있으며, 구체적으로 비정질 합금은 하기 제 1 일반식, 제 2 일반식 및 제 3 일반식 중 하나로 표시될 수 있다. 제 1 일반식은 $(\text{Si}_x\text{Al}_y\text{Fe}_{1-x-y})_{100-a}\text{A}_a$ 로 정의되고, 상기 제 1 일반식에서 x , y , a 는 원자량%로서, $0.45 \leq x \leq 0.65$, $0.2 \leq y \leq 0.35$ 그리고 $0 \leq a \leq 10$ 범위를 가지며, A는 니켈(Ni), 크롬(Cr), 코발트(Co), 구리(Cu), 티타늄(Ti), 지르코늄(Zr) 및 갈륨(Ga) 중 선택된 1종 이상의 원소를 포함할 수 있다. 제2 일반식은 $\text{Al}_x\text{Si}_y\text{M}_{100-x-y}$ 로 정의되고, 상기 제 2 일반식에서 x 와 y 는 원자량%로서, $50 \leq x \leq 80$ 그리고 $10 \leq y \leq$

30 범위를 가지며, M은 니켈(Ni), 크롬(Cr), 코발트(Co) 및 철(Fe) 중 선택된 1종 이상의 원소를 포함할 수 있다. 상기 제 3 일반식은 $Ti_xM_ySi_{100-x-y}$ 로 정의되고, 상기 제 3 일반식에서 x와 y는 원자량%로서, $45 \leq x \leq 90$ 그리고 $0 \leq y \leq 45$ 범위를 가지며, M은 나이오븀(Nb), 바나듐(V) 및 탄탈륨(Ta) 중 선택된 1종 이상의 원소를 포함할 수 있다. 그러나, 본원 발명은 비정질 합금으로서, 이들에 제한되지 않는다.

[0037] 바람직하게, 상기 합금 원료는 알루미늄(Al), 실리콘(Si) 및 니켈(Ni)가 포함된 3원계 합금 원료이거나, 알루미늄(Al), 실리콘(Si) 및 코발트(Co)가 포함된 3원계 합금 원료일 수 있다. 그러나, 본원 발명은 비정질 합금으로서, 이들에 제한되지 않는다.

[0038] 일 실시예에서, 상기 합금 원료는 50 ~ 75 at%의 Al, 15 ~ 25 at%의 Si, 및 10 ~ 25 at%의 Ni 또는 Co 조성비를 가질 수 있다. 또한, 다공성 실리콘 구조체의 공극의 크기 및 분포를 균일하게 유지하기 위하여 준비된 합금 원료는 밀링과 같은 기계적 밀링 공정을 추가로 수행할 수도 있다.

[0039] 상기 비정질 합금리본의 형성 단계는 후술할 도 2의 멜트스피닝법 (melt spinning method)에 의해 형성될 수 있으나, 본 발명은 멜트스피닝법 (melt spinning method)에 제한되지 않는다.

[0040] 도 3은 비정질 합금리본의 단면을 보여주는 사진이다. 도 3을 참조하면, 멜트스피닝 장치를 이용하여 제조된 비정질 합금리본의 두께는 20 μ m 내지 150 μ m 범위를 가질 수 있다.

[0041] 이후, 열처리를 통해 상기 비정질 합금리본 내에 실리콘 (Si)의 결정화를 유도할 수 있으며, Si 결정상을 갖는 합금리본이 형성될 수 있다. 상기 열처리 온도는 실리콘 (Si)의 결정화 온도로서 열처리 온도 및 시간 조절, 합금 내의 Si 함유량에 의해 Si 결정상의 분율이 제어될 수 있다. 본 발명의 일 실시예에 의하면, 상기 열처리는 150 $^{\circ}$ C 내지 900 $^{\circ}$ C 온도로 수 분 내지 수십 시간 동안 수행할 수 있다. 상기 열처리 온도 및 시간이 증가할수록 합금 내 조직은 더욱 조대해지고 Si 결정상의 분율이 증가하는 경향이 나타날 수 있다. 합금의 조직이 조대해지면 제조되는 다공성 실리콘 구조체의 공극 크기는 보다 증가될 수 있다. 상기 열처리된 합금리본은 실리콘 (Si) 상의 분율이 10 % 내지 65 % 범위로 조절될 수 있다.

[0042] 다음은, Si 결정화된 합금리본으로부터 Si 결정상을 제외한 다른 금속 원소의 상을 선택적으로 제거함으로써 다공성 실리콘 구조체가 형성될 수 있다. 상기선택적 제거는 합금리본을 구성하는 금속 중 Si 상을 제외한 다른 금속원소의 상을 선택적으로 제거하고, 제거된 부분이 공극으로 형성될 수 있다. 상기 다공성 실리콘 구조체는 표면 및 내부에는 나노 스케일의 공극이 균일하게 분포되며, 상기 공극의 크기는 10 nm 내지 300 nm이고, 공극률은 0.3 cc/g 내지 1.0 cc/g 범위일 수 있다. 본 발명에서는 합금리본 내에 공극 형성을 위하여 전기화학적 탈부식을 선택하였는 바, 전기화학적 탈부식은 Al, Si 및 Ni 또는 Co가 포함된 합금으로부터 Si 상을 제외한 다른 금속원소의 상을 선택적으로 제거하는데 유용하다. 상기 전기화학적 탈부식에 대한 설명은 하기 도 4를 참조한다.

[0043] 전술한 바와 같이, 본원 발명은 Si 결정화를 통한 선택적 상 부식을 이용하여 종래의 비정질 합금의 탈 성분 부식을 통한 다공성 금속 제조에 대한 한계를 극복하고, 공극률을 조절할 수 있는 다공성 실리콘 구조체의 제조 방법을 제공함으로써, 리튬 이차전지 실리콘 음극의 부피 팽창에 의한 충방전 문제점 및 안정성 문제점을 해결할 수 있다.

[0045] 도 2는 비정질 합금리본 제조에 이용될 수 있는 멜트스피닝 장치의 구조를 설명하기 위한 개략도이다.

[0046] 도 2를 참조하면, 멜트스피닝 장치 (10)는 합금 용탕이 용융 상태를 유지하도록 하는 히터 (11)가 구비된 전기로 (Furnace, 12)와, 합금 용탕을 압출하기 위해 전기로 (12)의 상부에 배치된 피스톤 (13)과, 전기로 (12)로부터 합금 용탕을 유출시키기 위해 전기로 (12)의 하부에 마련된 세라믹 노즐 (14)과, 세라믹 노즐 (14)을 통해 유출되는 합금 용탕을 급속 응고하여 리본으로 만들기 위해 세라믹 노즐 (14) 아래쪽에 마련된 구리 소재의 회전휠 (15)을 포함할 수 있다.

[0047] 세라믹 노즐 (14) 아래쪽에는 고속으로 회전하는 구리 소재의 회전휠 (15)이 구비되어 있으며, 이로써 전기로 (12)로부터 배출되는 합금 용탕은 회전휠 (15)에 접촉되어 급속하게 응고될 수 있다. 이때 회전휠 (15)의 회전 속도와 합금 용탕의 냉각속도를 조절함으로써 합금리본 내에 합금 상과 금속원소 상을 나노 스케일로 균일하게 분포시킬 수 있다. 예컨대 회전휠 (15)의 회전 속도는 3,000 rpm 이상의 고속을 유지할 수 있으며, 구체적으로 4,000 rpm 내지 6,000 rpm 범위 내에서 회전 속도를 조절할 수 있다. 또한, 회전휠 (15)에 접촉하는 합금 용탕은 냉각속도 104 K/sec 이상으로 급속 응고시킬 수 있으며, 구체적으로 합금 용탕의 냉각속도는 104 K/sec 내지

106 K/sec 범위 내에서 조절할 수 있다. 상기 냉각속도는 금속회전체의 회전속도를 높여서 증가시킬 수 있으며, 또한 합금 용탕의 온도와 응고 온도차를 증가시켜 조절할 수 있다. 이러한 회전휠 (15)은 싱글롤 또는 트윈롤 형태로 구성할 수 있고, 모터 등과 같은 통상의 구동원을 이용하여 회전시킬 수 있다. 상기한 금속 냉각을 수행하여 제조되는 비정질 합금리본의 두께는 20 μm 내지 150 μm 범위로 조절될 수 있다.

[0049] 도 4는 전기화학적 탈부식 공정을 설명하기 위한 모식도이다. 열처리된 합금리본의 시편을 염산 용액에 침지시켜, 합금 내 Si 상을 제외한 다른 금속원소의 상을 선택적으로 제거될 수 있다. 그러나, 본 발명은 부식 용액으로 염산 용액으로 한정되지 않으며, 비정질 합금의 종류에 따라 산성 용액이 이용될 수 있다.

[0050] 이때, 제거되는 상은 완전히 제거시키는 것도 가능하지만, 공극률 조절을 위하여 일부는 잔류시킬 수도 있다. 구체적으로 상기 전기화학적 탈부식 공정에 사용되는 산성 용액은 염산, 황산, 질산 등의 수용액이 사용될 수 있다. 이러한 산성 용액의 종류 및 농도, 침지 시간, 침지 온도 등의 탈부식 조건을 조절하여 합금 리본의 표면 및 내부 공극률은 제어될 수 있다.

[0052] 도 5a 및 도 5b는 본 발명의 실시예에 따른 다공성 실리콘 구조체에 대한 주사전자현미경(Scanning Electron Microscope SEM) 사진이다. 도 5a는 다공성 실리콘 구조체의 SEM 사진이고, 도 5b는 다공성 실리콘 구조체의 단면을 보여주는 SEM 사진이다.

[0053] 도 5a를 참조하면, 상기 산성 용액의 농도 및 침지 시간을 조절하여 합금 리본을 전기화학적 탈부식 시킴으로써, 합금 리본의 표면 및 내부 공극률이 제어되는 것을 알 수 있다. 또한, 합금 내 Si 상을 제외한 다른 금속 원소의 상을 선택적으로 제거되어 공극이 형성되어 있음을 확인할 수 있다. 도 5b를 참조하면, 합금 리본의 두께가 대략 27 μm 임을 알 수 있다.

[0054] 도 6a 및 도 6b는 본 발명의 실시예에 따른 다공성 실리콘 구조체에 대한 투과 전자 현미경(transmission electron microscopy, TEM) 사진이다. 도 6a는 다공성 실리콘 구조체의 명시 야상(bright field image)이며, 도 6b는 다공성 실리콘 구조체의 고해상 영상(High resolution image)이다. 도 6a 및 도 6b를 참조하면, 합금 내 Si 상을 제외한 다른 금속 원소의 상을 선택적으로 제거됨으로써, 다공성 실리콘 구조체가 형성되는 것을 알 수 있다.

[0055] 도 7a 내지 도 7c는 본 발명의 실시예에 따른 다공성 실리콘 구조체에 대한 X-선 회절 분석 결과이다.

[0056] 도 7a를 참조하면, 비정질 합금의 경우 2 theta 값에 대한 peak 값이 일정하며, 도 7b를 참조하면, Al, Si 및 Al-Ni 결정상을 갖는 합금의 경우, 2 theta 값의 20 내지 50 범위에서 큰 peak 값이 다량 발생하는 것을 알 수 있고, 도 7c를 참조하면, 탈성분 부식(Dealloying)을 다공성 실리콘 구조체의 경우, 2 theta 값의 20, 47, 57에서 peak가 나타나는 것을 알 수 있다.

[0058] 전술한 바와 같이, 본원 발명의 다공성 실리콘 구조체는 표면 및 내부에 나노 스케일의 미세한 공극이 균일하게 분포되어 있고, 이러한 공극이 실리콘 (Si) 결정상과 함께 전체적으로 균일하게 분포되어 있다. 이에, 상기 다공성 실리콘 구조체는 리튬 이차전지용 음극 활물질로 사용되어서는 리튬 충전시에 부피가 팽창하더라도 공극의 용적을 압축하면서 팽창하는 것이 가능하므로 이차전지의 용량 및 사이클 수명을 만족시킬 수 있다.

[0059] 또한, 본 발명은 상기에서 제조된 다공성 실리콘 구조체가 음극 활물질로 포함된 리튬 이차전지를 제공한다. 구체적으로는 음극, 양극, 상기 음극과 양극 사이에 개재된 분리막 및 리튬 염이 용해되어 있는 전해질을 포함하는 리튬 이차전지에 있어서, 상기 음극의 활물질로서 상기한 다공성 실리콘 구조체를 포함하는 리튬 이차전지를 제공할 수 있다.

[0060] 상기 음극은 다공성 실리콘 구조체를 음극 활물질로 사용하여 당 분야에서 통상적으로 사용되는 제조 방법으로 제조할 수 있다. 예를 들면, 본 발명의 일 실시예에 따른 다공성 실리콘 구조체에 바인더 및 용매를 혼합하고, 필요에 따라 도전제와 분산제를 혼합 및 교반하여 슬러리를 제조한 후에 이를 집전체 상부에 도포하고 압축하여 음극을 형성할 수 있다. 상기 바인더는, 비닐리덴플루오라이드-헥사플루오로프로필렌 코폴리머 (PVDF-co-HFP), 폴리비닐리덴플루오라이드 (polyvinylidene fluoride: PVDF), 폴리아크릴로니트릴 (polyacrylonitrile), 폴리메틸메타크릴레이트 (polymethylmethacrylate), 폴리테트라플루오에틸렌 (polytetrafluoroethylene: PTFE), 스티

렌-부타디엔 고무 (styrene-butadiene rubber: SBR), 및 에틸렌-프로필렌디엔 공중합체 (ethylene-propylene-diene copolymer: EPDM)와 같은 폴리머계 재료일 수 있다. 다른 실시예에서, 상기 바인더는 도전성을 갖는 다른 폴리머계 재료, 석유 피치, 콜타르일 수도 있으며, 본 발명이 이들에 한정되는 것은 아니다. 상기 용매로는 N-메틸피롤리돈 (NMP), 아세톤, 물 등을 사용할 수 있다. 상기 도전제는 당해 전지에 화학적 변화를 유발하지 않으면서 도전성을 가진 것이라면 특별히 제한되는 것은 아니다. 예를 들어, 천연 흑연이나 인조 흑연 등의 흑연; 카본블랙, 아세틸렌 블랙, 케첸 블랙, 채널 블랙, 파네스 블랙, 램프 블랙, 서멀 블랙 등의 카본블랙; 탄소 섬유나 금속 섬유 등의 도전성 섬유; 탄소 나노 튜브 등의 도전성 튜브; 플루오로카본, 알루미늄, 니켈 분말 등의 금속 분말; 산화아연, 티탄산 칼륨 등의 도전성 위스커; 이산화티탄 등의 도전성 금속 산화물; 폴리페닐렌 유도체 등의 도전성 소재 등이 사용될 수 있다. 상기 분산제는 수계 분산제 또는 N-메틸-2-피롤리돈 (NMP) 등의 유기 분산제를 사용할 수 있다.

[0061] 상기 양극은 상술한 음극의 제조 방법에서와 동일 또는 유사한 방법으로 제조될 수 있다. 예를 들면, 리튬 망간 산화물, 리튬 코발트 산화물 또는 리튬 이온 포스페이트와 같은 리튬 염으로부터 선택된 양극 활물질에 바인더, 도전제 및 용매를 혼합하여 슬러리를 제조한 후 이를 금속 집전체에 직접 코팅하거나, 별도의 지지체상에 캐스팅하고 이 지지체로부터 박리시킨 양극 활물질 필름을 금속 집전체에 라미네이션하여 양극을 제조할 수 있다.

[0062] 상기 분리막은 당 분야에서 통상적으로 사용되는 분리막으로서 예를 들면, 다공성 고분자 필름, 직포, 부직포, 세라믹, 진성 고체 고분자 전해질막, 겔 고분자 전해질막, 고체 전해질막 또는 이들의 조합일 수 있다. 상기 다공성 고분자 필름은 예를 들어 에틸렌 단독중합체, 프로필렌 단독중합체, 에틸렌-부텐 공중합체, 에틸렌-헥센 공중합체 및 에틸렌-메타크릴레이트 공중합체 등과 같은 폴리올레핀계 고분자로 제조한 다공성 고분자 필름을 단독 또는 이들을 적층하여 사용할 수 있다. 상기 부직포는 예를 들어 고용점의 유리 섬유, 폴리에틸렌테레프탈레이트 섬유 등으로 된 부직포일 수 있고, 고분자 필름 기재의 적어도 한 면 이상에 세라믹을 코팅하여 사용할 수 있으나, 이에 제한되는 것은 아니다. 상기 진성 고체 고분자 전해질막은 예를 들어 직쇄 폴리머 재료 또는 가교 폴리머 재료를 포함할 수 있다. 상기 겔 고분자 전해질막은 예를 들어 염을 포함하는 가소제 함유 폴리머, 필러 함유 폴리머 또는 순 폴리머 중 어느 하나 이들의 조합일 수 있다. 상기 고체 전해질막은 예를 들어 폴리에틸렌, 폴리프로필렌, 폴리이미드, 폴리설폰, 폴리우레탄, 폴리염화비닐, 폴리스티렌, 폴리에틸렌옥사이드, 폴리프로필렌옥사이드, 폴리부타디엔, 셀룰로오스, 카르복시메틸셀룰로오스, 나일론, 폴리아크릴로니트릴, 폴리비닐리덴플루오라이드, 폴리테트라플루오로에틸렌, 비닐리덴플루오라이드와 헥사플루오로프로필렌의 공중합체, 비닐리덴플루오라이드와 트리플루오로에틸렌의 공중합체, 비닐리덴플루오라이드와 테트라플루오로에틸렌의 공중합체, 폴리메틸아크릴레이트, 폴리에틸아크릴레이트, 폴리메틸메타크릴레이트, 폴리메틸메타크릴레이트, 폴리부틸아크릴레이트, 폴리부틸메타크릴레이트, 폴리비닐아세테이트 및 폴리비닐알콜로 이루어진 군에서 선택된 어느 하나 또는 이들의 조합으로 이루어진 고분자 매트릭스, 첨가제 및 전해액을 포함할 수 있다. 전술한 분리막에 관하여 열거한 재료들은 예시적이며, 분리막으로서 형상 변화가 용이하고, 기계적 강도가 우수하여 전극 구조체의 변형에도 찢어지거나 균열되지 않으며, 임의의 적합한 전자 절연성을 가지면서도 우수한 이온 전도성을 갖는 재료가 선택될 수 있다. 분리막은 단층막 또는 다층막일 수 있으며, 상기 다층막은 동일 단층막의 적층체이거나 다른 재료로 형성된 단층막의 적층체일 수 있다. 예를 들면, 상기 적층체는 폴리올레핀과 같은 고분자 전해질막의 표면에 세라믹 코팅막을 포함하는 구조를 가질 수도 있다.

[0063] 상기 전해질은 리튬 화합물과 비수계 전해액을 포함하며, 상기 전해액으로는 비수계 유기용매, 유기 고체 전해질, 무기 고체 전해질 등이 사용될 수 있다. 상기 리튬 화합물은 LiF, LiCl, LiI, LiNO₃, LiN(CN)₂, LiBF₄, LiClO₄, LiAsF₆, LiPF₆, Li(CF₃)₂PF₄, Li(CF₃)₃PF₃, Li(CF₃)₄PF₂, Li(CF₃)₅PF, Li(CF₃)₆P, LiCF₃SO₃, LiCF₃CF₂SO₃, Li(CF₃SO₂)₂N, Li(FSO₂)₂N, LiCF₃CF₂(CF₃)₂CO, Li(CF₃SO₂)₂CH, Li(SF₅)₃C, Li(CF₃SO₂)₃C, LiCF₃(CF₂)₇SO₃, LiCF₃CO₂, LiCH₃CO₂, LiSCN 및 Li(CF₃CF₂SO₂)₂N 로 이루어진 군으로부터 선택되는 1 종을 사용할 수 있다.

[0064] 상기 전해액에 포함되는 유기용매는 당 분야에서 통상적으로 사용되는 것으로 이들의 선택에 특별한 제한을 두지 않는다. 상기 용매로는 예를 들어 프로필렌카보네이트, 에틸렌카보네이트, 디에틸카보네이트, 디메틸카보네이트, 에틸메틸카보네이트, 메틸프로필카보네이트, 디프로필카보네이트, 플루오로에틸렌카보네이트, 디메틸술폰사이드, 아세토니트릴, 디메톡시에탄, 디에톡시에탄, 비닐렌카보네이트, 술포란, 감마-부티로락톤, 프로필렌설파이트, 테트라하이드로퓨란, 메틸 포르메이트, 메틸 아세테이트, 에틸 아세테이트, 이소프로필 아세테이트, 이소아밀 아세테이트, 메틸 프로피오네이트, 에틸 프로피오네이트, 프로필 프로피오네이트, 부틸 프로피오네이트,

메틸 부틸레이트 및 에틸 부틸레이트로 이루어진 군에서 선택된 어느 하나 또는 이들의 조합으로 이루어진 혼합물을 사용할 수 있다. 특히, 상기 카보네이트계 유기 용매 중 고리형 카보네이트인 에틸렌카보네이트 및 프로필렌카보네이트는 고점도의 유기 용매로서 유전율이 높아 전해질 내의 리튬염을 잘 해리시키므로 바람직하게 사용될 수 있다. 이러한 고리형 카보네이트에 디메틸카보네이트 및 디에틸카보네이트와 같은 저점도, 저유전율 선형 카보네이트를 적당한 비율로 혼합하여 사용하면 높은 전기 전도율을 갖는 전해액을 만들 수 있어 더욱 바람직하게 사용될 수 있다. 선택적으로, 본 발명에 따라 저장되는 전해액은 통상의 전해액에 포함되는 과충전 방지제 등과 같은 첨가제를 더 포함할 수 있다.

[0065] 상기 전해액에 포함되는 유기 고체 전해질은 예를 들어 폴리에틸렌 유도체, 폴리에틸렌 옥사이드 유도체, 폴리프로필렌 옥사이드 유도체, 인산 에스테르 폴리머, 폴리 에지테이션 리신 (agitation lysine), 폴리에스테르 슬파이드, 폴리비닐알코올, 폴리 불화 비닐리덴, 이온성 해리기를 포함하는 중합체 등이 사용될 수 있다.

[0066] 상기 전해액에 포함되는 무기 고체 전해질은 예를 들어 Li_3N , LiI , Li_3NI_2 , $\text{Li}_3\text{N-LiI-LiOH}$, LiSiO_4 , $\text{LiSiO}_4\text{-LiI-LiOH}$, Li_2SiS_3 , Li_4SiO_4 , $\text{Li}_4\text{SiO}_4\text{-LiI-LiOH}$, $\text{Li}_3\text{PO}_4\text{-Li}_2\text{S-SiS}_2$ 등의 리튬의 질화물, 할로겐화물, 황산염 등이 사용될 수 있다.

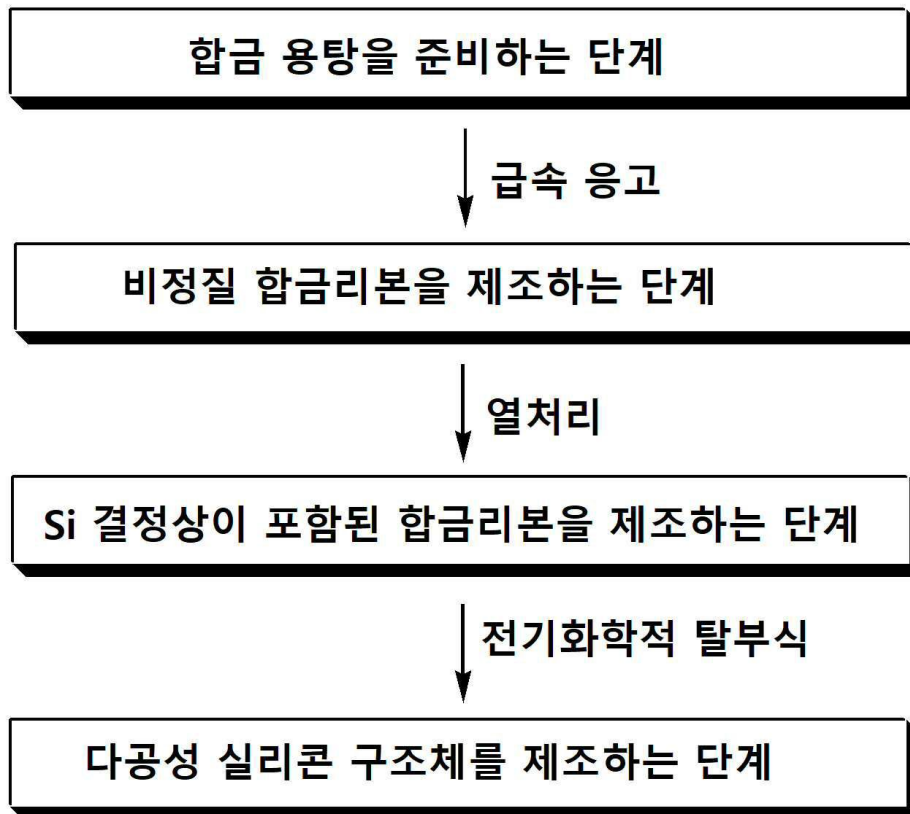
[0067] 본 발명이 제공하는 리튬 이차전지는 양극과 음극 사이에 분리막을 배치하여 전극 조립체를 형성하고, 상기 전극 조립체를 원통형 전지 케이스 또는 각형 전지 케이스 또는 알루미늄 파우치에 넣은 다음, 전해질을 주입함으로써 제조될 수 있다. 또한, 본 발명이 제공하는 리튬 이차전지는 상기 전극 조립체를 적층한 다음, 이를 전해액에 함침시키고, 얻어진 결과물을 전지 케이스에 넣어 밀봉함으로써 제조될 수 있다.

[0068] 본 발명에 따른 리튬 이차전지는 소형 디바이스의 전원으로 사용되는 전지 셀에 사용될 수 있을 뿐만 아니라, 다수의 전지 셀들을 포함하는 중대형 전지 모듈에 단위전지로도 바람직하게 사용될 수 있다. 상기 중대형 디바이스의 바람직한 예로는 전기자동차, 하이브리드 전기자동차, 플러그-인 하이브리드 전기자동차, 전력 저장용 시스템 등을 들 수 있지만, 이들 만으로 한정되는 것은 아니다.

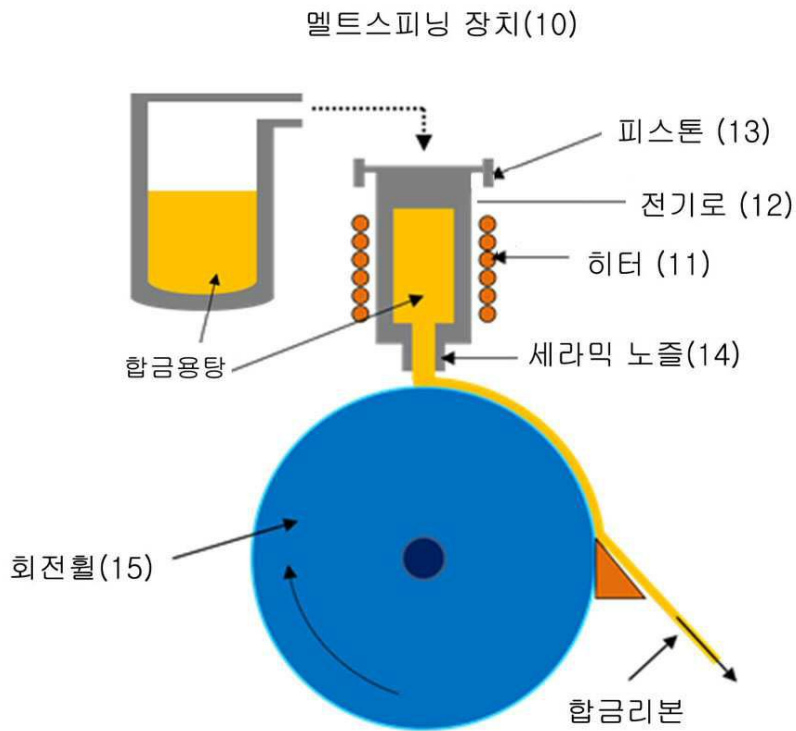
[0069] 이상 본 발명을 바람직한 실시예를 통하여 설명하였는데, 상술한 실시예는 본 발명의 기술적 사상을 예시적으로 설명한 것에 불과하며, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 다양한 변화가 가능함은 이 분야에서 통상의 지식을 가진 자라면 이해할 수 있을 것이다. 따라서 본 발명의 보호범위는 특정 실시예가 아니라 특허청구범위에 기재된 사항에 의해 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술적 사상도 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

도면

도면1



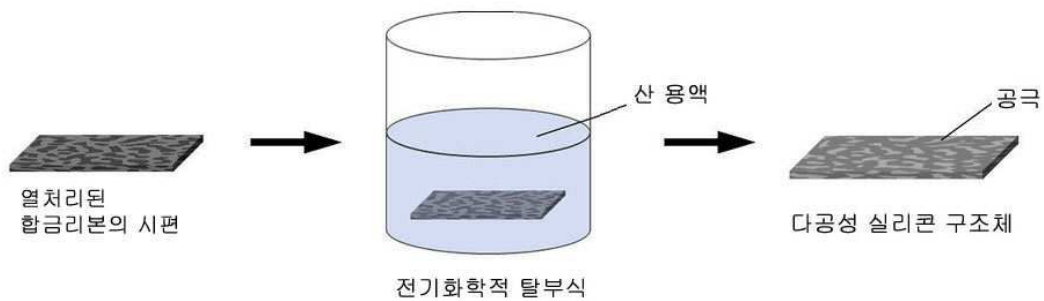
도면2



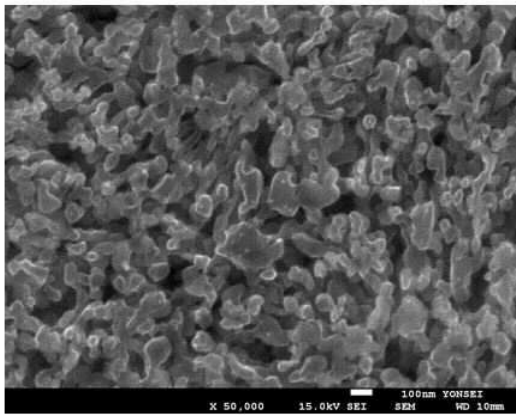
도면3



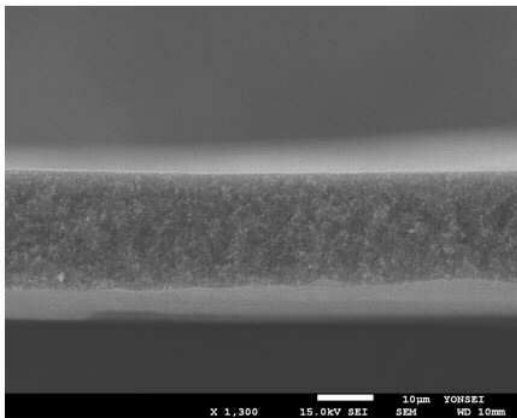
도면4



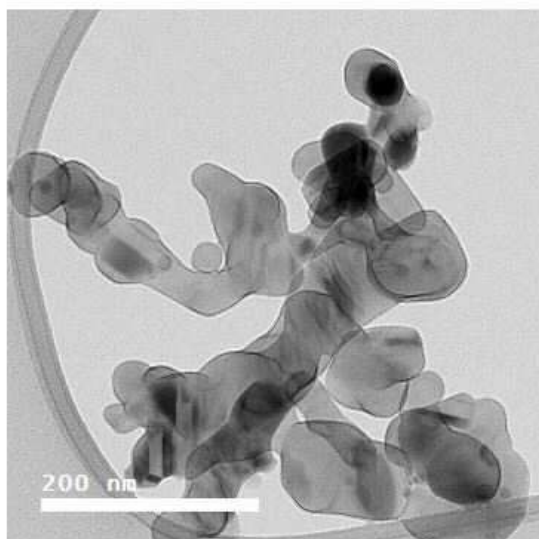
도면5a



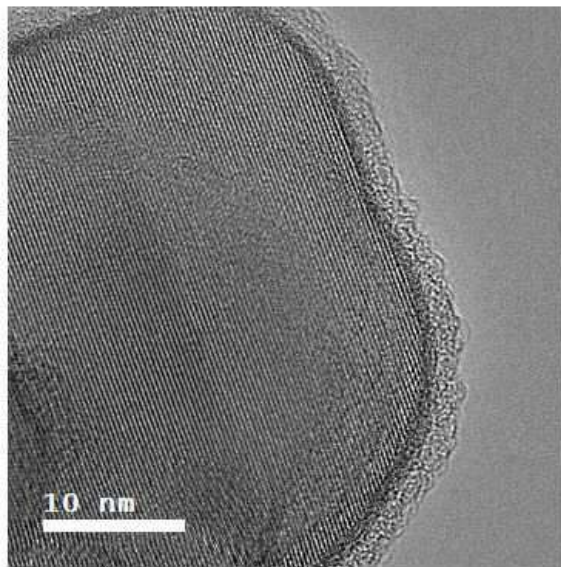
도면5b



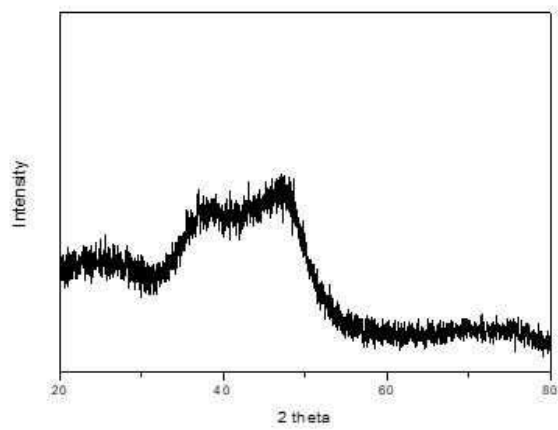
도면6a



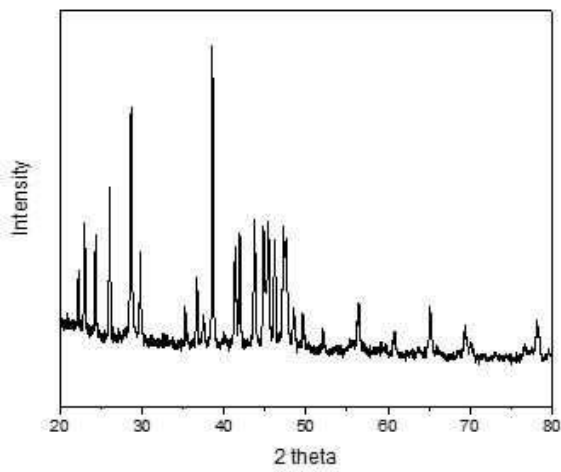
도면6b



도면7a



도면7b



도면7c

