

(11) 공개번호 10-2022-0138580  
(43) 공개일자 2022년10월13일

(51) 국제특허분류(Int. Cl.)  
*H03M 1/50* (2006.01) *G01R 27/14* (2006.01)  
*H03M 1/00* (2006.01) *H03M 1/18* (2006.01)

(52) CPC특허분류  
*H03M 1/50* (2019.01)  
*G01R 27/14* (2013.01)

(21) 출원번호 10-2021-0044403

(22) 출원일자 2021년04월06일  
 심사청구일자 2021년04월06일

(71) 출원인  
 연세대학교 산학협력단  
 서울특별시 서대문구 연세로 50 (신촌동, 연세대학교)

(72) 발명자  
 채영철  
 서울특별시 마포구 백범로 152, 201동 1301호

이용대  
 서울특별시 서대문구 신촌로7길 49-11, 402호

이창욱  
 서울특별시 성동구 동호로 84, 102동 704호

(74) 대리인  
 권성현, 유광철, 백두진, 강일신, 김정연

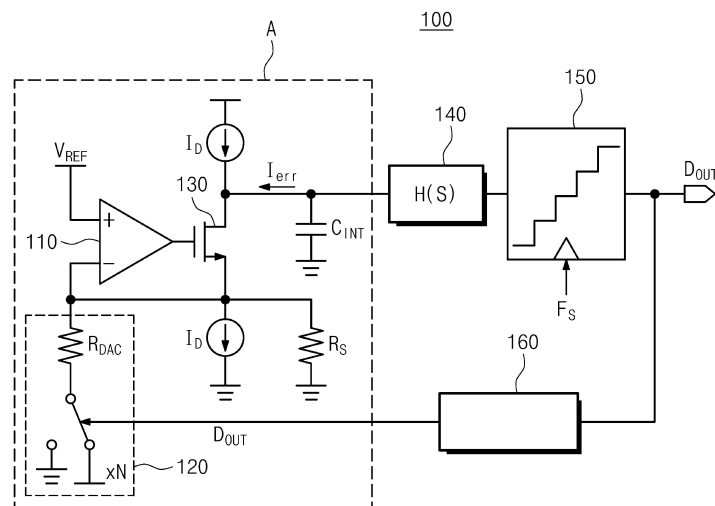
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **에너지 효율적인 저항 디지털 컨버터**

(57) 요약

에너지-효율성이 우수한 저항 디지털 컨버터가 개시된다. 본 발명의 실시예에 따른 저항 디지털 컨버터는 측정 대상 변수에 따라 저항이 변화하는 센서 저항의 아날로그 저항값을 디지털 출력값으로 변환하여 출력하는 저항 디지털 컨버터에 있어서, 상기 센서 저항에 형성되어 입력단으로 입력되는 센서 전압과, 기준 전압 간의 오차를 증폭하여 출력단으로 출력하는 오차 증폭기; 게이트단이 상기 오차 증폭기의 상기 출력단에 연결되고, 상기 저항 디지털 컨버터의 전압 출력단과 상기 센서 저항의 사이에 연결되는 패스 트랜지스터; 상기 오차 증폭기의 상기 입력단에 상기 센서 저항과 병렬로 연결되고, 상기 디지털 출력값에 따라 흐르는 피드백 전류 값이 변화되는 피드백 저항부; 및 상기 디지털 출력값에 따라 상기 피드백 저항부에 인가되는 전압을 제어하여 상기 피드백 전류를 변화시키는 제어부;를 포함한다.

대표도 - 도1



(52) CPC특허분류

*H03M 1/002* (2019.01)

*H03M 1/181* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

측정 대상 변수에 따라 저항이 변화하는 센서 저항의 아날로그 저항값을 디지털 출력값으로 변환하여 출력하는 저항 디지털 컨버터에 있어서,

상기 센서 저항에 형성되어 입력단으로 입력되는 센서 전압과, 기준 전압 간의 오차를 증폭하여 출력단으로 출력하는 오차 증폭기;

게이트단이 상기 오차 증폭기의 상기 출력단에 연결되고, 상기 저항 디지털 컨버터의 전압 출력단과 상기 센서 저항의 사이에 연결되는 패스 트랜지스터;

상기 오차 증폭기의 상기 입력단에 상기 센서 저항과 병렬로 연결되고, 상기 디지털 출력값에 따라 흐르는 피드백 전류 값이 변화되는 피드백 저항부; 및

상기 디지털 출력값에 따라 상기 피드백 저항부에 인가되는 전압을 제어하여 상기 피드백 전류를 변화시키는 제어부;를 포함하는 저항 디지털 컨버터.

#### 청구항 2

제1항에 있어서,

상기 제어부는 상기 피드백 저항부에 흐르는 상기 피드백 전류와, 상기 센서 저항에 흐르는 센서 전류 간의 오차 전류가 최소가 되도록 상기 피드백 저항부에 인가되는 전압을 제어하는, 저항 디지털 컨버터.

#### 청구항 3

제2항에 있어서,

상기 패스 트랜지스터의 드레인단에 연결되는 상기 전압 출력단과 접지 사이에 연결되는 누적 커패시터;를 더 포함하고,

상기 누적 커패시터는 상기 센서 전류에서 상기 피드백 전류가 상쇄된 상기 오차 전류를 누적하여 상기 전압 출력단에 상기 출력 전압을 생성하는, 저항 디지털 컨버터.

#### 청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 피드백 저항부는 상기 오차 증폭기의 상기 입력단에 상기 센서 저항과 병렬로 연결되는 다수의 피드백 저항을 포함하고,

각각의 피드백 저항은 상기 디지털 출력값에 따라 상기 제어부에 의해 제어되어 구동 전압과 접지 전압 중의 어느 하나에 연결되는, 저항 디지털 컨버터.

#### 청구항 5

제4항에 있어서,

상기 다수의 피드백 저항 중 상기 구동 전압에 연결되는 피드백 저항의 개수는 상기 디지털 출력값에 따라 변화되는, 저항 디지털 컨버터.

#### 청구항 6

제4항에 있어서,

상기 패스 트랜지스터의 드레인단 또는 소스단에 연결되고, 비례 적분에 의해 상기 전압 출력단에 상기 출력 전

압을 생성하는 비례 적분 제어기; 및

상기 전압 출력단에 연결되어 출력 전압의 출력 레벨을 조절하는 공통모드궤환 회로;를 더 포함하는, 저항 디지털 컨버터.

#### 청구항 7

제6항에 있어서,

상기 전압 출력단에 출력되는 출력 전압을 기반으로 발진 신호를 생성하여 출력하는 전압 제어 발진기; 및

상기 발진 신호를 기반으로 위상 양자화를 통해 상기 디지털 출력값을 다수의 비트로 출력하는 위상 양자화기;를 더 포함하는, 저항 디지털 컨버터.

#### 청구항 8

제7항에 있어서,

상기 피드백 저항의 개수는 상기 디지털 출력값의 비트 수와 동일한, 저항 디지털 컨버터.

#### 청구항 9

제8항에 있어서,

상기 각각의 피드백 저항을 상기 구동 전압 및 상기 접지 전압 중 어느 하나로 스위칭하는 스위칭부;를 더 포함하고,

상기 제어부는 상기 디지털 출력값에 따라 상기 스위칭부를 구동하여 상기 피드백 저항부에 흐르는 상기 피드백 전류를 제어하는, 저항 디지털 컨버터.

#### 청구항 10

제9항에 있어서,

상기 제어부는:

상기 다수의 피드백 저항 중 상기 디지털 출력값의 제1 논리값에 대응되는 피드백 저항을 상기 접지 전압으로 연결시키고; 그리고

상기 다수의 피드백 저항 중 상기 디지털 출력값의 제2 논리값에 대응되는 피드백 저항을 상기 구동 전압으로 연결시키는, 저항 디지털 컨버터.

### 발명의 설명

#### 기술 분야

[0001] 본 발명은 저항을 디지털로 변환하는 저항 디지털 컨버터에 관한 것으로, 보다 상세하게는 에너지-효율성이 우수한 저항 디지털 컨버터를 제공하기 위한 것이다.

#### 배경 기술

[0002] 휘발성 유기화합물(VOC; volatile organic compounds)은 피부 질환과 호흡기 질환을 일으키는 인체에 유해한 물질이다. 따라서 휘발성 유기화합물에 의한 피해를 예방하기 위해, 대기 중에 존재하는 휘발성 유기화합물의 농도를 측정할 필요가 있다. 금속 산화물 VOC 센서는 쉬운 처리와 저비용의 이점이 있으나, 선택도(selectivity)가 낮은 단점을 가진다. 저항 센서(resistive sensors)는 스트레인, 힘, 압력, 온도, 습도 등의 측정을 위해 널리 사용되고 있다. 센서 저항을 측정하기 위한 종래의 기술들은 에너지-효율성이 낮고, 전류 소스 및 증폭기에 대한 부하가 큰 단점을 가지고 있다.

#### 발명의 내용

## 해결하려는 과제

- [0003] 본 발명은 에너지-효율성이 우수한 저항 디지털 컨버터를 제공하기 위한 것이다.
- [0004] 또한, 본 발명은 디지털 출력값에 따라 피드백 저항에 흐르는 피드백 전류를 제어하여 센서 전류와 피드백 전류 간의 오차 전류를 줄임으로써, 높은 에너지-효율성을 가짐과 동시에 각 부품에 가해지는 전류 부하를 줄일 수 있는 저항 디지털 컨버터를 제공하기 위한 것이다.

## 과제의 해결 수단

- [0005] 본 발명의 실시예에 따른 저항 디지털 컨버터는: 측정 대상 변수에 따라 저항이 변화하는 센서 저항의 아날로그 저항값을 디지털 출력값으로 변환하여 출력하는 저항 디지털 컨버터에 있어서, 상기 센서 저항에 형성되어 입력단으로 입력되는 센서 전압과, 기준 전압 간의 오차를 증폭하여 출력단으로 출력하는 오차 증폭기; 게이트단이 상기 오차 증폭기의 상기 출력단에 연결되고, 상기 저항 디지털 컨버터의 전압 출력단과 상기 센서 저항의 사이에 연결되는 패스 트랜지스터; 상기 오차 증폭기의 상기 입력단에 상기 센서 저항과 병렬로 연결되고, 상기 디지털 출력값에 따라 흐르는 피드백 전류 값이 변화되는 피드백 저항부; 및 상기 디지털 출력값에 따라 상기 피드백 저항부에 인가되는 전압을 제어하여 상기 피드백 전류를 변화시키는 제어부;를 포함한다.
- [0006] 상기 제어부는 상기 피드백 저항부에 흐르는 상기 피드백 전류와, 상기 센서 저항에 흐르는 센서 전류 간의 오차 전류가 최소가 되도록 상기 피드백 저항부에 인가되는 전압을 제어할 수 있다.
- [0007] 본 발명의 실시예에 따른 저항 디지털 컨버터는: 상기 패스 트랜지스터의 드레인단에 연결되는 상기 전압 출력단과 접지 사이에 연결되는 누적 커패시터;를 더 포함할 수 있다. 상기 누적 커패시터는 상기 센서 전류에서 상기 피드백 전류가 상쇄된 상기 오차 전류를 누적하여 상기 전압 출력단에 상기 출력 전압을 생성할 수 있다.
- [0008] 상기 피드백 저항부는 상기 오차 증폭기의 상기 입력단에 상기 센서 저항과 병렬로 연결되는 다수의 피드백 저항을 포함할 수 있다. 각각의 피드백 저항은 상기 디지털 출력값에 따라 상기 제어부에 의해 제어되어 구동 전압과 접지 전압 중의 어느 하나에 연결될 수 있다.
- [0009] 상기 다수의 피드백 저항 중 상기 구동 전압에 연결되는 피드백 저항의 개수는 상기 디지털 출력값에 따라 변화될 수 있다.
- [0010] 본 발명의 실시예에 따른 저항 디지털 컨버터는: 상기 패스 트랜지스터의 드레인단 또는 소스단에 연결되고, 비례 적분에 의해 상기 전압 출력단에 상기 출력 전압을 생성하는 비례 적분 제어기; 및 상기 전압 출력단에 연결되어 출력 전압의 출력 레벨을 조절하는 공통모드회환 회로;를 더 포함할 수 있다.
- [0011] 본 발명의 실시예에 따른 저항 디지털 컨버터는: 상기 전압 출력단에 출력되는 출력 전압을 기반으로 발진 신호를 생성하여 출력하는 전압 제어 발진기; 및 상기 발진 신호를 기반으로 위상 양자화를 통해 상기 디지털 출력값을 다수의 비트로 출력하는 위상 양자화기;를 더 포함할 수 있다.
- [0012] 상기 피드백 저항의 개수는 상기 디지털 출력값의 비트 수와 동일하게 설계될 수 있다.
- [0013] 본 발명의 실시예에 따른 저항 디지털 컨버터는: 상기 각각의 피드백 저항을 상기 구동 전압 및 상기 접지 전압 중 어느 하나로 스위칭하는 스위칭부;를 더 포함할 수 있다. 상기 제어부는 상기 디지털 출력값에 따라 상기 스위칭부를 구동하여 상기 피드백 저항부에 흐르는 상기 피드백 전류를 제어할 수 있다.
- [0014] 상기 제어부는: 상기 다수의 피드백 저항 중 상기 디지털 출력값의 제1 논리값에 대응되는 피드백 저항을 상기 접지 전압으로 연결시키고; 그리고 상기 다수의 피드백 저항 중 상기 디지털 출력값의 제2 논리값에 대응되는 피드백 저항을 상기 구동 전압으로 연결시킬 수 있다.

## 발명의 효과

- [0015] 본 발명의 실시예에 의하면, 에너지-효율성이 우수한 저항 디지털 컨버터가 제공된다.
- [0016] 또한, 본 발명의 실시예에 의하면, 저항 디지털 컨버터의 디지털 출력값에 따라 피드백 저항에 흐르는 피드백 전류를 제어하여 센서 전류와 피드백 전류 간의 오차 전류를 줄임으로써, 저항 디지털 컨버터의 에너지-효율성을 향상시키고 저항 디지털 컨버터의 각 부품에 가해지는 전류 부하를 줄일 수 있다.

## 도면의 간단한 설명

- [0017] 도 1은 본 발명의 실시예에 따른 저항 디지털 컨버터의 구성도이다.
- 도 2는 도 1의 'A'부를 나타낸 확대도로서, 본 발명의 실시예에 따른 저항 디지털 컨버터의 피드백 전류 제어 동작을 설명하기 위한 개념도이다.
- 도 3은 본 발명의 다른 실시예에 따른 저항 디지털 컨버터의 구성도이다.
- 도 4는 본 발명의 다른 실시예에 따른 저항 디지털 컨버터를 구성하는 공통모드제한 회로의 회로도이다.
- 도 5는 본 발명의 실시예에 따라 제조된 저항 디지털 컨버터의 사진이다.
- 도 6은 본 발명의 실시예에 따른 저항 디지털 컨버터의 PSD 분석 결과이다.
- 도 7은 본 발명의 실시예에 따른 저항 디지털 컨버터의 저항 해상도 분석 결과이다.
- 도 8 및 도 9는 본 발명의 실시예에 따른 저항 디지털 컨버터에 의한 BTEX 물질에 대한 전이 반응 측정 결과이다.
- 도 10 및 도 11은 본 발명의 실시예에 따른 저항 디지털 컨버터에 의한 BTEX 물질에 대한 주성분 분석 결과이다.

### 발명을 실시하기 위한 구체적인 내용

- [0018] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0019] 본 명세서에서, 어떤 부분이 어떤 구성요소를 '포함'한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다. 본 명세서에서 사용되는 '~부'는 적어도 하나의 기능이나 동작을 처리하는 단위로서, 예를 들어 소프트웨어, FPGA 또는 하드웨어 구성요소를 의미할 수 있다. '~부'에서 제공하는 기능은 복수의 구성요소에 의해 분리되어 수행되거나, 다른 추가적인 구성요소와 통합될 수도 있다. 본 명세서의 '~부'는 반드시 소프트웨어 또는 하드웨어에 한정되지 않으며, 어드레싱할 수 있는 저장 매체에 있도록 구성될 수도 있고, 하나 또는 그 이상의 프로세서들을 재생시키도록 구성될 수도 있다. 이하에서는 도면을 참조하여 본 발명의 실시예에 대해서 구체적으로 설명하기로 한다.
- [0020] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0021] 도 1은 본 발명의 실시예에 따른 저항 디지털 컨버터의 구성도이다. 도 2는 도 1의 'A'부를 나타낸 확대도로서, 본 발명의 실시예에 따른 저항 디지털 컨버터의 피드백 전류 제어 동작을 설명하기 위한 개념도이다.
- [0022] 도 1 및 도 2를 참조하면, 본 발명의 실시예에 따른 저항 디지털 컨버터(100)는 측정 대상 변수에 따라 저항이 변화하는 센서 저항( $R_S$ )의 아날로그 저항값을 디지털 출력값( $D_{OUT}$ )으로 변환하여 출력할 수 있다.
- [0023] 본 발명의 실시예에 따른 저항 디지털 컨버터(100)는 오차 증폭기(110), 피드백 저항부(120), 패스 트랜지스터(130), 비례 적분 제어기(140), 위상 양자화기(150), 제어부(160), 및 누적 커패시터( $C_{INT}$ )를 포함할 수 있다.
- [0024] 오차 증폭기(110, 112, 114)와, 피드백 저항부(120) 및 패스 트랜지스터(130, 132, 134)는 단일 저항인 센서 저항( $R_S$ )과 연결되며, 두 인버터(inverters)로 구현되는  $G_m$ -부스팅 증폭기(boosting amplifier)를 포함하는 로우 드롭아웃(LDO; Low Dropout) 전압 조절기 구조로 제공될 수 있다.
- [0025] 도 2에서, 오차 증폭기(110)가 구동 전압( $V_{DD}$ )에 연결된 제1 피드백 저항(122)과 연결된 제1 오차 증폭기(112)와, 접지 전압에 연결된 제2 피드백 저항(124)과 연결된 제2 오차 증폭기(114)로 구분되어 있으나, 제1 오차 증폭기(112)와 제2 오차 증폭기(114)는 도 1의 오차 증폭기(110)에 해당하는 구성요소이다.

- [0026] 또한, 도 2에서, 구동 전압( $V_{DD}$ )에 연결된 제1 피드백 저항(122)에 연결되는 제1 패스 트랜지스터(132)와, 접지 전압에 연결된 제2 피드백 저항(124) 측에 연결되는 제2 패스 트랜지스터(134)가 구분되어 있으나, 제1 및 제2 패스 트랜지스터(132, 134)는 도 1의 패스 트랜지스터(130)에 해당하는 구성요소이다.
- [0027] 오차 증폭기(110, 112, 114)는 센서 저항( $R_S$ )에 형성되어 오차 증폭기(110, 112, 114)의 (-)입력단(제1 입력단)으로 입력되는 센서 전압과, (+)입력단(제2 입력단)으로 입력되는 기준 전압( $V_{REF}$ ,  $V_{REFP}$ ,  $V_{REFM}$ ) 간의 오차를 증폭하여 출력단으로 출력할 수 있다.
- [0028] 오차 증폭기(110, 112, 114)는 패스 트랜지스터(130)의 부궤환 동작을 통해 센서 저항( $R_S$ )의 일단에 형성되는 센서 전압을 기준 전압( $V_{REF}$ ,  $V_{REFP}$ ,  $V_{REFM}$ )으로 유지할 수 있다.
- [0029] 패스 트랜지스터(130, 132, 134)의 게이트단은 오차 증폭기(110, 112, 114)의 출력단에 연결될 수 있다. 패스 트랜지스터(130, 132, 134)는 저항 디지털 컨버터(100)의 전압 출력단과 센서 저항( $R_S$ )의 사이에 연결될 수 있다.
- [0030] 패스 트랜지스터(130, 132, 134)의 드레인단과 소스단 중 드레인단은 전압 출력단에 연결되고, 패스 트랜지스터(130, 132, 134)의 소스단은 센서 저항( $R_S$ )에 연결될 수 있다.
- [0031] 패스 트랜지스터(130, 132, 134)는 전류 소스( $I_D$ )와 연결될 수 있다. 전류 소스( $I_D$ )는 전원을 공급받아 패스 트랜지스터(130, 132, 134)에 전류가 흐르도록 할 수 있다.
- [0032] 센서 저항( $R_S$ )의 일단은 오차 증폭기(110)의 입력단과 피드백 저항부(120)의 각 피드백 저항( $R_{DAC}$ )의 일단 및 패스 트랜지스터(130, 132, 134)의 소스단에 연결되고, 센서 저항( $R_S$ )의 타단은 접지 측에 연결될 수 있다.
- [0033] 센서 저항( $R_S$ )은 예를 들어, 벤젠(benzene), 톨루엔(toluene), 에틸벤젠(ethylbenzene), 자일렌(xylene) 혼합물(BTEX 혼합물)과 같은 휘발성 유기화합물을 감지하는 센서나, 온도, 습도, 압력, 스트레인 등을 감지하는 센서에 적용될 수 있으나, 이에 한정되는 것은 아니다.
- [0034] 피드백 저항부(120)는 오차 증폭기(110, 112, 114)의 입력단에 센서 저항( $R_S$ )과 병렬로 연결될 수 있다. 피드백 저항부(120)는 디지털 출력값( $D_{OUT}$ )에 따라 흐르는 피드백 전류( $I_{DAC}$ ) 값이 변화될 수 있다.
- [0035] 피드백 저항부(120)는 다수의 피드백 저항( $R_{DAC}$ )을 포함할 수 있다. 다수의 피드백 저항( $R_{DAC}$ )은 오차 증폭기(110, 112, 114)의 입력단에 센서 저항( $R_S$ )과 병렬로 연결될 수 있다.
- [0036] 피드백 저항( $R_{DAC}$ )의 일단은 오차 증폭기(110)의 입력단과 패스 트랜지스터의 소스단 및 센서 저항( $R_S$ )의 일단에 연결되고, 피드백 저항( $R_{DAC}$ )의 타단은 스위치를 통해 구동 전원( $V_{DD}$ ) 또는 접지 전원에 연결될 수 있다.
- [0037] 도 1에서 피드백 저항부(120)를 구성하는 다수의 피드백 저항( $R_{DAC}$ ) 중 하나의 피드백 저항( $R_{DAC}$ )만 도시되어 있으나, 도 1에 " $\times N$ "으로 표기된 바와 같이, 피드백 저항부(120)는  $N$ 개( $N$ 은 2 이상의 정수)의 피드백 저항( $R_{DAC}$ )을 포함할 수 있다.
- [0038] 피드백 저항부(120)를 구성하는 피드백 저항( $R_{DAC}$ )의 개수는 디지털 출력값( $D_{OUT}$ )의 비트 수와 동일하게 설계될 수 있으며, 디지털 출력값( $D_{OUT}$ )의 비트 수에 따라 다양하게 변화될 수 있다. 일 예로, 디지털 출력값이 15 비트로 출력되는 경우, 피드백 저항부(120)는 15개의 피드백 저항( $R_{DAC}$ )을 포함할 수 있다.
- [0039] 실시예에서, 각각의 피드백 저항( $R_{DAC}$ )은 디지털 출력값( $D_{OUT}$ )에 따라 제어부(160)에 의해 제어되어 구동 전압( $V_{DD}$ )과 접지 전압 중의 어느 하나에 연결될 수 있다. 다수의 피드백 저항( $R_{DAC}$ ) 중 구동 전압( $V_{DD}$ )에 연결되는 피드백 저항( $R_{DAC}$ )의 개수는 디지털 출력값( $D_{OUT}$ )에 따라 변화될 수 있다.
- [0040] 비례 적분 제어기(proportional-integral controller)(140)는 패스 트랜지스터(130, 132, 134)의 드레인단 또는 소스단에 연결될 수 있다. 비례 적분 제어기(140)는 비례 적분에 의해 전압 출력단에 출력 전압( $V_{OP}$ ,  $V_{OM}$ )을



생성할 수 있다.

- [0041] 위상 양자화기(150)는 전압 출력단에 출력되는 출력 전압( $V_{OP}$ ,  $V_{OM}$ )을 기반으로 생성되는 발진 신호를 기반으로 위상 양자화를 통해 디지털 출력값( $D_{OUT}$ )을 다수의 비트로 출력할 수 있다.
- [0042] 제어부(160)는 디지털 출력값( $D_{OUT}$ )에 따라 피드백 저항부(120)에 인가되는 전압을 제어하여 피드백 저항부(120)에 흐르는 피드백 전류( $I_{DAC}$ )를 변화시킬 수 있다.
- [0043] 각각의 피드백 저항( $R_{DAC}$ )은 스위칭부에 의해 구동 전압 및 접지 전압 중 어느 하나로 스위칭될 수 있다. 제어부(160)는 디지털 출력값( $D_{OUT}$ )에 따라 스위칭부를 구동하여 피드백 저항부(120)에 흐르는 피드백 전류( $I_{DAC}$ )를 제어할 수 있다.
- [0044] 제어부(160)는 피드백 저항부(120)에 흐르는 피드백 전류( $I_{DAC}$ )와, 센서 저항( $R_S$ )에 흐르는 센서 전류( $I_S$ ) 간의 오차 전류( $I_{err}$ )가 최소가 되도록 피드백 저항부(120)에 인가되는 전압을 제어할 수 있다.
- [0045] 즉, 제어부(160)는 피드백 저항부(120)에 흐르는 피드백 전류( $I_{DAC}$ )가 센서 저항( $R_S$ )에 흐르는 센서 전류( $I_S$ )와 같아지도록 하여 오차 전류( $I_{err}$ )가 0이 되도록 피드백 저항부(120)를 구성하는 각 피드백 저항( $R_{DAC}$ )에 인가되는 전압을 부재한 제어할 수 있다.
- [0046] 누적 커패시터( $C_{INT}$ )는 패스 트랜지스터(130, 132, 134)의 드레인단에 연결되는 전압 출력단과 접지 사이에 연결될 수 있다. 누적 커패시터( $C_{INT}$ )는 센서 전류( $I_S$ )에서 피드백 전류( $I_{DAC}$ )가 상쇄된 오차 전류( $I_{err}$ )를 누적하여 전압 출력단에 출력 전압( $V_{OP}$ ,  $V_{OM}$ )을 생성할 수 있다.
- [0047] 센서 저항( $R_S$ )에 흐르는 센서 전류( $I_S$ )와, 피드백 저항부(120)에 흐르는 피드백 전류( $I_{DAC}$ )가 같아지는 상황에서, 센서 저항( $R_S$ ) 값은 아래의 [수식 1]과 같이 나타낼 수 있다.
- [0048] [수식 1]
- $$\frac{V_{REF}}{R_S} = \frac{V_{DAC} + V_{REF}}{R_{DAC}(D_{OUT} - 8)}$$
- $$R_S = \frac{V_{REF}R_{DAC}(D_{OUT} - 8)}{V_{DAC} + V_{REF}}$$
- [0049]
- [0050] 수식 1에서  $D_{OUT}$ 은 디지털 출력값으로, 1 내지 15 사이의 값을 가진다. 센서 전류( $I_S$ )와 피드백 전류( $I_{DAC}$ )가 같아질 때, 센서 저항( $R_S$ ) 값은 디지털 출력값( $D_{OUT}$ )에 비례하는 것을 알 수 있다. 즉, 센서 저항( $R_S$ ) 값이 커질수록 디지털 출력값( $D_{OUT}$ )이 증가하고, 반대의 경우에는 디지털 출력값( $D_{OUT}$ )이 감소한다.
- [0051] 따라서, 디지털 출력값( $D_{OUT}$ )에 따라 각 피드백 저항( $R_{DAC}$ )을 구동 전압( $V_{DD}$ ) 또는 접지 전압으로 스위칭하여 피드백 전류( $I_{DAC}$ )가 센서 전류( $I_S$ )와 같아지도록 할 수 있으며, 이에 따라 오차 전류( $I_{err}$ )를 감소시켜 전력 소모를 줄이고, 에너지 효율성을 높일 수 있으며, 저항 디지털 컨버터의 각 부품에 대한 부하도 줄일 수 있다.
- [0052] 도 3은 본 발명의 다른 실시예에 따른 저항 디지털 컨버터의 구성도이다. 도 4는 본 발명의 다른 실시예에 따른 저항 디지털 컨버터를 구성하는 공통모드궤환 회로의 회로도이다.
- [0053] 도 3 및 도 4를 참조하면, 저항 디지털 컨버터(100)는 LDO 전압 조절 구조를 가지는 프런트-엔드부(102)에 공통모드궤환(CMFB; common-mode feedback) 회로(130a)를 포함할 수 있다.
- [0054] 공통모드궤환 회로(130a)는 저항 디지털 컨버터(100)의 전압 출력단에 연결되어 출력 전압( $V_{OP}$ ,  $V_{OM}$ )의 출력 레벨을 조절할 수 있으며, 3  $\mu$ W 혹은 그 이하의 전력을 소비하는 저전력 특성을 가질 수 있다.
- [0055] 본 발명의 실시예에 따른 저항 디지털 컨버터(100)는 2차 연속-시간 델타-시그마 변조기(CTDSM; continuous-time delta-sigma modulator)를 기반으로 구현될 수 있다.



- [0056] 프런트-엔드부(102)의 후단에는 비례 적분 제어기(140)에 해당하는 2차 루프 필터(104)가 구비될 수 있다. 일 실시예로, 2차 루프 필터(104)는 전압 출력단과, 접지 사이에 직렬 연결되는 필터 저항( $R_F$ )과 필터 커패시터( $C_F$ )를 포함할 수 있다.
- [0057] 2차 루프 필터(104)의 후단에는 전압 제어 발진기(VCO; voltage controlled oscillator) 기반 적분기(106)가 구비될 수 있다. VCO 기반 적분기(106)는 프런트-엔드부(102)와 2차 루프 필터(104)의 전압 출력단에 출력되는 출력 전압( $V_{OP}$ ,  $V_{OM}$ )을 기반으로 발진 신호를 생성하여 출력하는 전압 제어 발진기를 포함할 수 있다.
- [0058] VCO 기반 적분기(106)의 후단에는 위상 양자화기(phase quantizer)(150)에 해당하는 디지털 출력부(108)가 구비될 수 있다. 위상 양자화기(150)는 전압 제어 발진기에 의해 출력된 발진 신호를 기반으로 위상 양자화를 통해 디지털 출력값( $D_{OUT}$ )을 다수의 비트로 출력할 수 있다.
- [0059] 위상 양자화기(150)는 클럭 신호에 동기화되어 2개의 전압 제어 발진기의 출력값을 순차적으로 출력하는 2개의 디지털 플립플롭(digital flip-flop)(152, 154)과, 2개의 디지털 플립플롭의 출력값을 XOR 연산하여 디지털 출력값을 출력하는 XOR 게이트(156)를 포함할 수 있다.
- [0060] 제어부(160)는 다수의 피드백 저항( $R_{DAC}$ ) 중 디지털 출력값( $D_{OUT}$ )의 제1 논리값(예를 들어, 하이 레벨에 해당하는 논리 '1' 값)에 대응되는 피드백 저항을 접지 전압으로 연결시킬 수 있다.
- [0061] 제어부(160)는 반대로, 다수의 피드백 저항( $R_{DAC}$ ) 중 디지털 출력값( $D_{OUT}$ )의 제2 논리값(예를 들어, 로우 레벨에 해당하는 논리 '0' 값)에 대응되는 피드백 저항은 구동 전압( $V_{DD}$ )으로 연결시킬 수 있다.
- [0062] 다수의 피드백 저항( $R_{DAC}$ )은 디지털 출력값( $D_{OUT}$ )의 비트 수( $N_b$ ) 만큼 구비될 수 있다. 다수의 피드백 저항( $R_{DAC}$ )은 디지털 출력값( $D_{OUT}$ )의 대응되는 각 비트에 해당하는 비트 값에 따라 제어될 수 있다.
- [0063] 예를 들어, 다수의 피드백 저항( $R_{DAC}$ ) 중 제1 피드백 저항(122)은 디지털 출력값( $D_{OUT}$ )의 반전 출력값( $\overline{D_{OUT}}$ )에 의해 구동 전압( $V_{DD}$ )이 인가되고, 이와 달리, 다수의 피드백 저항( $R_{DAC}$ ) 중 제2 피드백 저항(124)은 디지털 출력값( $D_{OUT}$ )에 의해 접지 전압( $V_{DD}$ )이 인가될 수 있다.
- [0064] 이와 같이, 디지털 출력값( $D_{OUT}$ )에 따라 다수의 피드백 저항( $R_{DAC}$ )을 선택적으로 구동 전압( $V_{DD}$ ) 또는 접지 전압에 연결하여 피드백 저항부(120)에 흐르는 피드백 전류( $I_{DAC}$ )가 센서 저항( $R_S$ )에 흐르는 센서 전류( $I_S$ )와 근사될 수 있도록 할 수 있다.
- [0065] 이를 통해, 센서 저항( $R_S$ )에 흐르는 센서 전류( $I_S$ )에서 피드백 저항부(120)에 흐르는 피드백 전류( $I_{DAC}$ )가 상쇄되어 그 차이값인 오차 전류( $I_{err}$ )가 누적 커패시터( $C_{INT}$ )에 누적되게 함으로써, 에너지-효율성을 향상시키고 각 부품에 가해지는 전류 부하를 줄일 수 있다.
- [0066] 이하에서 본 발명의 실시예에 따른 저항 디지털 컨버터의 성능 검증 실험 결과에 대해 설명한다. 도 3에 도시된 바와 같은 저항 디지털 컨버터를 칩으로 제조하였다.
- [0067] 도 5는 본 발명의 실시예에 따른 제조된 저항 디지털 컨버터의 사진이다. 도 6은 본 발명의 실시예에 따른 저항 디지털 컨버터의 PSD 분석 결과이다. 도 7은 본 발명의 실시예에 따른 저항 디지털 컨버터의 저항 해상도 분석 결과이다.
- [0068] 도 3 내지 도 7을 참조하면, 110-nm CMOS 기술로 유효 면적  $0.093 \text{ mm}^2$ 의 저항-디지털 컨버터를 제조하였다. LDO 전압 조절기는 높은 선형성을 유지하도록 40.7 dB의 이득을 가지며,  $2 \text{ } \mu\text{W}$  이하의 저전력 특성을 가지도록 제조되었다. 센서 저항( $R_S$ )의 노드에 기준치 전류로  $10 \text{ } \mu\text{A}$ 가 흐르도록 하였다.
- [0069] 프런트-엔드부는 전체 전력 소비의 26%에 해당하는  $24.4 \text{ } \mu\text{W}$  전력 소비 특성을 가지도록 구현되었다. 샘플링 주파수는  $2.38 \text{ MHz}$ 로 하였으며, 오버샘플링비(OSR; oversampling ratio)는 1191로 하였다.
- [0070] 비례 적분 제어기의 필터 저항 값은  $15 \text{ k}\Omega$ , 필터 커패시턴스는  $82 \text{ pF}$ 로 설계하였다. 에너지-효율성을 위해, 비례 적분 제어기의 후단에는 전압-위상 적분기로 동작하며 유한 DC 이득을 가지는 누적 전이 함수를 일으키는

듀얼-VCO 구조를 구현하였다.

- [0071] VCO는 15-스테이지 링 전류 제어 발진기(15-stage ring current-controlled oscillators)를 가지는  $G_m$ -셀로 구현하였다. VCO의 중심 주파수는 밴드폭인 1 kHz 보다 훨씬 높은 16 kHz 로 선택하였다.
- [0072] 양자화기는 16-레벨 양자화기(16-level quantizer)로 구현하였다. 듀얼-VCO 구조와 위상 양자화기는 전체 소비 전력의 10%인 9.3  $\mu W$  전력을 소비하도록 구현되었다.
- [0073]  $G_m$ -셀은 400 nA 전류, 750 k $\Omega$  저항으로 바이어스되는 NMOS 차분쌍(differential pair)으로 구현하였으며, 유효  $G_m$ 은 6  $\mu S$  로 하고, 2.1 MHz/V  $K_{VCO}$  로 설계하였다.
- [0074] 두 차분 전류 제어 발진기들의 출력 위상은 DFF로 샘플링하였으며, XOR-기반 위상 양자화기에 의해 16-레벨 온도계-부호 출력(thermometer-encoded output)으로 양자화하여, 다른 복호화 로직 없이 피드백 저항( $R_{DAC}$ )을 제어 하도록 하였다.
- [0075] 도 6에 나타난 전기적 측정 결과를 참조하면, 출력 스펙트럼은 20 k $\Omega$ 의 센서 저항( $R_s$ )에서 2차 거동 웰( $2^{nd}$ -order behavior well) 특성을 나타내었으며, 인-밴드 노이즈(in-band noise)는 1 kHz의 밴드폭에 걸쳐서 4.4  $\mu V_{rms}$  로 측정되었다.
- [0076] 프런트-엔드부 및 VOC의 1/f 노이즈는 장기 측정 시간에 대한 성능을 제한한다. 도 7에 나타난 저항 해상도 측정 결과를 참조하면, 0.5 ms 측정 시간에서 저항 해상도는 863 m $\Omega$  으로 획득되었다.
- [0077] 본 발명의 실시예에 따른 저항 디지털 컨버터는 1.5 V 공급 전압에서 0.095 mW 전력 소비 특성을 나타내었으며, 47.5 nJ의 매우 높은 에너지 효율성을 나타내는 것으로 확인되었다.
- [0078] 도 8 및 도 9는 본 발명의 실시예에 따른 저항 디지털 컨버터에 의한 BTEX 물질에 대한 전이 반응 측정 결과이다. 도 10 및 도 11은 본 발명의 실시예에 따른 저항 디지털 컨버터에 의한 BTEX 물질에 대한 주성분 분석 결과이다.
- [0079] 도 8은 본 발명의 실시예에 따른 저항 디지털 컨버터의 톨루엔(Toluene)에 따른 전이 반응 측정(transient response measurement)을 나타낸 그래프이다. 도 8을 참조하면, 본 발명의 실시예에 따른 저항 디지털 컨버터에 의해 다양한 농도의 톨루엔을 정확하게 검출할 수 있음을 알 수 있다.
- [0080] 도 9는 각 BTEX 가스에 따른 농도-저항 반응 측정 결과이다. 도 10을 참조하면, 본 발명의 실시예에 따른 저항 디지털 컨버터에 의해 벤젠(benzene), 톨루엔(toluene), 에틸벤젠(ethylbenzene), 자일렌(xylene)과 같은 다양한 BTEX 가스들을 구별 가능하다는 것을 확인할 수 있다.
- [0081] 도 10에 도시된 센서 어레이를 사용한 주성분분석(PCA; prime component analysis) 실험 결과를 참조하면, 측정된 저항들은 3-D PCA 그래프에서 중복 없이 분산되어 있음을 알 수 있다. 이로부터 본 발명의 실시예에 따른 저항 디지털 컨버터에 의하면 BTEX 혼합물의 각 물질별로 선택적 농도 검출이 가능함을 알 수 있다.
- [0082] 도 11은 NO<sub>2</sub>, CO 물질에 대한 주성분 분석 결과이다. 도 11을 참조하면, 본 발명의 실시예에 따른 저항 디지털 컨버터에 의하면, BTEX 물질 뿐 아니라, NO<sub>2</sub>, CO와 같은 실내 유발된 유해 가스들에 대해서도 선택적 검출이 가능함을 알 수 있다.
- [0083] 이상과 같이 실시예들이 비록 한정된 실시예와 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다. 그러므로, 다른 구현들, 다른 실시예들 및 청구범위와 균등한 것들도 후술하는 청구범위의 범위에 속한다.

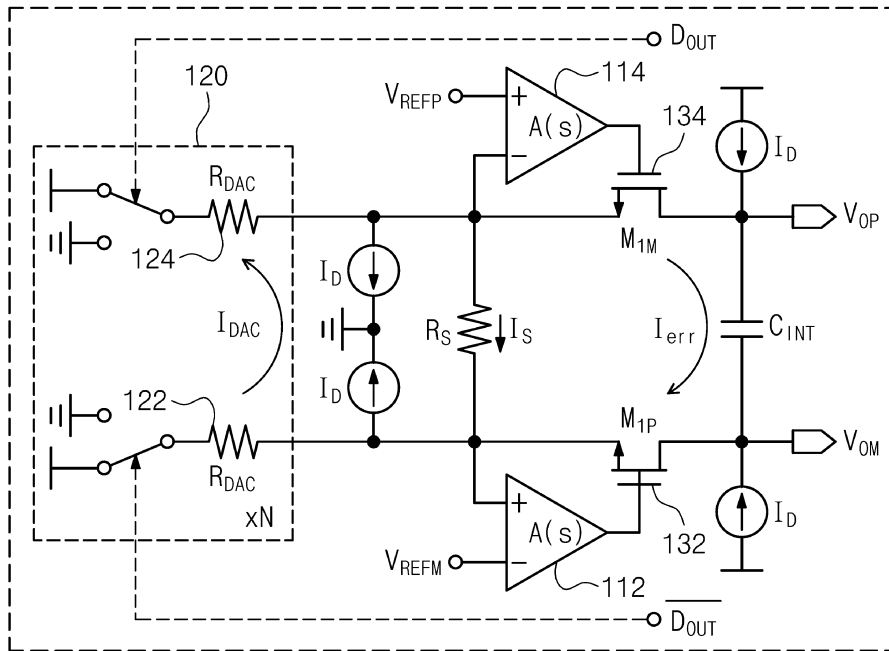
## 부호의 설명

- [0084] 100: 저항 디지털 컨버터
- 110, 112, 114: 오차 증폭기



도면2

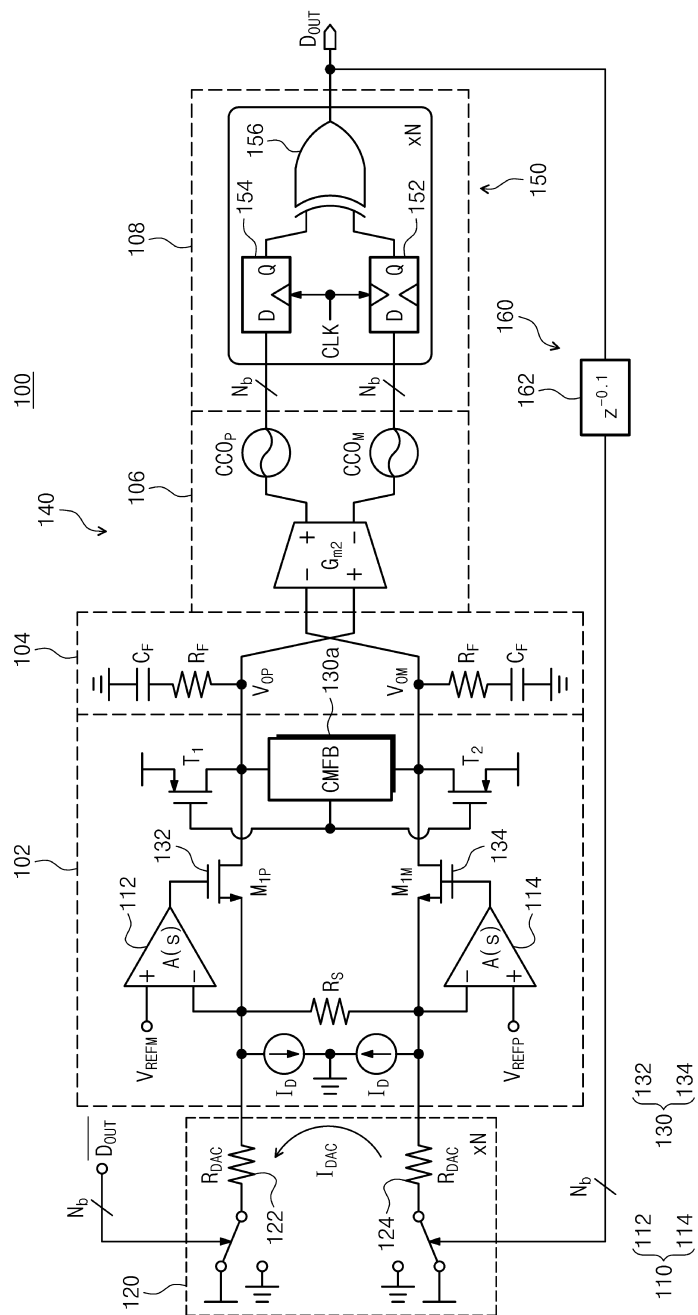
A



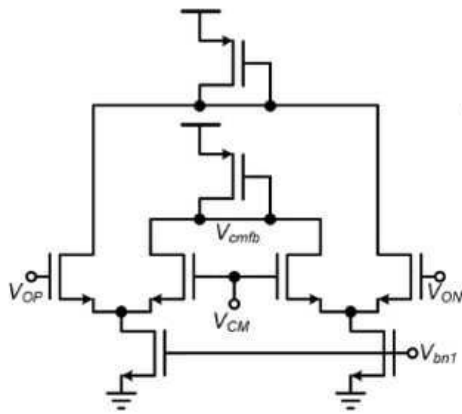
110 { 112  
114

130 { 132  
134

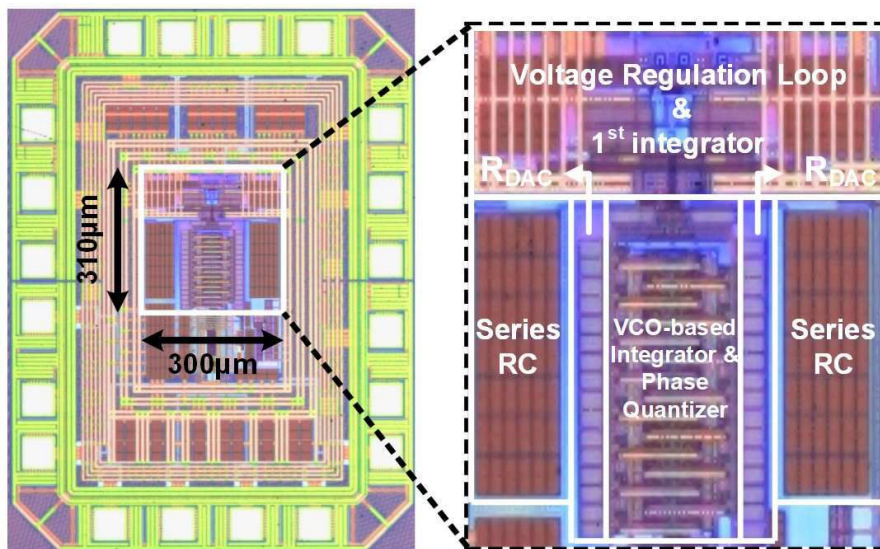
도면3



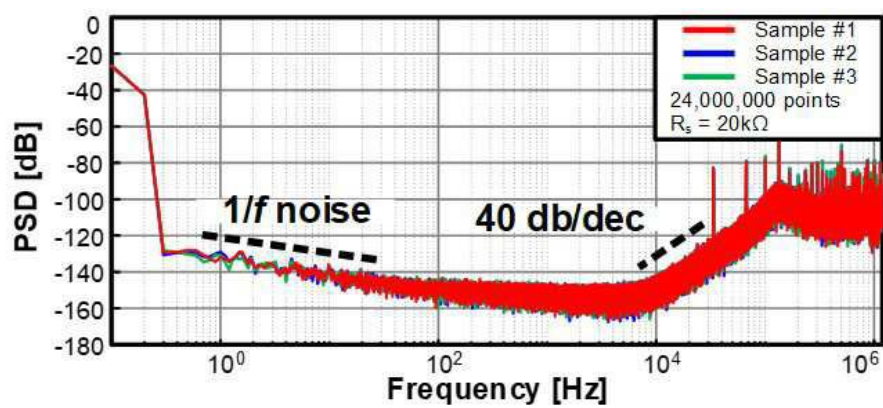
도면4



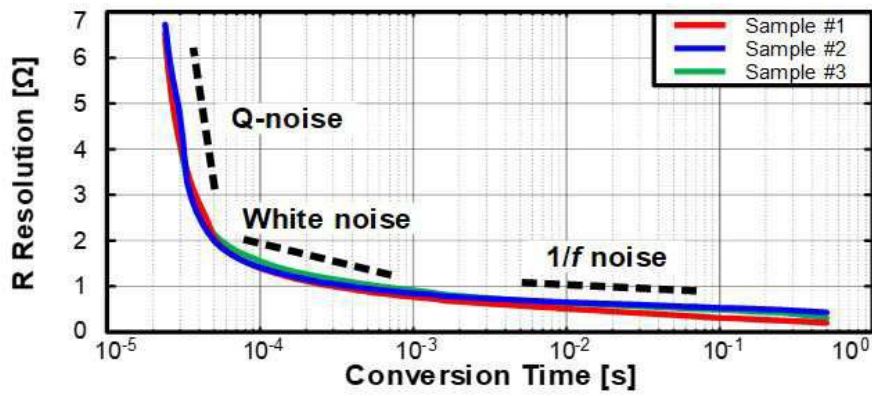
도면5



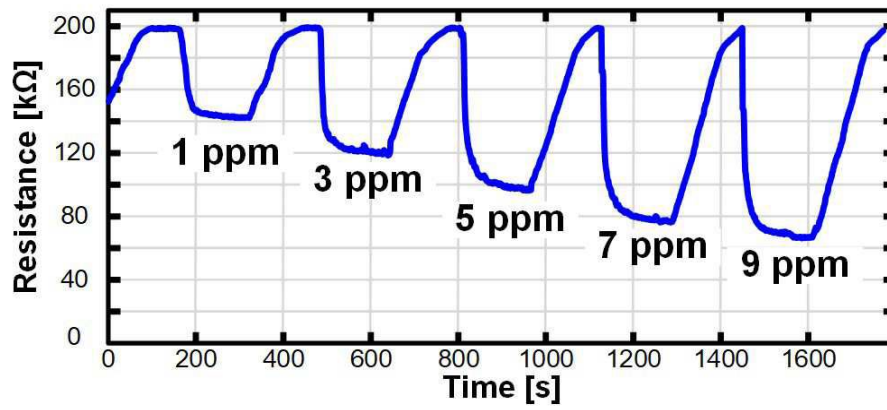
도면6



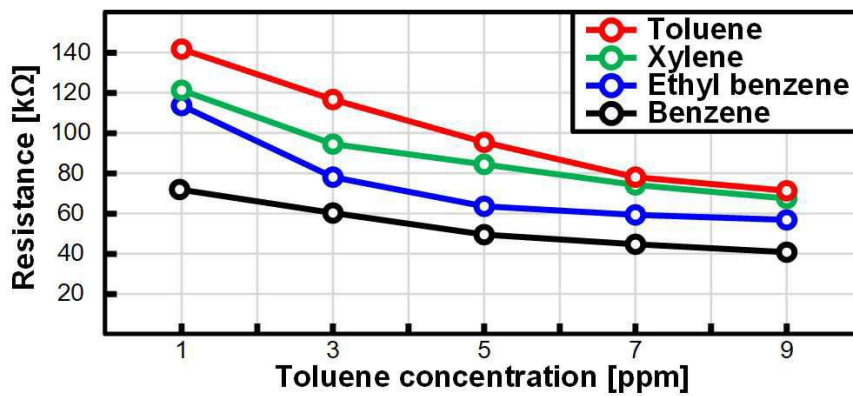
도면7



도면8

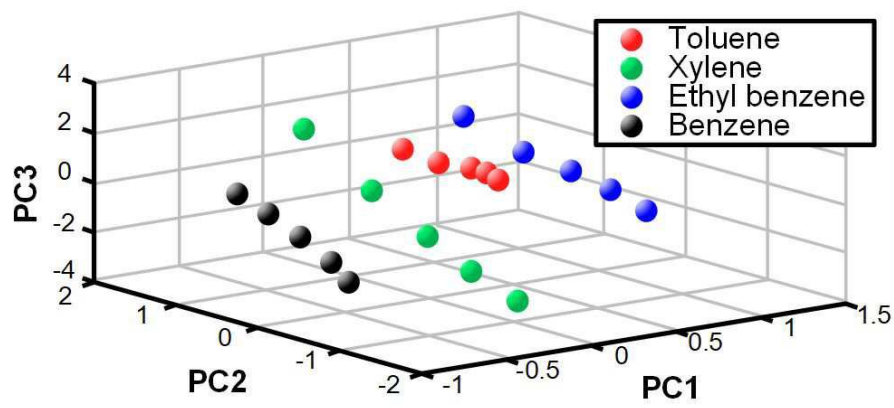


도면9





도면10



도면11

