



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0127393
(43) 공개일자 2022년09월20일

(51) 국제특허분류(Int. Cl.)
G09F 9/30 (2006.01) G09G 3/20 (2006.01)
G09G 3/32 (2016.01)
(52) CPC특허분류
G09F 9/301 (2013.01)
G09G 3/2074 (2013.01)
(21) 출원번호 10-2021-0004133
(22) 출원일자 2021년01월12일
심사청구일자 2021년01월12일

(71) 출원인
연세대학교 산학협력단
서울특별시 서대문구 연세로 50 (신촌동, 연세대학교)
(72) 발명자
김현재
서울특별시 마포구 마포대로 195, 402동 1101호
김동우
서울특별시 서대문구 연희로14길 15, 203호
(뒷면에 계속)
(74) 대리인
권성현, 유광철, 백두진, 강일신, 김정연

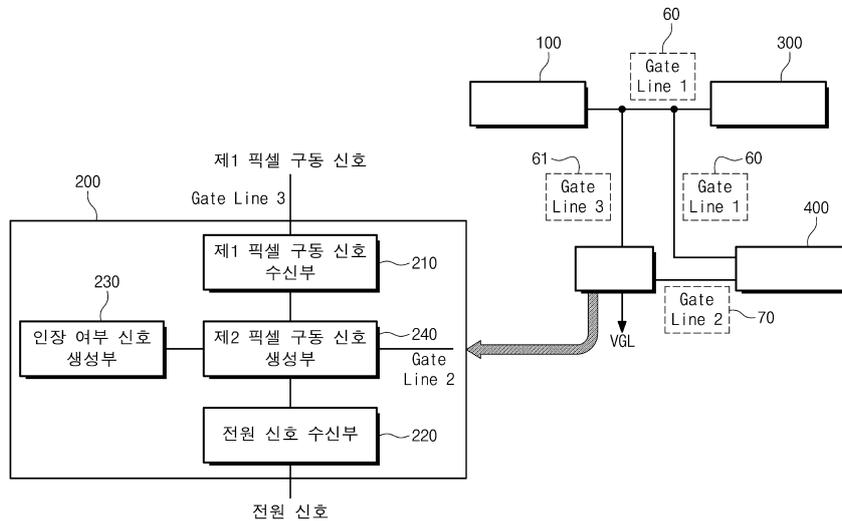
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 스트레처블 디스플레이 구동 장치

(57) 요약

본 발명의 일 실시예에 따른 스트레처블 디스플레이 구동 장치는 스트레처블 디스플레이에 디스플레이 하고자 하는 데이터를 포함하는 제1 픽셀 구동 신호를 생성하도록 구성되는 제1 픽셀 구동 신호 생성 모듈; 상기 제1 픽셀 구동 신호를 수신하여 상기 제1 픽셀을 구동하도록 구성되는 제1 픽셀 구동 회로; 상기 스트레처블 디스플레이의 인장 여부에 따라 구동 여부가 결정될 수 있는 제2 픽셀을 구동하도록 구성되는 제2 픽셀 구동 회로; 및 상기 제1 픽셀 구동 신호 및 전원 신호를 수신하고, 상기 스트레처블 디스플레이의 인장 여부에 따라 생성된 인장 여부 신호를 기반으로 상기 제1 픽셀 구동 신호 및 상기 전원 신호 중 어느 하나를 이용하여 상기 제2 픽셀 구동 회로에 인가할 제2 픽셀 구동 신호를 생성하도록 구성되는 제2 픽셀 구동 신호 생성 모듈을 포함한다.

대표도



(52) CPC특허분류

G09G 3/32 (2013.01)

G09G 2340/04 (2013.01)

(72) 발명자

민원경

서울특별시 강남구 삼성로 212, 15동 1112호

정주성

서울특별시 서대문구 신촌로 127, 1506호

이진혁

서울특별시 강남구 개포로109길 9, 219동 411호

최동현

서울특별시 마포구 신촌로12다길 20, 711호

김민성

서울특별시 서대문구 연희로 83, B동 704호

김관인

서울특별시 중구 만리재로 175, 110동 2403호

이 발명을 지원한 국가연구개발사업

과제고유번호	1711119795
과제번호	2020M3H4A1A02084896
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	나노미래소재원천기술개발(R&D)
연구과제명	2축 신축감응형 AMOLED 디스플레이 백플레인 소재/소자 기술
기여율	1/1
과제수행기관명	연세대학교
연구기간	2020.07.01 ~ 2020.12.31

명세서

청구범위

청구항 1

스트레처블 디스플레이에 디스플레이 하고자 하는 데이터를 포함하는 제1 픽셀 구동 신호를 생성하도록 구성되는 제1 픽셀 구동 신호 생성 모듈;

상기 제1 픽셀 구동 신호를 수신하여 상기 제1 픽셀을 구동하도록 구성되는 제1 픽셀 구동 회로;

상기 스트레처블 디스플레이의 인장 여부에 따라 구동 여부가 결정될 수 있는 제2 픽셀을 구동하도록 구성되는 제2 픽셀 구동 회로; 및

상기 제1 픽셀 구동 신호 및 전원 신호를 수신하고, 상기 스트레처블 디스플레이의 인장 여부에 따라 생성된 인장 여부 신호를 기반으로 상기 제1 픽셀 구동 신호 및 상기 전원 신호 중 어느 하나를 이용하여 상기 제2 픽셀 구동 회로에 인가할 제2 픽셀 구동 신호를 생성하도록 구성되는 제2 픽셀 구동 신호 생성 모듈을 포함하는, 스트레처블 디스플레이 구동 장치.

청구항 2

제1항에 있어서,

상기 제2 픽셀 구동 신호 생성 모듈은:

스트레처블 디스플레이의 인장 여부, 제1 픽셀 구동 회로로 인가되는 제1 픽셀 구동 신호 및 전원 신호를 기반으로 제2 픽셀 구동 신호를 생성하여 제2 픽셀을 포함하는 제2 픽셀 구동 회로로 인가하도록 구성되는 제2 픽셀 구동 신호 생성부를 포함하는, 스트레처블 디스플레이 구동 장치.

청구항 3

제2항에 있어서,

상기 제2 픽셀 구동 신호 생성 모듈은:

제1 픽셀 구동 신호 생성부에서 생성되어 제1 픽셀 구동 회로로 인가되는 제1 픽셀 구동 신호를 수신하도록 구성되는 제1 픽셀 구동 신호 수신부;

전원 신호를 수신하도록 구성되는 전원 신호 수신부; 및

스트레처블 디스플레이의 인장 여부에 따라 인장 여부 신호를 생성하도록 구성되는 인장 여부 신호 생성부를 더 포함하는, 스트레처블 디스플레이 구동 장치.

청구항 4

제3항에 있어서,

상기 인장 여부 신호 생성부는:

상기 스트레처블 디스플레이가 인장 상태일 경우, 제1 인장 여부 신호를 생성하고;

상기 스트레처블 디스플레이가 수축 상태일 경우, 제2 인장 여부 신호를 생성하도록 구성되는, 스트레처블 디스플레이 구동 장치.

청구항 5

제4항에 있어서,

상기 제2 픽셀 구동 신호 생성부는:

상기 제1 인장 여부 신호를 수신한 경우, 상기 제1 픽셀 구동 신호를 기반으로 상기 제2 픽셀 구동 신호를 생성

하고;

상기 제2 인장 여부 신호를 수신한 경우, 상기 전원 신호를 기반으로 상기 제2 픽셀 구동 신호를 생성하도록 구성되는, 스트레처블 디스플레이 구동 장치.

청구항 6

제5항에 있어서,

상기 제2 픽셀 구동 신호 생성부는:

제1 트랜지스터; 및

제2 트랜지스터를 포함하도록 구성되는, 스트레처블 디스플레이 구동 장치.

청구항 7

제6항에 있어서,

상기 제1 트랜지스터는 PMOS를 포함하고,

상기 제2 트랜지스터는 NMOS를 포함하는, 스트레처블 디스플레이 구동 장치.

청구항 8

제7항에 있어서,

상기 제1 트랜지스터의 소스 단은 상기 제1 픽셀 구동 신호 수신부와 연결되고,

상기 제2 트랜지스터의 소스 단은 상기 전원 신호 수신부와 연결되고,

상기 제1 트랜지스터와 상기 제2 트랜지스터의 게이트 단은 상기 인장 여부 신호 생성부와 연결되고,

상기 제1 트랜지스터의 드레인 단과 상기 제2 트랜지스터의 드레인 단은 서로 연결되도록 구성되는, 스트레처블 디스플레이 구동 장치.

청구항 9

제8항에 있어서,

상기 제1 인장 여부 신호는 로우 레벨 전압이고,

상기 제2 인장 여부 신호는 하이 레벨 전압이고,

상기 전원 신호는 VGL이고,

상기 제2 픽셀 구동 회로에 포함된 스위칭 트랜지스터는 NMOS를 포함하는, 스트레처블 디스플레이 구동 장치.

청구항 10

제7항에 있어서,

상기 제1 트랜지스터는 제1 PMOS를 포함하고,

상기 제2 트랜지스터는 제2 PMOS를 포함하는, 스트레처블 디스플레이 구동 장치.

청구항 11

제10항에 있어서,

상기 제1 트랜지스터의 소스 단과 게이트 단은 상기 제1 픽셀 구동 신호 수신부와 연결되고,

상기 제2 트랜지스터의 드레인 단은 상기 전원 신호 수신부와 연결되고,

상기 제2 트랜지스터의 게이트 단은 상기 인장 여부 신호 생성부와 연결되고,

상기 제1 트랜지스터의 드레인 단과 상기 제2 트랜지스터의 소스 단은 서로 연결되도록 구성되는, 스트레처블

디스플레이 구동 장치.

청구항 12

제11항에 있어서,
 상기 제1 인장 여부 신호는 하이 레벨 전압이고,
 상기 제2 인장 여부 신호는 로우 레벨 전압이고,
 상기 전원 신호는 VGH이고,
 상기 제2 픽셀 구동 회로에 포함된 스위칭 트랜지스터는 PMOS를 포함하는, 스트레처블 디스플레이 구동 장치.

청구항 13

제7항에 있어서,
 상기 제1 트랜지스터는 제1 NMOS를 포함하고,
 상기 제2 트랜지스터는 제2 NMOS를 포함하고,
 상기 제1 NMOS는 디플레이션 타입의 NMOS인, 스트레처블 디스플레이 구동 장치.

청구항 14

제13항에 있어서,
 상기 제1 트랜지스터의 드레인 단은 상기 제1 픽셀 구동 신호 수신부와 연결되고,
 상기 제2 트랜지스터의 소스 단은 상기 전원 신호 수신부와 연결되고,
 상기 제2 트랜지스터의 게이트 단은 상기 인장 여부 신호 생성부와 연결되고,
 상기 제1 트랜지스터의 소스 단, 상기 제1 트랜지스터의 게이트 단 및 상기 제2 트랜지스터의 드레인 단은 서로 연결되도록 구성되는, 스트레처블 디스플레이 구동 장치.

청구항 15

제14항에 있어서,
 상기 제1 인장 여부 신호는 로우 레벨 전압이고,
 상기 제2 인장 여부 신호는 하이 레벨 전압이고,
 상기 전원 신호는 VGL이고,
 상기 제2 픽셀 구동 회로에 포함된 스위칭 트랜지스터는 NMOS를 포함하는, 스트레처블 디스플레이 구동 장치.

발명의 설명

기술 분야

[0001] 본 발명은 스트레처블 디스플레이 구동 장치에 관한 것이다.

배경 기술

[0002] 최근에는 디스플레이 관련 기술의 발달과 함께, 접거나 롤(Roll) 형상으로 말 수 있는 플렉서블한 디스플레이 장치들이 연구 및 개발되고 있으며, 한발 더 나아가 다양한 형태로의 변화가 가능한 스트레처블(stretchable) 디스플레이 장치에 대한 연구개발이 활발히 진행되고 있다. 한편, 스트레처블 디스플레이 장치는, 인장 시 화소 간 간격이 증가하여 해상도가 감소될 수 있다.

발명의 내용

해결하려는 과제

[0003] 본 발명의 실시예는 인장 전후 디스플레이의 해상도를 유지하기 위한 스트레처블 디스플레이 구동 장치에 관한 것으로, 스트레처블 디스플레이의 인장 여부, 제1 픽셀 구동 회로로 인가되는 제1 픽셀 구동 신호 및 전원 신호를 기반으로 추가적으로 제공되는 제2 픽셀을 구동하기 위한 제2 픽셀 구동 신호를 생성할 수 있는 스트레처블 디스플레이 구동 장치에 관한 것이다.

[0004] 한편, 본 발명에서 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급하지 않은 또 다른 기술적 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0005] 본 발명의 일 실시예에 따른 스트레처블 디스플레이 구동 장치는 스트레처블 디스플레이에 디스플레이 하고자 하는 데이터를 포함하는 제1 픽셀 구동 신호를 생성하도록 구성되는 제1 픽셀 구동 신호 생성 모듈; 상기 제1 픽셀 구동 신호를 수신하여 상기 제1 픽셀을 구동하도록 구성되는 제1 픽셀 구동 회로; 상기 스트레처블 디스플레이의 인장 여부에 따라 구동 여부가 결정될 수 있는 제2 픽셀을 구동하도록 구성되는 제2 픽셀 구동 회로; 및 상기 제1 픽셀 구동 신호 및 전원 신호를 수신하고, 상기 스트레처블 디스플레이의 인장 여부에 따라 생성된 인장 여부 신호를 기반으로 상기 제1 픽셀 구동 신호 및 상기 전원 신호 중 어느 하나를 이용하여 상기 제2 픽셀 구동 회로에 인가할 제2 픽셀 구동 신호를 생성하도록 구성되는 제2 픽셀 구동 신호 생성 모듈을 포함한다.

[0006] 제1 픽셀 구동 신호 및 전원 신호를 수신하고, 스트레처블 디스플레이의 인장 여부에 따라 생성된 인장 여부 신호를 기반으로 상기 제1 픽셀 구동 신호 및 상기 전원 신호 중 어느 하나를 이용하여 제2 픽셀 구동 회로에 인가할 제2 픽셀 구동 신호를 생성하도록 구성되는 제2 픽셀 구동 신호 생성 모듈을 포함한다.

[0007] 상기 제2 픽셀 구동 신호 생성 모듈은: 스트레처블 디스플레이의 인장 여부, 제1 픽셀 구동 회로로 인가되는 제1 픽셀 구동 신호 및 전원 신호를 기반으로 제2 픽셀 구동 신호를 생성하여 제2 픽셀을 포함하는 제2 픽셀 구동 회로로 인가하도록 구성되는 제2 픽셀 구동 신호 생성부를 포함할 수 있다.

[0008] 상기 제2 픽셀 구동 신호 생성 모듈은: 제1 픽셀 구동 신호 생성부에서 생성되어 제1 픽셀 구동 회로로 인가되는 제1 픽셀 구동 신호를 수신하도록 구성되는 제1 픽셀 구동 신호 수신부; 전원 신호를 수신하도록 구성되는 전원 신호 수신부; 및 스트레처블 디스플레이의 인장 여부에 따라 인장 여부 신호를 생성하도록 구성되는 인장 여부 신호 생성부를 더 포함할 수 있다.

[0009] 상기 인장 여부 신호 생성부는: 상기 스트레처블 디스플레이가 인장 상태일 경우, 제1 인장 여부 신호를 생성하고; 상기 스트레처블 디스플레이가 인장 되지 않은 상태일 경우, 제2 인장 여부 신호를 생성하도록 구성될 수 있다.

[0010] 상기 제2 픽셀 구동 신호 생성부는: 상기 제1 인장 여부 신호를 수신한 경우, 상기 제1 픽셀 구동 신호를 기반으로 상기 제2 픽셀 구동 신호를 생성하고; 상기 제2 인장 여부 신호를 수신한 경우, 상기 전원 신호를 기반으로 상기 제2 픽셀 구동 신호를 생성하도록 구성될 수 있다.

[0011] 상기 제2 픽셀 구동 신호 생성부는: 제1 트랜지스터; 및 제2 트랜지스터를 포함하도록 구성될 수 있다.

[0012] 상기 제1 트랜지스터는 PMOS를 포함하고, 상기 제2 트랜지스터는 NMOS를 포함할 수 있다.

[0013] 상기 제1 트랜지스터의 소스 단은 상기 제1 픽셀 구동 신호 수신부와 연결되고, 상기 제2 트랜지스터의 소스 단은 상기 전원 신호 수신부와 연결되고, 상기 제1 트랜지스터와 상기 제2 트랜지스터의 게이트 단은 상기 인장 여부 신호 생성부와 연결되고, 상기 제1 트랜지스터의 드레인 단과 상기 제2 트랜지스터의 드레인 단은 서로 연결되도록 구성될 수 있다.

[0014] 상기 제1 인장 여부 신호는 로우 레벨 전압이고, 상기 제2 인장 여부 신호는 하이 레벨 전압이고, 상기 전원 신호는 VGL이고, 상기 제2 픽셀 구동 회로에 포함된 스위칭 트랜지스터는 NMOS를 포함할 수 있다.

[0015] 상기 제1 트랜지스터는 제1 PMOS를 포함하고, 상기 제2 트랜지스터는 제2 PMOS를 포함할 수 있다.

[0016] 상기 제1 트랜지스터의 소스 단과 게이트 단은 상기 제1 픽셀 구동 신호 수신부와 연결되고, 상기 제2 트랜지스터의 드레인 단은 상기 전원 신호 수신부와 연결되고, 상기 제2 트랜지스터의 게이트 단은 상기 인장 여부 신호 생성부와 연결되고, 상기 제1 트랜지스터의 드레인 단과 상기 제2 트랜지스터의 소스 단은 서로 연결되도록 구성될 수 있다.

- [0017] 상기 제1 인장 여부 신호는 하이 레벨 전압이고, 상기 제2 인장 여부 신호는 로우 레벨 전압이고, 상기 전원 신호는 VGH이고, 상기 제2 픽셀 구동 회로에 포함된 스위칭 트랜지스터는 PMOS를 포함할 수 있다.
- [0018] 상기 제1 트랜지스터는 제1 NMOS를 포함하고, 상기 제2 트랜지스터는 제2 NMOS를 포함하고, 상기 제1 NMOS는 디플레이션 타입의 NMOS일 수 있다.
- [0019] 상기 제1 트랜지스터의 드레인 단은 상기 제1 픽셀 구동 신호 수신부와 연결되고, 상기 제2 트랜지스터의 소스 단은 상기 전원 신호 수신부와 연결되고, 상기 제2 트랜지스터의 게이트 단은 상기 인장 여부 신호 생성부와 연결되고, 상기 제1 트랜지스터의 소스 단, 상기 제1 트랜지스터의 게이트 단 및 상기 제2 트랜지스터의 드레인 단은 서로 연결되도록 구성될 수 있다.
- [0020] 상기 제1 인장 여부 신호는 로우 레벨 전압이고, 상기 제2 인장 여부 신호는 로우 레벨 전압이고, 상기 전원 신호는 VGL이고, 상기 제2 픽셀 구동 회로에 포함된 스위칭 트랜지스터는 NMOS를 포함할 수 있다.

발명의 효과

- [0021] 본 발명의 실시예에 따른 스트레처블 디스플레이 구동 장치는 인장 전후 디스플레이의 해상도를 유지할 수 있으며, 보다 상세히 말하면 스트레처블 디스플레이의 인장 여부, 제1 픽셀 구동 회로로 인가되는 제1 픽셀 구동 신호 및 전원 신호를 기반으로 추가적으로 제공되는 제2 픽셀을 구동하기 위한 제2 픽셀 구동 신호를 생성할 수 있다.
- [0022] 한편, 본 발명에서 얻을 수 있는 효과는 이상에서 언급한 효과들로 제한되지 않으며, 언급하지 않은 또 다른 효과들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

- [0023] 도 1은 종래의 스트레처블 디스플레이 구동 장치(11)를 나타낸 블록도이다.
- 도 2는 제1 픽셀 구동 회로(300)를 개략적으로 나타낸 도면이다.
- 도 3은 제2 픽셀 구동 회로(400)를 개략적으로 나타낸 도면이다.
- 도 4는 본 발명의 일 실시예에 따른 스트레처블 디스플레이 구동 장치(10)를 포함하는 스트레처블 디스플레이를 나타낸 블록도이다.
- 도 5는 본 발명의 제1 실시예에 따른 제2 픽셀 구동 신호 생성부(240)를 나타낸 회로도이다.
- 도 6은 본 발명의 제2 실시예에 따른 제2 픽셀 구동 신호 생성부(240)를 나타낸 회로도이다.
- 도 7은 본 발명의 제3 실시예에 따른 제2 픽셀 구동 신호 생성부(240)를 나타낸 회로도이다.

발명을 실시하기 위한 구체적인 내용

- [0024] 본 발명의 다른 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술 되는 실시 예를 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시 예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시 예는 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0025] 만일 정의되지 않더라도, 여기서 사용되는 모든 용어들(기술 혹은 과학 용어들을 포함)은 이 발명이 속한 종래 기술에서 보편적 기술에 의해 일반적으로 수용되는 것과 동일한 의미를 가진다.
- [0026] 일반적인 사전들에 의해 정의된 용어들은 관련된 기술 그리고/혹은 본 출원의 본문에 의미하는 것과 동일한 의미를 갖는 것으로 해석될 수 있고, 그리고 여기서 명확하게 정의된 표현이 아니더라도 개념화되거나 혹은 과도하게 형식적으로 해석되지 않을 것이다.
- [0027] 본 명세서에서 사용된 용어는 실시 예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다.
- [0028] 명세서에서 사용되는 '포함한다' 및/또는 이 동사의 다양한 활용형들 예를 들어, '포함', '포함하는', '포함하

고', '포함하며' 등은 언급된 조성, 성분, 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 조성, 성분, 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다. 본 명세서에서 '및/또는' 이라는 용어는 나열된 구성들 각각 또는 이들의 다양한 조합을 가리킨다.

- [0029] 한편, 본 명세서 전체에서 사용되는 '~부', '~기', '~블록', '~모듈' 등의 용어는 적어도 하나의 기능이나 동작을 처리하는 단위를 의미할 수 있다. 예를 들어 소프트웨어, FPGA 또는 ASIC과 같은 하드웨어 구성요소를 의미할 수 있다.
- [0030] 그렇지만 '~부', '~기', '~블록', '~모듈' 등이 소프트웨어 또는 하드웨어에 한정되는 의미는 아니다. '~부', '~기', '~블록', '~모듈'은 어드레싱할 수 있는 저장 매체에 있도록 구성될 수도 있고 하나 또는 그 이상의 프로세서들을 재생시키도록 구성될 수도 있다.
- [0031] 따라서, 일 예로서 '~부', '~기', '~블록', '~모듈'은 소프트웨어 구성요소들, 객체지향 소프트웨어 구성요소들, 클래스 구성요소들 및 태스크 구성요소들과 같은 구성요소들과, 프로세스들, 함수들, 속성들, 프로시저들, 서브루틴들, 프로그램 코드의 세그먼트들, 드라이버들, 펌웨어, 마이크로 코드, 회로, 데이터, 데이터베이스, 데이터 구조들, 테이블들, 어레이들 및 변수들을 포함한다.
- [0032] 구성요소들과 '~부', '~기', '~블록', '~모듈'들 안에서 제공되는 기능은 더 작은 수의 구성요소들 및 '~부', '~기', '~블록', '~모듈'들로 결합되거나 추가적인 구성요소들과 '~부', '~기', '~블록', '~모듈'들로 더 분리될 수 있다.
- [0033] 이하, 본 명세서의 첨부된 도면을 참조하여 본 발명의 실시예를 상세하게 설명한다.
- [0034] 도 1은 종래의 스트레처블 디스플레이 구동 장치(11)를 나타낸 블록도이고, 도 2는 제1 픽셀 구동 회로(300)를 개략적으로 나타낸 도면이고, 도 3은 제2 픽셀 구동 회로(400)를 개략적으로 나타낸 도면이다.
- [0035] 도 1 내지 도 3을 참조하면, 종래의 스트레처블 디스플레이 구동 장치(11)는 제1 픽셀 구동 신호 생성 모듈(100), 종래의 제2 픽셀 구동 신호 생성 모듈(201), 제1 픽셀 구동 회로(300) 및 제2 픽셀 구동 회로(400)를 포함한다.
- [0036] 제1 픽셀 구동 신호 생성 모듈(100)은 디스플레이 하고자 하는 데이터를 포함하는 제1 픽셀 구동 신호를 생성할 수 있다. 제1 픽셀 구동 회로(300)는 제1 픽셀 구동 신호를 수신하여 제1 픽셀을 구동하도록 구성된다.
- [0037] 예를 들어, 제1 픽셀 구동 회로(300)는 스트레처블 디스플레이의 인장 여부와 무관하게, 제1 픽셀 구동 신호를 수신할 경우 이를 기반으로 제1 픽셀(80)을 구동시킬 수 있다.
- [0038] 또한, 제2 픽셀 구동 회로(400)는 스트레처블 디스플레이의 인장 여부에 따라 구동 여부가 결정될 수 있는 제2 픽셀을 구동하기 위한 회로를 말한다.
- [0039] 보다 상세히 말하면, 제2 픽셀 구동 회로(400)는 스트레처블 디스플레이가 인장된 후 해상도 유지를 위해 제1 픽셀(80)의 사이 영역에 제공되어 추가적으로 구동되는 제2 픽셀(90) 구동시키기 위한 회로일 수 있다.
- [0040] Gate Line 1(60)를 통해 제1 픽셀 구동 회로(300)로 인가되는 제1 픽셀 구동 신호는 제1 픽셀 구동 신호 생성 모듈(100)에서 생성되며, Gate Line 2(70)를 통해 제2 픽셀 구동 회로(400)로 인가되는 제2 픽셀 구동 신호는 종래의 제2 픽셀 구동 신호 생성부(50)에서 생성될 수 있다.
- [0041] 예를 들어, 스트레처블 디스플레이가 인장되기 전 상태에서는 제1 픽셀 구동 회로(300)를 통해 제1 픽셀(80)만이 구동되나, 스트레처블 디스플레이의 인장되어 추가 디스플레이 픽셀의 구동이 필요할 경우에는 종래의 제2 픽셀 구동 신호 생성 모듈(201)에서 생성된 제2 픽셀 구동 신호가 제2 픽셀 구동 회로(400)에 인가됨으로써 제2 픽셀(90)이 추가로 구동될 수 있다.
- [0042] 따라서, 제2 픽셀 구동 회로(400)에 포함된 제2 픽셀(90)을 구동시키기 위해서는 종래의 제2 픽셀 구동 신호 생성 모듈(201)이 추가적으로 요구되었으며, 이로 인해 스트레처블 디스플레이가 두꺼워지거나 베젤이 넓어지는 문제가 발생하였다.
- [0043] 다시 도 2를 참조하면, 제1 픽셀 구동 회로(300)는 제1 픽셀 구동 신호 생성 모듈(100)과 연결된 Gate Line 1(60)를 통해 제1 픽셀 구동 신호를 수신하여 제1 픽셀(80)을 구동시킬 수 있다.
- [0044] 다시 도 3을 참조하면, 제2 픽셀 구동 회로(400)는 제1 픽셀 구동 신호 생성 모듈(100)과 연결된 Gate Line 1(60)를 통해 제1 픽셀 구동 신호를 수신함과 더불어 종래의 제2 픽셀 구동 신호 생성 모듈(201)과 연결된 Gate

Line 2(70)를 통해 제2 픽셀 구동 신호를 함께 수신하여 제2 픽셀(90)을 구동시킬 수 있다.

- [0045] 도 2와 도 3에 도시된 제1 픽셀 구동 회로(300)와 제2 픽셀 구동 회로(40)제2 픽셀 구동 회로(400)는 본 발명에 서로 동일하게 적용될 수 있다.
- [0046] 도 4는 본 발명의 일 실시예에 따른 스트레처블 디스플레이 구동 장치(10)를 나타낸 블록도이다.
- [0047] 도 4를 참조하면, 본 발명의 스트레처블 디스플레이 구동 장치(10)는 종래의 스트레처블 디스플레이 구동 장치(11)와 기본적인 구조 및 동작 원리를 공유하되, 종래의 제2 픽셀 구동 신호 생성 모듈(201)이 제2 픽셀 구동 신호 생성 모듈(200)로 치환되었음에 특징이 있다.
- [0048] 본 발명의 스트레처블 디스플레이 구동 장치(10)는 제1 픽셀 구동 신호 생성 모듈(100), 제2 픽셀 구동 신호 생성 모듈(200), 제1 픽셀 구동 회로(300) 및 제2 픽셀 구동 회로(400)를 포함할 수 있으며, 제2 픽셀 구동 신호 생성 모듈(200)은 제1 픽셀 구동 신호 수신부(210), 전원 신호 수신부(220), 인장 여부 신호 생성부(230) 및 제2 픽셀 구동 신호 생성부(240)를 포함할 수 있다.
- [0049] 제2 픽셀 구동 신호 생성 모듈(200)은 제1 픽셀 구동 신호 및 전원 신호를 수신하고, 스트레처블 디스플레이의 인장 여부에 따라 생성된 인장 여부 신호를 기반으로 상기 제1 픽셀 구동 신호 및 상기 전원 신호 중 어느 하나를 이용하여 제2 픽셀 구동 신호를 생성할 수 있다.
- [0050] 제1 픽셀 구동 신호 수신부(210)는 제1 픽셀 구동 신호 생성 모듈(100)에서 생성되어 제1 픽셀 구동 회로(30)제1 픽셀 구동 회로(300)로 인가되는 제1 픽셀 구동 신호를 수신하도록 구성된다. 이를 위해, 기존의 Gate Line 1(60)에서 분기된 새로운 Gate Line인 Gate Line 3(61)를 통해 제1 픽셀 구동 신호를 수신한다.
- [0051] 전원 신호 수신부(220)는 전원 신호를 수신하도록 구성된다. 전원 신호는 VGL 또는 VGH 일 수 있다.
- [0052] 예를 들어, 전원 신호는 제2 픽셀 구동 신호 생성부(240)의 구성에 따라 VGL 또는 VGH 중 적어도 어느 하나로 선택될 수 있다. 이에 대한 보다 상세한 설명은 이하의 제1 내지 제3 실시예에 따른 제2 픽셀 구동 신호 생성부(240)에서 함께 설명하도록 한다.
- [0053] 인장 여부 신호 생성부(230)는 스트레처블 디스플레이 패널이 인장 되었는지를 판단하고, 이에 따라 각기 다른 인장 여부 신호를 생성하도록 구성될 수 있다.
- [0054] 예를 들어, 스트레처블 디스플레이 패널이 인장 되었는지 여부는 제1 픽셀(80) 간의 간격이 기 설정된 기준치를 초과하는지 여부에 따라 결정될 수 있으나, 이 외에도 스트레처블 디스플레이가 인장 되었는지를 판단할 수 있는 공지의 방법이라면 제한 없이 적용될 수 있다.
- [0055] 보다 상세히 말하면, 인장 여부 신호 생성부(230)는 스트레처블 디스플레이가 인장 상태일 경우 제1 인장 여부 신호를 생성하고, 스트레처블 디스플레이가 인장 되지 않은 상태일 경우 제2 인장 여부 신호를 생성하도록 구성될 수 있다.
- [0056] 예를 들어, 제1 인장 여부 신호는 제2 픽셀 구동 신호 생성부(240)의 구성에 따라 하이 레벨 전압(High Level Voltage) 또는 로우 레벨 전압(Low Level Voltage) 중 적어도 어느 하나로 선택될 수 있다. 이에 대한 보다 상세한 설명은 이하의 제1 내지 제3 실시예에 따른 제2 픽셀 구동 신호 생성부(240)에서 함께 설명하도록 한다.
- [0057] 제2 픽셀 구동 신호 생성부(240)는 인장 여부 신호 생성부(230)를 통해 생성된 각기 다른 인장 여부 신호, 제1 픽셀 구동 신호 수신부(210)를 통해 수신된 제1 픽셀 구동 신호 및 전원 신호 수신부(220)를 통해 수신된 전원 신호를 기반으로 제2 픽셀 구동 신호를 생성하여 제2 픽셀(90)을 포함하는 제2 픽셀 구동 회로(400)로 인가하도록 구성된다.
- [0058] 예를 들어, 제2 픽셀 구동 신호 생성부(240)는 인장 여부 신호 생성부(230)를 통해 생성된 제1 인장 여부 신호를 수신한 경우, 제1 픽셀 구동 신호 수신부(210)를 통해 수신한 제1 픽셀 구동 신호를 기반으로 제2 픽셀 구동 신호를 생성하여 Gate Line 2(70)를 통해 제2 픽셀 구동 회로(400)로 전달할 수 있다.
- [0059] 또한, 인장 여부 신호 생성부(230)를 통해 생성된 제2 인장 여부 신호를 수신한 경우, 전원 신호 수신부(220)를 통해 수신한 전원 신호를 기반으로 제2 픽셀 구동 신호를 생성하여 Gate Line 2(70)를 통해 제2 픽셀 구동 회로(400)로 전달할 수 있다.
- [0060] 제2 픽셀 구동 신호 생성부(240)는 제1 트랜지스터(241) 및 제2 트랜지스터(242)를 포함할 수 있다.

- [0061] 도 5는 본 발명의 제1 실시예에 따른 제2 픽셀 구동 신호 생성부(240)의 회로도이다.
- [0062] 도 5를 참조하면, 제1 실시예에 따른 제2 픽셀 구동 신호 생성부(240)의 경우, 제1 트랜지스터(241)는 PMOS를 포함하고, 제2 트랜지스터(242)는 NMOS를 포함할 수 있다.
- [0063] 제1 실시예에 따른 제2 픽셀 구동 신호 생성부(240)의 회로 구성을 살펴보면, 제1 트랜지스터(241)의 소스 단은 제1 픽셀 구동 신호 수신부(210)와 연결되고, 제2 트랜지스터(242)의 소스 단은 전원 신호 수신부(220)와 연결되고, 제1 트랜지스터(241)와 제2 트랜지스터(242)의 게이트 단은 인장 여부 신호 생성부(230)와 연결되고, 제1 트랜지스터(241)의 드레인 단과 제2 트랜지스터(242)의 드레인 단은 서로 연결되도록 구성될 수 있다.
- [0064] 상술한 바와 같이 인장 여부 신호 생성부(230)는 스트레처블 디스플레이가 인장 상태일 경우 제1 인장 여부 신호를 생성하고, 스트레처블 디스플레이가 인장 되지 않은 상태일 경우 제2 인장 여부 신호를 생성한다.
- [0065] 제1 실시예에서 제1 인장 여부 신호는 로우 레벨 전압(Low Level Voltage)일 수 있으며, 제2 인장 여부 신호는 하이 레벨 전압(High Level Voltage)일 수 있다.
- [0066] 이때 로우 레벨 전압(Low Level Voltage)은 제1 트랜지스터(241)에 전도성 채널을 형성하기에 충분히 낮은 전압일 수 있으며, 하이 레벨 전압(High Level Voltage)은 제2 트랜지스터(242)에 전도성 채널을 형성하기에 충분히 높은 전압일 수 있다.
- [0067] 제2 픽셀 구동 신호 생성부(240)에 제1 인장 여부 신호가 인가될 경우, 제1 트랜지스터(241)는 단락되고 제2 트랜지스터(242)는 개방됨으로써 제2 픽셀 구동 신호 생성부(240)의 출력단으로 제1 픽셀 구동 신호가 인가될 수 있다.
- [0068] 즉, 이 경우 제2 픽셀 구동 신호 생성부(240)는 제1 픽셀 구동 신호를 제2 픽셀 구동 신호로서 제2 픽셀 구동 회로(400)에 인가하게 되고 그 결과 제2 픽셀(90)이 구동될 수 있다.
- [0069] 제1 실시예에서 전원 신호는 VGL일 수 있다.
- [0070] 제2 픽셀 구동 신호 생성부(240)에 제2 인장 여부 신호가 인가될 경우, 제1 트랜지스터(241)는 개방되고 제2 트랜지스터(242)는 단락됨으로써 제2 픽셀 구동 신호 생성부(240)의 출력단으로 전원 신호가 인가될 수 있다.
- [0071] 즉, 이 경우 제2 픽셀 구동 신호 생성부(240)는 전원 신호인 VGL을 제2 픽셀 구동 신호로서 제2 픽셀 구동 회로(400)에 인가하게 되고 그 결과 제2 픽셀(90)은 구동되지 않을 수 있다.
- [0072] 도 6은 본 발명의 제2 실시예에 따른 제2 픽셀 구동 신호 생성부(240)의 회로도이다.
- [0073] 도 6을 참조하면, 제2 실시예에 따른 제2 픽셀 구동 신호 생성부(240)의 경우, 제1 트랜지스터(241)는 제1 PMOS를 포함하고, 제2 트랜지스터(242)는 제2 PMOS를 포함할 수 있다.
- [0074] 제2 실시예에 따른 제2 픽셀 구동 신호 생성부(240)의 회로 구성을 살펴보면, 제1 트랜지스터(241)의 소스 단과 게이트 단은 제1 픽셀 구동 신호 수신부(210)와 연결되고, 제2 트랜지스터(242)의 드레인 단은 전원 신호 수신부(220)와 연결되고, 제2 트랜지스터(242)의 게이트 단은 인장 여부 신호 생성부(230)와 연결되고, 제1 트랜지스터(241)의 드레인 단과 제2 트랜지스터(242)의 소스 단은 서로 연결되도록 구성될 수 있다.
- [0075] 상술한 바와 같이 인장 여부 신호 생성부(230)는 스트레처블 디스플레이가 인장 상태일 경우 제1 인장 여부 신호를 생성하고, 스트레처블 디스플레이가 인장 되지 않은 상태일 경우 제2 인장 여부 신호를 생성한다.
- [0076] 제2 실시예에서 제1 인장 여부 신호는 하이 레벨 전압(High Level Voltage)일 수 있으며, 제2 인장 여부 신호는 로우 레벨 전압(Low Level Voltage)일 수 있다.
- [0077] 이때 하이 레벨 전압(High Level Voltage)은 제2 트랜지스터(242)에 전도성 채널을 제거하기에 충분히 높은 전압일 수 있으며, 로우 레벨 전압(Low Level Voltage)은 제2 트랜지스터(242)에 전도성 채널을 형성하기에 충분히 낮은 전압일 수 있다. 제2 픽셀 구동 신호 생성부(240)에 제1 인장 여부 신호가 인가될 경우, 제1 트랜지스터(241)는 단락되고 제2 트랜지스터(242)는 개방됨으로써 제2 픽셀 구동 신호 생성부(240)의 출력단으로 제1 픽셀 구동 신호가 인가될 수 있다.
- [0078] 즉, 이 경우 제2 픽셀 구동 신호 생성부(240)는 제1 픽셀 구동 신호를 제2 픽셀 구동 신호로서 제2 픽셀 구동 회로(400)에 인가하게 되고 그 결과 제2 픽셀(90)이 구동될 수 있다.
- [0079] 제2 실시예에서 전원 신호는 VGH일 수 있다.

- [0080] 제2 픽셀 구동 신호 생성부(240)에 제2 인장 여부 신호가 인가될 경우, 제1 트랜지스터(241)는 개방되고 제2 트랜지스터(242)는 단락됨으로써 제2 픽셀 구동 신호 생성부(240)의 출력단으로 전원 신호인 VGH가 인가될 수 있다.
- [0081] 제2 실시예의 경우, 제2 픽셀 구동 회로(400)에 포함된 스위칭 트랜지스터는 도 2 및 도 3에 도시된 NMOS가 아닌 PMOS로 제공될 수 있다.
- [0082] 즉, 이 경우 제2 픽셀 구동 신호 생성부(240)는 전원 신호인 VGH를 제2 픽셀 구동 신호로서 제2 픽셀 구동 회로(400)에 인가하게 되고 그 결과 제2 픽셀(90)은 구동되지 않을 수 있다.
- [0083] 도 7은 본 발명의 제3 실시예에 따른 제2 픽셀 구동 신호 생성부(240)의 회로도이다.
- [0084] 도 7을 참조하면, 제3 실시예에 따른 제2 픽셀 구동 신호 생성부(240)의 경우, 제1 트랜지스터(241)는 제1 NMOS를 포함하고, 제2 트랜지스터(242)는 제2 NMOS를 포함할 수 있다. 이때, 제1 트랜지스터(241)에 포함된 제1 NMOS는 디플리션 타입(Depletion type)의 NMOS일 수 있다.
- [0085] 제3 실시예에 따른 제2 픽셀 구동 신호 생성부(240)의 회로 구성을 살펴보면, 제1 트랜지스터(241)의 드레인 단은 제1 픽셀 구동 신호 수신부(210)와 연결되고, 제2 트랜지스터(242)의 소스 단은 전원 신호 수신부(220)와 연결되고, 제2 트랜지스터(242)의 게이트 단은 인장 여부 신호 생성부(230)와 연결되고, 제1 트랜지스터(241)의 소스 단, 제1 트랜지스터(241)의 게이트 단 및 제2 트랜지스터(242)의 드레인 단은 서로 연결되도록 구성될 수 있다.
- [0086] 상술한 바와 같이 인장 여부 신호 생성부(230)는 제1 픽셀(80) 간의 간격이 기 설정된 기준치를 초과하는 경우 제1 인장 여부 신호를 생성하고, 제1 픽셀(80) 간의 간격이 기 설정된 기준치 미만인 경우 제2 인장 여부 신호를 생성한다.
- [0087] 제1 실시예에서 제1 인장 여부 신호는 로우 레벨 전압(Low Level Voltage)일 수 있으며, 제2 인장 여부 신호는 하이 레벨 전압(High Level Voltage)일 수 있다.
- [0088] 이때 로우 레벨 전압(Low Level Voltage)은 제2 트랜지스터(242)에 전도성 채널을 제거하기에 충분히 낮은 전압일 수 있으며, 하이 레벨 전압(High Level Voltage)은 제2 트랜지스터(242)에 전도성 채널을 형성하기에 충분히 높은 전압일 수 있다.
- [0089] 제2 픽셀 구동 신호 생성부(240)에 제1 인장 여부 신호가 인가될 경우, 제2 트랜지스터(242)는 개방된다. 이때 제1 트랜지스터(241)의 게이트 단에는 전압이 인가되지 않으나 제1 트랜지스터(241)는 디플리션 타입의 NMOS로 제공되므로 제1 트랜지스터(241)는 단락된 것으로 동작한다. 그 결과 제2 픽셀 구동 신호 생성부(240)의 출력단으로 제1 픽셀 구동 신호가 인가될 수 있다.
- [0090] 즉, 이 경우 제2 픽셀 구동 신호 생성부(240)는 제1 픽셀 구동 신호를 제2 픽셀 구동 신호로서 제2 픽셀 구동 회로(400)에 인가하게 되고 그 결과 제2 픽셀(90)이 구동될 수 있다.
- [0091] 제3 실시예에서 전원 신호는 VGL일 수 있다.
- [0092] 제2 픽셀 구동 신호 생성부(240)에 제2 인장 여부 신호가 인가될 경우, 제2 트랜지스터(242)는 단락되고, 그 결과 전원 신호인 VGL이 제1 트랜지스터(241)의 게이트 단으로 인가될 수 있다. 전원 신호인 VGL이 제1 트랜지스터(241)의 게이트 단으로 인가될 경우 제1 트랜지스터(241)는 개방되므로 제2 픽셀 구동 신호 생성부(240)의 출력단으로는 전원 신호인 VGL이 인가될 수 있다.
- [0093] 즉, 이 경우 제2 픽셀 구동 신호 생성부(240)는 전원 신호인 VGL을 제2 픽셀 구동 신호로서 제2 픽셀 구동 회로(400)에 인가하게 되고 그 결과 제2 픽셀(90)은 구동되지 않을 수 있다.
- [0094] 제1 실시예 내지 제3 실시예에 따른 제2 픽셀 구동 신호 생성부(240)의 동작 모습에서 살펴본 바와 같이 제1 인장 여부 신호, 제2 인장 여부 신호 및 전원 신호는 제2 픽셀 구동 신호 생성부(240)의 구성에 따라 변경될 수 있다.
- [0095] 즉, 제1 인장 여부 신호, 제2 인장 여부 신호 및 전원 신호는 스트레처블 디스플레이가 인장 될 경우에는 제1 픽셀 구동 신호를 제2 픽셀 구동 회로(400)에 인가하여 제2 픽셀(90)이 구동될 수 있도록 하고, 스트레처블 디스플레이가 인장 되지 않았을 경우에는 전원 신호를 제2 픽셀 구동 회로(400)에 인가하여 제2 픽셀(90)이 구동되지 않을 수 있다면, 제2 픽셀 구동 신호 생성부(240)의 구성에 따라 제한 없이 변경될 수 있다.

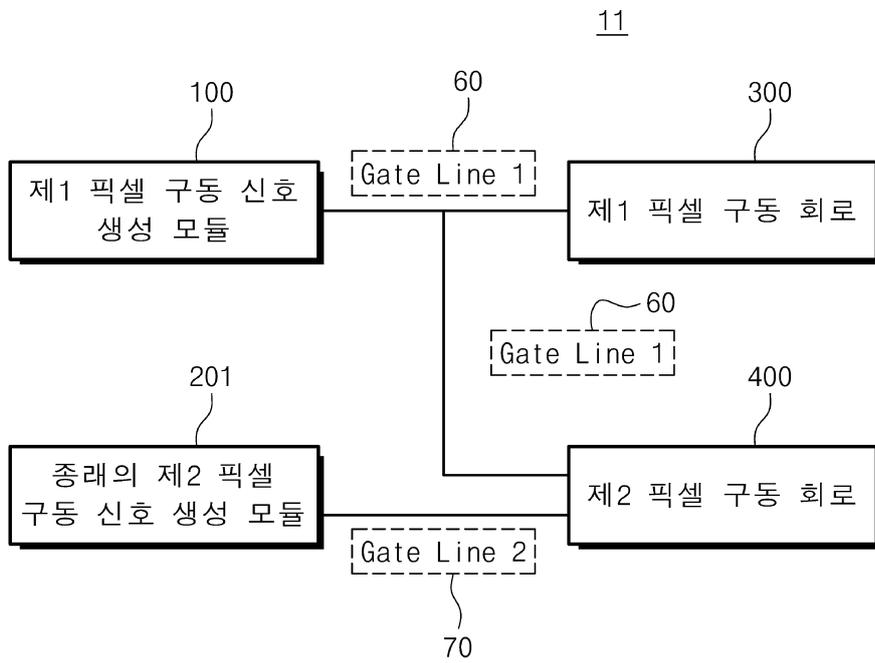
[0096] 이상에서 실시예를 통해 본 발명을 설명하였으나, 위 실시예는 단지 본 발명의 사상을 설명하기 위한 것으로 이에 한정되지 않는다. 통상의 기술자는 전술한 실시예에 다양한 변형이 가해질 수 있음을 이해할 것이다. 본 발명의 범위는 첨부된 특허청구범위의 해석을 통해서만 정해진다.

부호의 설명

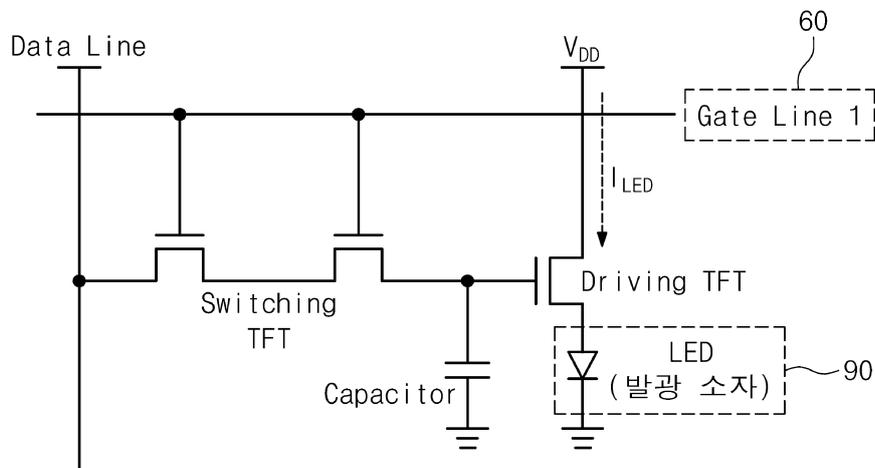
- [0097]
- 10 스트레처블 디스플레이 구동 장치
 - 11 종래의 스트레처블 디스플레이 구동 장치
 - 60 Gate Line 1
 - 61 Gate Line 3
 - 70 Gate Line 2
 - 80 제1 픽셀
 - 90 제2 픽셀 100 제1 픽셀 구동 신호 생성 모듈
 - 200 제2 픽셀 구동 신호 생성 모듈
 - 201 종래의 제2 픽셀 구동 신호 생성 모듈
 - 210 제1 픽셀 구동 신호 수신부
 - 220 전원 신호 수신부
 - 230 인장 여부 신호 생성부
 - 240 제2 픽셀 구동 신호 생성부
 - 241 제1 트랜지스터
 - 242 제2 트랜지스터
 - 300 제1 픽셀 구동 회로
 - 400 제2 픽셀 구동 회로

도면

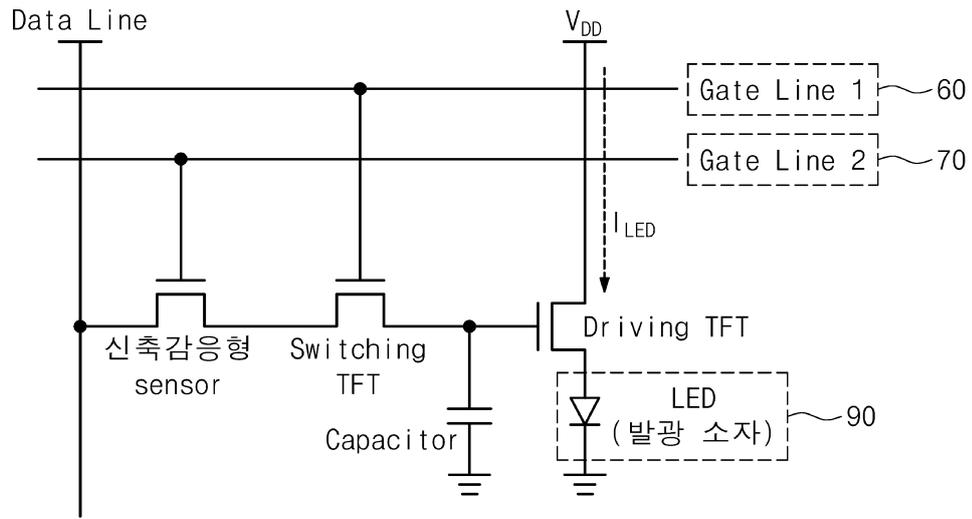
도면1



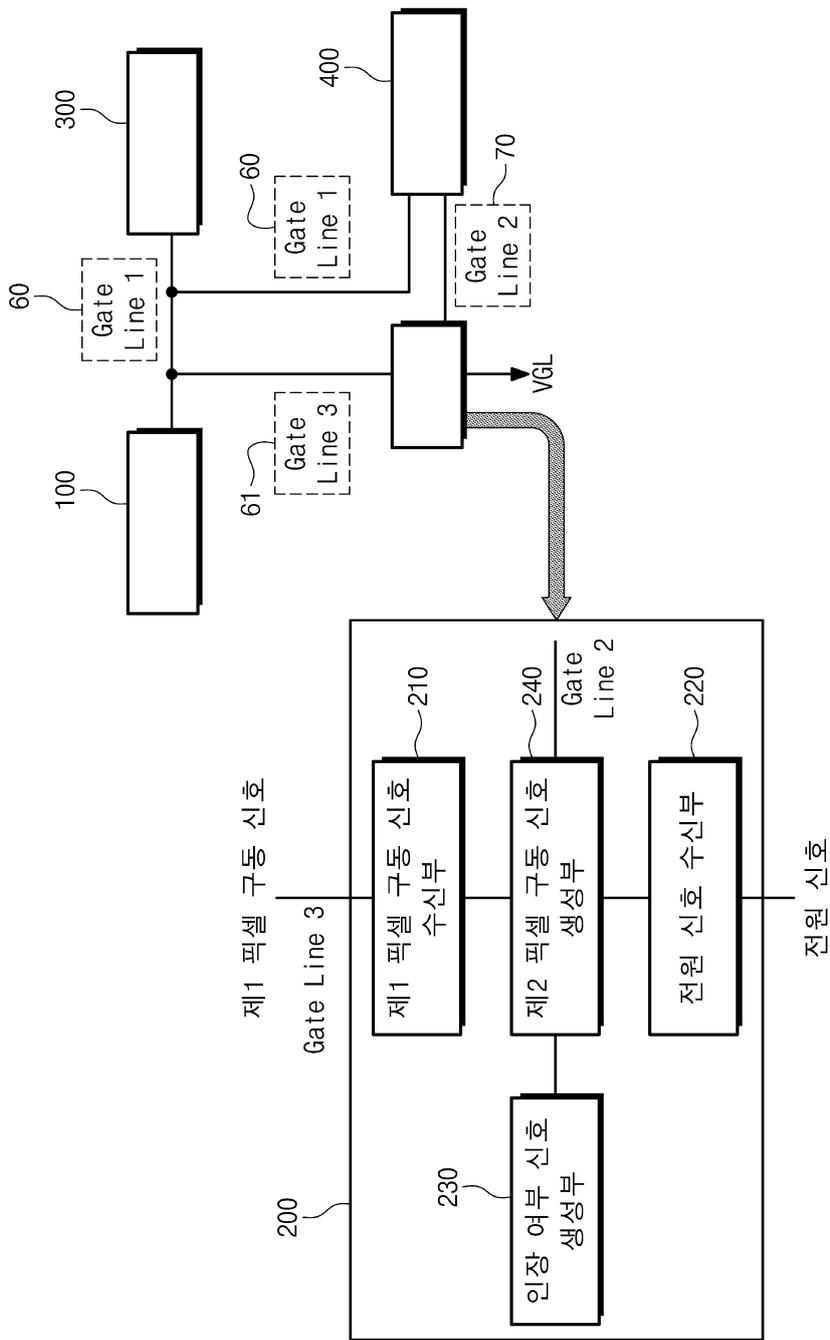
도면2



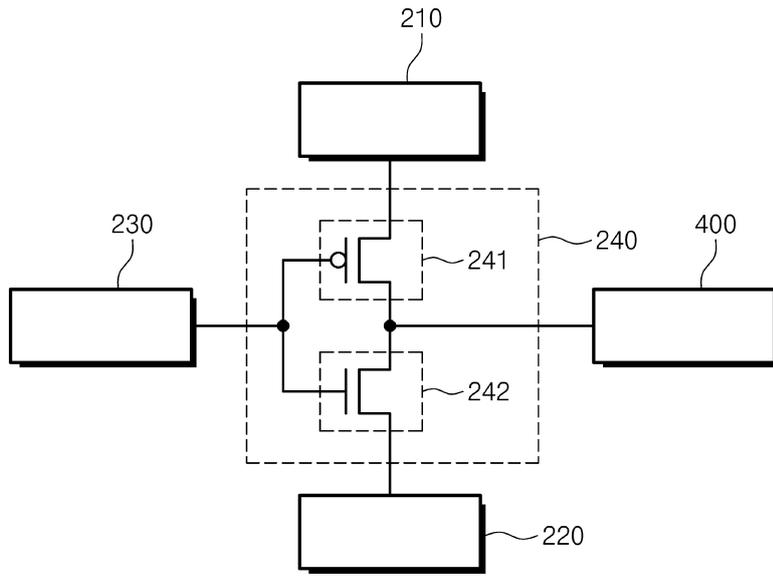
도면3



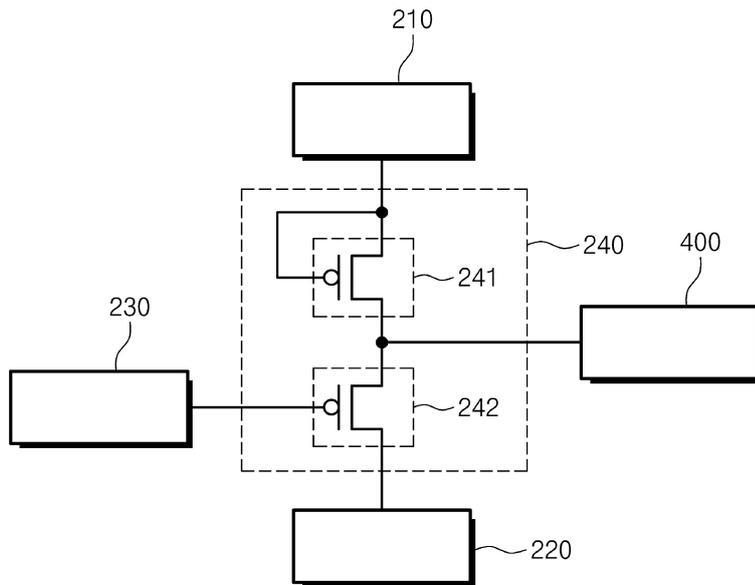
도면4



도면5



도면6



도면7

