



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0067142  
(43) 공개일자 2022년05월24일

(51) 국제특허분류(Int. Cl.)  
G06T 3/40 (2006.01) G06N 3/08 (2006.01)  
G06T 5/20 (2006.01)  
(52) CPC특허분류  
G06T 3/4053 (2013.01)  
G06N 3/08 (2013.01)  
(21) 출원번호 10-2020-0153527  
(22) 출원일자 2020년11월17일  
심사청구일자 2020년11월17일

(71) 출원인  
연세대학교 산학협력단  
서울특별시 서대문구 연세로 50 (신촌동, 연세대학교)  
(72) 발명자  
정성욱  
서울특별시 서대문구 연세로 50, 연세대학교 제3공학관 C513(신촌동)  
이수민  
서울특별시 서대문구 연세로 50, 연세대학교 제3공학관 C421(신촌동)  
주성환  
서울특별시 서대문구 연세로 50, 연세대학교 제3공학관 C421(신촌동)  
(74) 대리인  
민영준

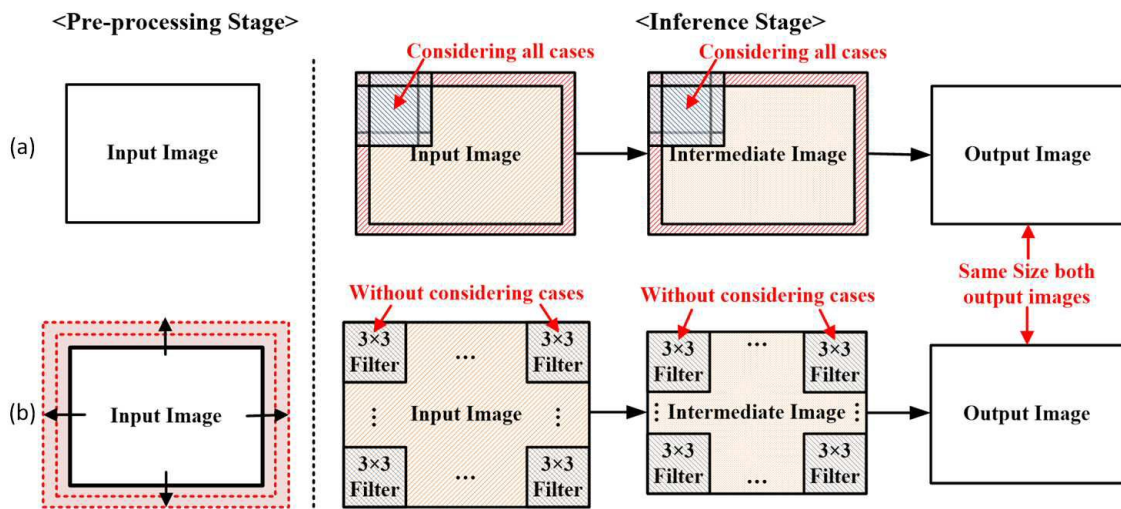
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 하드웨어로 구현되는 초해상도 장치를 위한 전처리 장치 및 방법

(57) 요약

본 발명은 각각 기지정된 크기의 다수의 필터를 구비하고 순차 연결되는 N개의 컨볼루션 레이어를 포함하는 인공 신경망으로 구현되어 이미지 업스케일링을 수행하는 초해상도 장치를 위한 전처리 장치로서, 초해상도 장치에 입력되는 이미지가 컨볼루션 레이어의 이미지 쉬링크로 인해 축소되는 전체 크기를 나타내는 통합 패딩영역 크기를 계산하는 통합 패딩 크기 계산부, 업스케일링 대상인 입력 이미지의 외곽을 따라 전방향으로 통합 패딩영역 크기의 절반 크기로 한번에 확장하여 통합 패딩을 수행하는 통합 패딩부 및 기지정된 방식으로 통합 패딩에 의해 확장된 영역인 패딩 영역의 각 픽셀의 픽셀값을 채우는 패딩영역 채움부를 포함하여, 하드웨어로 구현되는 초해상도 장치의 데이터 플로우를 단순화하여 설계가 용이하고 고속 연산이 가능하도록 하고, 입력 이미지에서 에지 영역의 정보가 충분히 반영될 수 있도록 하는 초해상도 장치를 위한 전처리 장치 및 방법을 제공할 수 있다.

대표도 - 도7



(52) CPC특허분류

**G06T 5/20** (2013.01)

G06T 2207/20024 (2013.01)

G06T 2207/20081 (2013.01)

G06T 2207/20084 (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

각각 기지정된 크기의 다수의 필터를 구비하고 순차 연결되는 N개의 컨볼루션 레이어를 포함하는 인공 신경망으로 구현되어 이미지 업스케일링을 수행하는 초해상도 장치를 위한 전처리 장치로서,

상기 초해상도 장치에 입력되는 이미지가 컨볼루션 레이어의 이미지 쉬링크로 인해 축소되는 전체 크기를 나타내는 통합 패딩영역 크기를 계산하는 통합 패딩 크기 계산부;

업스케일링 대상인 입력 이미지의 외곽을 따라 전방향으로 상기 통합 패딩영역 크기의 절반 크기로 한번에 확장하여 통합 패딩을 수행하는 통합 패딩부; 및

기지정된 방식으로 상기 통합 패딩에 의해 확장된 영역인 패딩 영역의 각 픽셀의 픽셀값을 채우는 패딩영역 채움부를 포함하는 초해상도 장치를 위한 전처리 장치.

#### 청구항 2

제1항에 있어서, 상기 패딩영역 채움부는

상기 입력 이미지의 각 에지의 기지정된 개수의 행 및 열의 픽셀값들로 상기 패딩 영역의 대응하는 영역을 우선 채우고, 대응하지 않는 영역에 대해서는 0의 픽셀값으로 채우는 초해상도 장치를 위한 전처리 장치.

#### 청구항 3

제2항에 있어서, 상기 패딩영역 채움부는

상기 입력 이미지의 각 에지에 위치하는 하나의 행 및 하나의 열에 위치하는 픽셀의 픽셀값을 복사하고, 복사된 행 및 열의 픽셀값으로 대응하는 패딩 영역에 반복적으로 채우는 초해상도 장치를 위한 전처리 장치.

#### 청구항 4

제2항에 있어서, 상기 패딩영역 채움부는

상기 입력 이미지의 각 에지에서 패딩 영역에 크기에 대응하는 크기의 행 및 열을 복사하고, 복사된 패딩 영역에 크기에 대응하는 크기의 행 및 열의 픽셀값으로 대응하는 패딩 영역에 채우는 초해상도 장치를 위한 전처리 장치.

#### 청구항 5

제2항에 있어서, 상기 패딩영역 채움부는

상기 입력 이미지의 각 에지에서 패딩 영역에 크기에 대응하는 크기의 행 및 열을 복사하고, 복사된 패딩 영역에 크기에 대응하는 크기의 행 및 열의 픽셀값이 대응하는 픽셀 영역에서 대칭되는 패턴이 되도록 반전하여 채우는 초해상도 장치를 위한 전처리 장치.

#### 청구항 6

제1항에 있어서, 상기 통합 패딩 크기 계산부는

$1 \times 1$ 보다 큰 크기의 필터를 갖는 컨볼루션 레이어의 개수( $\alpha$ )와 각 컨볼루션 레이어에 포함된 필터의 길이( $K_i$ ) 및 입력 이미지 길이( $L_{in}$ ) 및 출력 이미지 길이( $L_{out}$ )를 기반으로 수학식

$$\Delta L = L_{in} - L_{out} = \sum_{i=1}^{\alpha} K_i - \alpha$$

에 따라 상기 통합 패딩영역의 크기를 계산하는 초해상도 장치를 위한 전처리 장치.

#### 청구항 7

제1항에 있어서, 상기 초해상도 장치는

다수의 연산기와 메모리를 포함하는 하드웨어로 구현되는 초해상도 장치를 위한 전처리 장치.

#### 청구항 8

각각 기지정된 크기의 다수의 필터를 구비하고 순차 연결되는 N개의 컨볼루션 레이어를 포함하는 인공 신경망으로 구현되어 이미지 업스케일링을 수행하는 초해상도 장치를 위한 전처리 방법으로서,

상기 초해상도 장치에 입력되는 이미지가 컨볼루션 레이어의 이미지 쉬링크로 인해 축소되는 전체 크기를 나타내는 통합 패딩영역 크기를 계산하는 단계;

업스케일링 대상인 입력 이미지의 외곽을 따라 전방향으로 상기 통합 패딩영역 크기의 절반 크기로 한번에 확장하여 통합 패딩을 수행하는 단계; 및

기지정된 방식으로 상기 통합 패딩에 의해 확장된 영역인 패딩 영역의 각 픽셀의 픽셀값을 채우는 단계를 포함하는 초해상도 장치를 위한 전처리 방법.

#### 청구항 9

제8항에 있어서, 상기 픽셀값을 채우는 단계는

상기 입력 이미지의 각 에지의 기지정된 개수의 행 및 열의 픽셀값들로 상기 패딩 영역의 대응하는 영역을 채우는 단계; 및

대응하지 않는 영역에 대해서는 0의 픽셀값으로 채우는 단계를 포함하는 초해상도 장치를 위한 전처리 방법.

#### 청구항 10

제9항에 있어서, 상기 대응하는 영역을 채우는 단계는

상기 입력 이미지의 각 에지에 위치하는 하나의 행 및 하나의 열에 위치하는 픽셀의 픽셀값을 복사하는 단계; 및

복사된 행 및 열의 픽셀값으로 대응하는 패딩 영역에 반복적으로 채우는 단계를 포함하는 초해상도 장치를 위한 전처리 방법.

#### 청구항 11

제9항에 있어서, 상기 대응하는 영역을 채우는 단계는

상기 입력 이미지의 각 에지에서 패딩 영역에 크기에 대응하는 크기의 행 및 열을 복사하는 단계; 및

복사된 패딩 영역에 크기에 대응하는 크기의 행 및 열의 픽셀값으로 대응하는 패딩 영역에 채우는 단계를 포함하는 초해상도 장치를 위한 전처리 방법.

#### 청구항 12

제9항에 있어서, 상기 대응하는 영역을 채우는 단계는

상기 입력 이미지의 각 에지에서 패딩 영역에 크기에 대응하는 크기의 행 및 열을 복사하는 단계; 및

복사된 패딩 영역에 크기에 대응하는 크기의 행 및 열의 픽셀값이 대응하는 픽셀 영역에서 대칭되는 패턴이 되도록 반전하여 채우는 단계를 포함하는 초해상도 장치를 위한 전처리 방법.

#### 청구항 13

제8항에 있어서, 상기 통합 패딩영역 크기를 계산하는 단계는

$1 \times 1$ 보다 큰 크기의 필터를 갖는 컨볼루션 레이어의 개수( $\alpha$ )와 각 컨볼루션 레이어에 포함된 필터의 길이

( $K_i$ ) 및 입력 이미지 길이( $L_{in}$ ) 및 출력 이미지 길이( $L_{out}$ )를 기반으로 수학식

$$\Delta L = L_{in} - L_{out} = \sum_{i=1}^{\alpha} K_i - \alpha$$

에 따라 상기 통합 패딩영역의 크기를 계산하는 초해상도 장치를 위한 전처리 방법.

#### 청구항 14

제8항에 있어서, 상기 초해상도 장치는

다수의 연산기와 메모리를 포함하는 하드웨어로 구현되는 초해상도 장치를 위한 전처리 방법.

### 발명의 설명

#### 기술 분야

[0001] 본 발명은 초해상도 장치를 위한 전처리 장치 및 방법에 관한 것으로, 하드웨어로 구현되는 초해상도 장치를 위한 전처리 장치 및 방법에 관한 것이다.

#### 배경 기술

[0002] 인공 신경망의 발전에 따라 다양한 분야에서 인공 신경망이 활발하게 이용되고 있다. 현재 인공 신경망은 이미지 처리, 객체 분류, 객체 검출, 음성 인식, 자연어 처리와 같은 매우 다양한 분야에서 적용되고 있을 뿐만 아니라 그 적용 분야가 계속 확장되어 가고 있다.

[0003] 한편, 최근 영상 기술의 발전으로 인해 고해상도 영상에 대한 요구가 증가되고 있으며, 이에 저해상도 영상을 초고해상도 영상으로 변환하는 업스케일링(Upscaling) 기술에 또한 관심을 받고 있다. 영상 업스케일링 기술로 다양한 알고리즘이 제안되었으나, 단순한 산술 연산에 기반한 알고리즘보다 인공 신경망을 이용하여 연산하는 방법인 초해상도(Super-Resolution) 기법이 더 좋은 성능을 나타내는 것으로 알려져 있다.

[0004] 도 1은 인공 신경망으로 구성되는 초해상도 장치의 일 예를 나타내고, 도 2는 필터의 컨볼루션 연산에 의한 이미지 크기 변화를 설명하기 위한 도면이다.

[0005] 도 1에서는 초해상도 기법에서 주로 활용되고 있는 FSRCNN(Super-Resolution Convolutional Neural Network)을 도시하였다.

[0006] 초해상도 기법에서 인공 신경망은 컨볼루션(Convolution) 연산을 수행하는 CNN(Convolution Neural Network)에 기반하여 구성된다. 다만 CNN은 영상 품질을 향상시키기 위해 많은 메모리와 연산량을 요구할 뿐만 아니라, 업스케일링 속도가 느리다는 문제가 있다. 이에 현재는 적은 수의 컨볼루션 레이어로 구성되어 단순한 구조를 갖는 SRCNN(Super-Resolution Convolutional Neural Network) 또는 도 1에 도시된 바와 같은 FSRCNN이 제안되어 주로 이용되고 있다. SRCNN이나 FSRCNN은 구조가 복잡하지 않아, TV나 스마트폰과 같은 사용자 단말 수준에서도 빠르게 실행될 수 있다는 장점이 있다.

[0007] 도 1을 참조하면, FSRCNN은 각각 기지정된 크기의 다수의 필터를 구비하고 순차 연결되는 다수의 컨볼루션 레이어(Conv.Layer 1 ~ Conv.Layer 5)를 포함하여 입력 이미지로부터 순차적으로 특징맵을 추출하고, 최종 컨볼루션 레이어(Conv.Layer 5)에서 출력되는 특징맵을 리맵핑하여 입력 이미지에 비해 2배로 해상도를 갖도록 업스케일링된 출력 이미지를 획득한다.

[0008] 여기서 각 컨볼루션 레이어(Conv.Layer 1 ~ Conv.Layer 5)의 다수의 필터는 입력 이미지 또는 이전 레이어에서 출력되는 특징맵과 컨볼루션 연산을 수행한다.

[0009] 이때, 필터의 크기가  $1 \times 1$  보다 크다면, 도 2에 도시된 바와 같이, 컨볼루션 연산의 특성에 따라 입력되는 이미지에 비해 출력되는 이미지의 크기가 줄어드는 이미지 쉬링크(Image Shrinking)가 발생하게 된다. 대부분의 인공 신경망은 순차 연결 구조의 다수의 컨볼루션 레이어를 포함하므로, 입력 이미지는 각 컨볼루션 레이어를 거치는 과정에서 지속적으로 크기가 축소된다. 도 1에서는 5개의 컨볼루션 레이어(Conv.Layer 1 ~ Conv.Layer 5) 중 제1, 제3 및 제5 컨볼루션 레이어(Conv.Layer 1, Conv.Layer 3, Conv.Layer 5)가 각각  $5 \times 5$ ,  $3 \times 3$ ,

3 × 3 크기의 필터를 가지므로, 이미지 쉬링크를 발생시키게 된다.

- [0010] 객체 분류나 객체 검출을 수행하는 인공 신경망의 경우, 이미지로부터 객체의 특징을 추출하기 위해 구성되므로, 이미지 쉬링크가 발생하여도 문제가 되지 않는다. 그에 반해, 초해상도 기법에서는 입력된 입력 이미지의 해상도를 2배로 업스케일링하여 출력 이미지를 출력하도록 구성되므로, 이미지의 크기가 축소되는 이미지 쉬링크가 발생하는 것을 방지할 수 있어야 한다.
- [0011] 또한 이미지와 1 × 1보다 큰 크기의 필터 사이의 컨볼루션 연산이 수행되는 경우, 컨볼루션 연산 특성에 의해 이미지의 에지 영역은 다른 영역에 비해 상대적으로 적은 연산이 수행된다. 따라서 인공 신경망이 이미지의 에지 정보를 충분하게 반영하지 못하게 되는 문제가 있다.
- [0012] 상기한 바와 같이, 인공 신경망의 다수의 컨볼루션 레이어에서 필터와의 컨볼루션 연산에 의해 발생하는 이미지 쉬링크를 방지하고, 에지 영역과 나머지 영역 사이의 연산 차가 발생되지 않도록, 이미지가 축소된 만큼 에지 외곽에 지정된 데이터로 채워진 픽셀을 추가하여 이미지의 크기를 확장하는 패딩 기법이 도입되었다.
- [0013] 패딩 기법에서는 일반적으로 이미지의 에지 외곽으로 0의 데이터 값을 갖는 픽셀을 추가하는 제로 패딩(Zero-Padding) 기법이 이용된다.
- [0014] 그러나 제로 패딩 기법은 추가된 각 픽셀이 이미지 정보가 포함되지 않은 0의 데이터 값을 가짐에 따라 이미지 크기가 축소되는 이미지 쉬링크는 방지할 수 있으나, 여전히 에지 영역의 정보를 충분하게 반영하지 못한다는 문제가 있다.
- [0015] 또한 패딩 기법은 패딩이 적용되는 시점에 따라 도 3에 도시된 바와 같이, 전처리 패딩(Pre-Padding)과 후처리(Post-Padding) 패딩 기법으로 구분될 수 있다.
- [0016] 도 3은 기존에 인공 신경망을 위한 패딩 기법을 설명하기 위한 도면이다.
- [0017] 도 3에서 (a)는 전처리 패딩 기법을 나타내고, (b)는 후처리 패딩 기법을 나타낸다.
- [0018] (a)를 참조하면, 전처리 패딩 기법에서는 각 컨볼루션 레이어에 인가되는 입력 이미지(또는 특징맵)의 크기를 이미지 쉬링크로 인해 축소될 크기를 고려하여 미리 패딩한 후, 패딩된 이미지와 필터를 컨볼루션 연산함으로써, 각 컨볼루션 레이어에서 연산되어 출력되는 출력 이미지(또는 특징맵)의 크기가 입력 이미지(또는 특징맵)와 동일한 크기로 유지되도록 한다.
- [0019] 반면, (b)에 도시된 바와 같이, 전처리 패딩 기법에서는 각 컨볼루션 레이어가 인가되는 입력 이미지(또는 특징맵)를 그대로 필터와 컨볼루션 연산하여 출력 이미지(또는 특징맵)를 획득하고, 획득된 출력 이미지(또는 특징맵)에 대해 이미지 쉬링크로 인해 축소된 크기만큼 패딩함으로써, 최종 이미지의 크기가 입력 이미지(또는 특징맵)와 동일한 크기로 유지되도록 한다.
- [0020] 다만 (b)에 도시된 후처리 패딩 기법의 경우, 패딩이 수행되는 컨볼루션 레이어의 수가 증가될수록 이미지가 흐려지는 장기 의존성(long-dependency) 현상을 심화시키기 때문에 현재는 각 컨볼루션 레이어의 직전에 패딩을 수행하는 전처리 패딩이 선호되고 있다.
- [0021] 인공 신경망이 소프트웨어적으로 구현되는 경우에는 각 레이어가 이전 레이어의 연산이 모두 수행된 이후, 자신의 연산을 수행하므로 전처리 패딩 기법을 이용하더라도 패딩에 의해 증가된 데이터의 저장 공간 할당 처리나 인공 신경망 전체의 데이터 플로우에 대한 처리 복잡도가 증가되지 않는 반면, 인공 신경망이 하드웨어적으로 구현되는 경우, 구비되는 연산기 개수나 메모리 용량 등의 문제로 인해, 각 컨볼루션 레이어가 인가되는 입력 이미지(또는 특징맵)의 전체 픽셀에 대한 컨볼루션 연산을 한번에 수행하지 않고, 수용 가능한 크기 단위로 국소적으로 수행하게 된다. 따라서 각 컨볼루션 레이어가 필터를 이용하여 입력 이미지(또는 특징맵)에 대한 컨볼루션 연산을 수행함에 있어, 현재 연산되어야 하는 영역이 전처리되는 영역에 해당하는지를 각 경우의 수에 따라 구분하여 항상 고려되어야 한다. 이는 하드웨어 구현 복잡도를 크게 높이게 되는 문제를 초래한다.

## 선행기술문헌

### 특허문헌

- [0022] (특허문헌 0001) 한국 공개 특허 제10-2019-0062305호 (2019.06.05 공개)

## 발명의 내용

### 해결하려는 과제

[0023] 본 발명의 목적은 하드웨어로 구현되는 초해상도 장치의 데이터 플로우를 단순화하여 설계가 용이하고 고속 연산이 가능한 초해상도 장치를 위한 전처리 장치 및 방법을 제공하는데 있다.

[0024] 본 발명의 다른 목적은 입력 이미지에서 에지 영역의 정보가 충분하게 반영될 수 있는 초해상도 장치를 위한 전처리 장치 및 방법을 제공하는데 있다.

### 과제의 해결 수단

[0025] 상기 목적을 달성하기 위한 본 발명의 일 실시예에 따른 초해상도 장치를 위한 전처리 장치는 각각 기지정된 크기의 다수의 필터를 구비하고 순차 연결되는 N개의 컨볼루션 레이어를 포함하는 인공 신경망으로 구현되어 이미지 업스케일링을 수행하는 초해상도 장치를 위한 전처리 장치로서, 상기 초해상도 장치에 입력되는 이미지가 컨볼루션 레이어의 이미지 쉬딩크로 인해 축소되는 전체 크기를 나타내는 통합 패딩영역 크기를 계산하는 통합 패딩 크기 계산부; 업스케일링 대상인 입력 이미지의 외곽을 따라 전방향으로 상기 통합 패딩영역 크기의 절반 크기로 한번에 확장하여 통합 패딩을 수행하는 통합 패딩부; 및 기지정된 방식으로 상기 통합 패딩에 의해 확장된 영역인 패딩 영역의 각 픽셀의 픽셀값을 채우는 패딩영역 채움부를 포함한다.

[0026] 상기 패딩영역 채움부는 상기 입력 이미지의 각 에지의 기지정된 개수의 행 및 열의 픽셀값들로 상기 패딩 영역의 대응하는 영역을 우선 채우고, 대응하지 않는 영역에 대해서는 0의 픽셀값으로 채울 수 있다.

[0027] 상기 패딩영역 채움부는 상기 입력 이미지의 각 에지에 위치하는 하나의 행 및 하나의 열에 위치하는 픽셀의 픽셀값을 복사하고, 복사된 행 및 열의 픽셀값으로 대응하는 패딩 영역에 반복적으로 채울 수 있다.

[0028] 상기 패딩영역 채움부는 상기 입력 이미지의 각 에지에서 패딩 영역에 크기에 대응하는 크기의 행 및 열을 복사하고, 복사된 패딩 영역에 크기에 대응하는 크기의 행 및 열의 픽셀값으로 대응하는 패딩 영역에 채울 수 있다.

[0029] 상기 패딩영역 채움부는 상기 입력 이미지의 각 에지에서 패딩 영역에 크기에 대응하는 크기의 행 및 열을 복사하고, 복사된 패딩 영역에 크기에 대응하는 크기의 행 및 열의 픽셀값이 대응하는 픽셀 영역에서 대칭되는 패턴이 되도록 반전하여 채울 수 있다.

[0030] 상기 통합 패딩 크기 계산부는  $1 \times 1$ 보다 큰 크기의 필터를 갖는 컨볼루션 레이어의 개수( $\alpha$ )와 각 컨볼루션 레이어에 포함된 필터의 길이( $K_i$ ) 및 입력 이미지 길이( $L_{in}$ ) 및 출력 이미지 길이( $L_{out}$ )를 기반으로 수학적

$$\Delta L = L_{in} - L_{out} = \sum_{i=1}^{\alpha} K_i - \alpha$$

[0031]

[0032] 에 따라 상기 통합 패딩영역의 크기를 계산할 수 있다.

[0033] 상기 초해상도 장치는 다수의 연산기와 메모리를 포함하는 하드웨어로 구현될 수 있다.

[0034] 상기 목적을 달성하기 위한 본 발명의 다른 실시예에 따른 초해상도 장치를 위한 전처리 방법은 각각 기지정된 크기의 다수의 필터를 구비하고 순차 연결되는 N개의 컨볼루션 레이어를 포함하는 인공 신경망으로 구현되어 이미지 업스케일링을 수행하는 초해상도 장치를 위한 전처리 방법으로서, 상기 초해상도 장치에 입력되는 이미지가 컨볼루션 레이어의 이미지 쉬딩크로 인해 축소되는 전체 크기를 나타내는 통합 패딩영역 크기를 계산하는 단계; 업스케일링 대상인 입력 이미지의 외곽을 따라 전방향으로 상기 통합 패딩영역 크기의 절반 크기로 한번에 확장하여 통합 패딩을 수행하는 단계; 및 기지정된 방식으로 상기 통합 패딩에 의해 확장된 영역인 패딩 영역의 각 픽셀의 픽셀값을 채우는 단계를 포함한다.

### 발명의 효과

[0035] 따라서, 본 발명의 실시예에 따른 초해상도 장치를 위한 전처리 장치 및 방법은 인공 신경망으로 구현되는 초해상도 장치 전체에서 패딩되어야 하는 크기를 미리 계산하고, 계산된 크기만큼 미리 일괄적으로 통합 전처리 패딩한 후 초해상도 장치의 입력으로 인가하여, 초해상도 장치의 각 컨볼루션 레이어가 개별적인 패딩을 고려하지



않을 수 있도록 함으로써, 데이터 저장 공간 할당 방식이나 데이터 플로우를 단순화시킬 수 있도록 한다. 그러므로 하드웨어 구조를 단순화시킬 수 있어 비용을 저감하고, 연산 속도를 향상시킬 수 있다. 또한 통합 전처리 패딩된 영역에 입력 이미지에서 기지정된 크기의 에지 영역에 위치하는 픽셀의 값으로 채움으로써 에지 영역 특징 정보가 나머지 영역과 유사한 수준으로 충분히 반영될 수 있도록 한다.

### 도면의 간단한 설명

- [0036] 도 1은 인공 신경망으로 구성되는 초해상도 장치의 일 예를 나타낸다.
- 도 2는 필터의 컨볼루션 연산에 의한 이미지 크기 변화를 설명하기 위한 도면이다.
- 도 3은 기존에 인공 신경망을 위한 패딩 기법을 설명하기 위한 도면이다.
- 도 4는 본 발명의 일 실시예에 따른 초해상도 장치를 위한 전처리 장치의 개략적 구조를 나타낸다.
- 도 5는 도 4의 통합 패딩부에 의해 입력 이미지가 통합 패딩되는 개념을 설명하기 위한 도면이다.
- 도 6은 도 4의 패딩영역 채움부가 패딩영역에 픽셀값을 채우는 방식을 설명하기 위한 도면이다.
- 도 7은 기존의 전처리 패딩 기법과 본 실시예의 통합 전처리 패딩 기법의 동작을 비교하여 설명하기 위한 도면이다.
- 도 8은 패딩 방식에 따른 초해상도 장치의 성능 변화를 비교한 그래프이다.
- 도 9는 본 발명의 일 실시예에 따른 초해상도 장치를 위한 전처리 방법을 나타낸다.

### 발명을 실시하기 위한 구체적인 내용

- [0037] 본 발명과 본 발명의 동작상의 이점 및 본 발명의 실시에 의하여 달성되는 목적을 충분히 이해하기 위해서는 본 발명의 바람직한 실시예를 예시하는 첨부 도면 및 첨부 도면에 기재된 내용을 참조하여야만 한다.
- [0038] 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명함으로써, 본 발명을 상세히 설명한다. 그러나, 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며, 설명하는 실시예에 한정되는 것이 아니다. 그리고, 본 발명을 명확하게 설명하기 위하여 설명과 관계없는 부분은 생략되며, 도면의 동일한 참조부호는 동일한 부재임을 나타낸다.
- [0039] 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라, 다른 구성요소를 더 포함할 수 있는 것을 의미한다. 또한, 명세서에 기재된 "...부", "...기", "모듈", "블록" 등의 용어는 적어도 하나의 기능이나 동작을 처리하는 단위를 의미하며, 이는 하드웨어나 소프트웨어 또는 하드웨어 및 소프트웨어의 결합으로 구현될 수 있다.
- [0040] 도 4는 본 발명의 일 실시예에 따른 초해상도 장치를 위한 전처리 장치의 개략적 구조를 나타내고, 도 5는 도 4의 통합 패딩부에 의해 입력 이미지가 통합 패딩되는 개념을 설명하기 위한 도면이며, 도 6은 도 4의 패딩영역 채움부가 패딩영역에 픽셀값을 채우는 방식을 설명하기 위한 도면이다.
- [0041] 도 4를 참조하면, 본 실시예의 전처리 장치(100)는 입력 이미지(IN)를 인가받고, 초해상도 장치(200)에서 이미지 쉬링크로 인해 축소되는 크기를 고려하여 입력 이미지(IN)를 패딩하고, 패딩된 패딩 이미지(PIN)를 인공 신경망으로 구현되는 초해상도 장치(200)로 전달한다.
- [0042] 전처리 장치(100)는 통합 패딩 크기 계산부(110), 통합 패딩부(120) 및 패딩영역 채움부(130)를 포함한다.
- [0043] 통합 패딩 크기 계산부(110)는 초해상도 장치(200)에서 이미지 쉬링크로 인해 축소되는 크기를 계산한다. 즉 입력 이미지(IN)에서 확장되어야 하는 패딩영역의 크기를 계산한다.
- [0044] 통합 패딩 크기 계산부(110)는 초해상도 장치(200)에 인가된 이미지가 이미지 쉬링크로 인해 축소되는 크기를 계산한다. 통합 패딩 크기 계산부(110)는 N개의 컨볼루션 레이어를 갖는 인공 신경망으로 구현되는 초해상도 장치(200)에서  $1 \times 1$ 보다 큰 크기의 필터를 갖는 컨볼루션 레이어의 개수( $\alpha$ )와 각 컨볼루션 레이어에 포함된 필터의 크기 및 스트라이드 크기(stride size)(s)를 우선 확인한다.
- [0045] 그리고 확인된  $\alpha$ 개의 컨볼루션 레이어 각각에 입력되는 이미지 크기( $L_{in}$ )를 확인하여 출력되는 이미지 크기( $L_{out}$ )를 확인한다. 인공 신경망에서 각 컨볼루션 레이어의 입력 및 출력은 2차원 또는 3차원 행렬 형태로 고려



되지만, 하드웨어로 구현되는 경우 실제 메모리에는 1차원의 벡터 형식으로 저장된다. 이에 입력되는 이미지 크기( $L_{in}$ )와 출력되는 이미지 크기( $L_{out}$ )는 입력 길이 및 출력 길이라고도 할 수 있다. 또한 필터의 크기( $K_n$ ) 또한

그리고  $1 \times 1$ 보다 큰 크기의 필터를 갖는  $\alpha$  개의 컨볼루션 레이어 중  $n$ 번째 컨볼루션 레이어의 필터 길이를  $K_n$ 이라 할 때,  $n$ 번째 컨볼루션 레이어의 입력 길이( $L_{in}$ )에 대응하는 출력 길이( $L_{out}$ )는 수학적 1로 계산될 수 있다.

### 수학적 1

$$L_{in} = K_n + s(L_{out} - 1)$$

수학적 1을  $\alpha$  개의 컨볼루션 레이어 각각에 대응하여 확장시키면, 수학적 2와 같이 표현될 수 있다.

### 수학적 2

$$\begin{aligned} L_{\alpha} &= K_{\alpha} + s(L_{out} - 1) \\ L_{\alpha-1} &= K_{\alpha-1} + s(L_{\alpha} - 1) \\ &\vdots \\ L_{in} &= K_1 + s(L_1 - 1) \end{aligned}$$

$$\therefore L_{in} = K_1 + s(K_2 - 1) + s^2(K_3 - 1) + \dots + S^{\alpha}(L_{out} - 1)$$

만일  $\alpha$  개의 컨볼루션 레이어에서 스트라이드 크기( $s$ )가 모두 1이라고 가정하면, 초해상도 장치(200)에서 이미지 쉬링크로 인해 축소되는 크기( $\Delta L$ )는 수학적 3과 같이 계산될 수 있다.

### 수학적 3

$$\begin{aligned} L_{in} &= \sum_{i=1}^{\alpha} K_i + L_{out} - \alpha \\ \Delta L &= L_{in} - L_{out} = \sum_{i=1}^{\alpha} K_i - \alpha \end{aligned}$$

수학적 3에 따라 계산된 크기( $\Delta L$ )는 상대적으로 전처리 장치(100)가 입력 이미지(IN)의 크기를 일괄적으로 통합 확장해야 하는 크기이므로, 여기서는 통합 패딩 크기라고 한다.

통합 패딩 크기 계산부(110)에서 통합 패딩 크기( $\Delta L$ )가 계산되면, 통합 패딩부(120)가 계산된 통합 패딩 크기( $\Delta L$ )만큼 입력 이미지(IN)에 대해 일시에 패딩한다. 이때, 통합 패딩부(120)는 도 5에 도시된 바와 같이, 2차원의 입력 이미지(IN)에서 외곽 전방향에 대해 통합 패딩 크기( $\Delta L$ )의 절반 크기( $\Delta L/2$ )로 패딩한다. 이는 컨볼루션 레이어에서 입력 이미지가 외곽 전방향에서 균일하게 축소되기 때문이다.

패딩영역 채움부(130)는 통합 패딩부에 의해 일괄적으로 확장된 패딩영역의 각 픽셀에 기지정된 방식으로 픽셀값을 채워 패딩 이미지(PIN)를 획득한다.

이때 패딩영역 채움부(130)는 제로 패딩 기법에 따라 패딩영역의 모든 픽셀에 대한 픽셀값을 0으로 채울 수도 있다. 그러나 상기한 바와 같이 제로 패딩 기법을 적용하게 되면, 초해상도 장치(200)가 입력 이미지(IN)의 에지 영역의 정보를 충분하게 반영하지 못한다는 한계가 있다.

이에 본 실시예에서는 초해상도 장치(200)가 입력 이미지(IN)의 에지 영역의 정보를 충분하게 반영할 수 있도록 패딩영역 채움부(130)가 패딩영역을 채우는 다른 기법들을 제안한다.

- [0057] 도 6에서 (a)는 0의 픽셀값으로 패딩영역을 채우는 제로 패딩 기법을 나타내고, (b) 내지 (d)는 본 실시예에서 제안하는 서로 다른 3가지 채움 기법으로 (b)는 에지 카피(Edge Copy) 기법을 나타내고, (c)는 경계 카피(Border Copy) 기법을 나타내며, (d)는 경계 미러(Border Mirror) 기법을 나타낸다.
- [0058] 도 6에서 붉은색 빗금 영역은 패딩영역에서 0의 픽셀값이 채워지는 영역이고, 파란색 빗금 영역은 입력 이미지에서 패딩영역에 채워질 픽셀값이 포함된 영역과 이 픽셀값에 따라 픽셀값이 채워지는 패딩영역을 나타낸다.
- [0059] 도 6의 (a)에 도시된 바와 같이, 제로 패딩 기법에서는 입력 이미지(IN)에 무관하게 패딩영역의 모든 픽셀이 0의 픽셀값을 갖게 되므로, 파란색 빗금 영역이 없이 붉은색 빗금 영역만으로 패딩영역이 채워진다.
- [0060] 그에 반해, (b)의 에지 카피 기법에서는 입력 이미지(IN)에서 각 변의 에지 라인에 위치하는 픽셀의 픽셀값이 에지 라인 단위로 복사되어 외곽 방향으로 연장되는 방식으로 채워진다. 즉 (b)에 도시된 바와 같이, 입력 이미지(IN)의 양단의 행 및 양단의 열에 위치하는 픽셀의 픽셀값을 반복적으로 복사 및 붙여넣기 하는 형식으로 패딩영역을 채우게 된다. 다만 패딩영역은 입력 이미지(IN)를 둘러싸는 형태로 형성되므로, 입력 이미지(IN)보다 x축 및 y축 방향으로의 픽셀 수가 더 많다. 따라서 입력 이미지(IN)의 각 변의 에지 라인을 복사하여 외곽 방향으로 채우더라도 (b)에 도시된 바와 같이, 픽셀 영역에서 입력 이미지의 4개의 모서리 방향 영역은 채워지지 않는다. 이에 에지 카피 기법은 최외곽 에지 라인으로 채워지지 않는 모서리 영역의 픽셀에 대해서는 제로 패딩 기법과 유사하게 픽셀값을 0으로 채워넣는다.
- [0061] 그리고 (c)의 경계 카피 기법에서는 에지 카피 기법과 유사하게 입력 이미지(IN)의 각 변 방향에서 패딩영역에 대응하는 개수의 행 또는 열에 위치하는 픽셀들의 픽셀값을 복사하여 해당 변의 외곽 방향에 위치하는 패딩영역에 채워넣는다. (c)와 같이 패딩영역이 입력 이미지(IN)의 각 변에서 외곽 방향으로 4개의 행 또는 열 크기로 확장된 경우, 경계 카피 기법은 입력 이미지(IN)의 각 변의 에지에 위치하는 4개의 행 또는 열의 픽셀값을 복사하여 복사된 순서 그대로 패딩영역의 4개의 행 또는 열에 채운다. 즉 입력 이미지(IN)의 외곽 기지정된 크기 영역을 복사하여 그대로 패딩영역에 다시 채운다. 그리고 에지 카피 기법과 마찬가지로 입력 이미지(IN)의 픽셀값으로 채워지지 않는 모서리 영역의 픽셀에 대해서는 픽셀값을 0으로 채워넣는다.
- [0062] 한편 (d)의 경계 미러 기법은 경계 카피 기법과 마찬가지로 입력 이미지(IN)의 각 변 방향에서 패딩영역에 대응하는 개수의 행 또는 열에 위치하는 픽셀들의 픽셀값을 복사하여 해당 변의 외곽 방향에 위치하는 패딩영역에 채워넣는다. 다만, 경계 카피 기법은 입력 이미지(IN)에서 복사된 순서 그대로 패딩영역을 채움으로써 동일한 경계 영역이 반복되는 패턴을 갖는데 반해, 경계 미러 기법에서는 복사된 다수의 행 또는 다수의 열을 반전하여 패딩영역을 채운다. 따라서 입력 이미지(IN)의 각 변을 기준으로 입력 이미지(IN)의 다수의 행 또는 열과 이에 대응하는 패딩영역이 대칭되는 패턴의 픽셀값을 갖게 된다. 그리고 경계 미러 기법에서도 입력 이미지(IN)의 픽셀값으로 채워지지 않는 모서리 영역의 픽셀에 대해서는 픽셀값을 0으로 채워넣는다.
- [0063] (b) 내지 (d)에 도시된, 에지 카피 기법과 경계 카피 기법 및 경계 미러 기법은 모두 제로 패딩 기법과 달리 입력 이미지(IN)의 실제 에지 영역의 픽셀 값으로 패딩영역을 채움으로써, 입력 이미지(IN)의 에지 영역의 정보가 초해상도 장치(200)의 컨볼루션 연산에도 충분히 반영될 수 있도록 한다.
- [0064] 초해상도 장치(200)는 각각 기지정된 크기의 다수의 필터를 구비하고 순차 연결되는 다수의 컨볼루션 레이어를 포함하여 입력 이미지로부터 순차적으로 특징맵을 추출하는 인공 신경망으로 구현되어 입력 이미지(IN)보다 큰 기지정된 해상도를 갖는 출력 이미지(OUT)를 출력한다. 초해상도 장치(200)는 도 1과 같은 FSRCNN으로 구현될 수도 있으나, SRCNN 또는 다른 형태의 인공 신경망으로 구현될 수도 있다.
- [0065] 즉 본 실시예에서 초해상도 장치(200)는 기존과 달리 입력 이미지(IN)를 직접 인가받지 않고, 전처리 장치(100)에서 전처리된 패딩 이미지(PIN)를 인가받고, 미리 학습된 방식에 따라 패딩 이미지(PIN)로부터 입력 이미지(IN)보다 고해상도의 출력 이미지(OUT)를 획득하여 출력한다.
- [0066] 이때, 초해상도 장치(200)는 다수의 컨볼루션 레이어에서 필터의 크기에 따라 발생하는 이미지 쉬링크로 인한 순차적 크기 축소를 고려하지 않고, 컨볼루션 연산을 수행한다. 즉 컨볼루션 레이어 단위의 전처리 패딩 또는 후처리 패딩을 수행하지 않는다.
- [0067] 대신 전처리 장치(100)가 초해상도 장치(200)의 다수의 컨볼루션 레이어에 의해 발생하게 되는 이미지 쉬링크에 의해 축소되는 전체 크기를 계산하고, 도 5에 도시된 바와 같이, 계산된 크기만큼 미리 입력 이미지(IN)에 대해 일괄적으로 통합 패딩 처리한다. 즉 전처리 장치(100)가 초해상도 장치(200)에서 발생하는 이미지 쉬링크를 미리 입력 이미지(IN)에 사전 보상한 패딩 이미지(PIN)를 획득하고, 획득된 패딩 이미지(PIN)를 초해상도 장치

(200)로 전달함으로써, 초해상도 장치(200)는 각 컨볼루션 레이어 단위로 이미지 쉬링크를 보상하기 위한 패딩 작업없이 지정된 연산을 수행하여 요구되는 크기의 출력 이미지(OUT)를 획득할 수 있다.

[0068] 도 7은 기존의 전처리 패딩 기법과 본 실시예의 통합 전처리 패딩 기법의 동작을 비교하여 설명하기 위한 도면이다.

[0069] 도 7에서 (a)는 기존의 전처리 패딩 기법을 나타내고, (b)는 본 실시예에 따른 통합 전처리 패딩 기법을 나타낸다.

[0070] 도 7의 (a)에 도시된 바와 같이, 기존의 초해상도 장치는 컨볼루션 레이어별로 패딩을 수행함에 따라 순차적으로 연결된 다수의 컨볼루션 레이어 사이에서 특징맵의 크기를 조절하기 위한 패딩 과정이 다수 횟수로 분산되어 수행되어야 하며, 패딩 과정으로 인해 변경된 크기의 특징맵에 대해 컨볼루션 연산을 수행하기 위해서는 크기가 변경되지 않은 특징맵의 픽셀과 확장된 패딩영역의 픽셀의 위치 관계가 항상 고려되어야 한다. 이는 하드웨어로 구현되는 초해상도 장치의 메모리에 입력 이미지 또는 특징맵이 저장되는 방식으로 인한 문제와 더불어 구비되는 연산기 개수의 한계로 인한 문제이다. 이와 같이, 특징맵의 픽셀과 확장된 패딩영역의 픽셀의 위치 관계를 항상 고려하여 연산을 수행하도록 초해상도 장치를 하드웨어로 구성하기 위해서는 설계가 매우 복잡해져야 할 뿐만 아니라, 병목 현상이 발생할 수 있는 구간의 수가 증가되어 동작 속도가 느려질 가능성이 높다.

[0071] 그에 반해, (b)에 도시된 본 실시예에서 초해상도 장치는 전처리 장치(100)에서 미리 통합 패딩된 패딩 이미지(PIN)가 인가되어 패딩을 수행하지 않아도 되므로, 패딩영역으로 인해 발생할 수 있는 메모리 저장 방식이나 연산 순서 변경 없이 단순히 지정된 연산만을 수행하면 된다. 따라서 하드웨어 구조가 매우 단순해질 수 있으며, 동작 속도를 향상시킬 수 있다.

[0072] 여기서는 설명의 편의를 위하여 전처리 장치(100)와 초해상도 장치(200)를 별도의 장치로 구분하여 도시하였으나, 본 실시예의 전처리 장치(100)는 초해상도 장치(200)에 포함되어 구성될 수 있다.

[0073] 도 8은 패딩 방식에 따른 초해상도 장치의 성능 변화를 비교한 그래프이다.

[0074] 도 8에서 (a) 내지 (c)는 서로 다른 데이터 셋을 이용하여 획득된 출력 이미지(OUT)의 평균 피크 신호대 잡음비(Peak-Signal-Noise-Ratio: PSNR)를 비교한 결과를 나타내고, (d) 내지 (f)는 구조적 유사도(Structure Similarity Index: SSIM)를 비교한 결과를 나타낸다. 그리고 (a) 내지 (f) 각각에서 1은 컨볼루션 레이어 단위로 전처리 패딩을 수행하는 기존의 방식을 나타내고, 2 내지 5는 각각 통합 패딩 기법에서 제로 패딩 기법과, 에지 카피 기법, 경계 카피 기법 및 경계 미리 기법을 나타낸다.

[0075] 도 8을 참조하면, 에지 카피 기법, 경계 카피 기법 및 경계 미리 기법의 경우, 제로 패딩 기법보다 우수한 성능을 나타낼 수 있으며, 데이터 셋에 따른 편차가 존재하지만, 기존의 전처리 패딩 기법과 비교하여도 유사한 성능을 나타낼 수 있다.

[0076] 따라서 본 실시예에 따른 전처리 장치는 초해상도 장치가 소프트웨어로 구현되는 경우에도 적용될 수 있으며, 전처리 장치 또한 소프트웨어로 구현될 수도 있다. 다만 본 실시예의 전처리 장치는 초해상도 장치가 소프트웨어로 구현된 경우보다 하드웨어로 구현된 경우에, 초해상도 장치의 하드웨어 효율성을 크게 개선할 수 있으면서도 성능을 유지할 수 있다는 장점이 있다.

[0077] 도 9는 본 발명의 일 실시예에 따른 초해상도 장치를 위한 전처리 방법을 나타낸다.

[0078] 도 4 내지 도 6을 참조하여 도 9의 전처리 방법을 설명하면, 먼저 초해상도 장치(200)에서 이미지 쉬링크로 인해 축소되는 크기를 고려하여 입력 이미지(IN)를 확장할 통합 패딩영역의 크기( $\Delta L$ )를 계산한다(S10). 여기서 통합 패딩영역의 크기는 N개의 컨볼루션 레이어를 갖는 인공 신경망으로 구현되는 초해상도 장치(200)에서  $1 \times 1$ 보다 큰 크기의 필터를 갖는 컨볼루션 레이어의 개수( $\alpha$ )와 각 컨볼루션 레이어에 포함된 필터의 길이( $K_n$ ), 스트라이드 크기(s) 및 입력 이미지 길이( $L_{in}$ ) 및 출력 이미지 길이( $L_{out}$ )를 확인함으로써 계산할 수 있다.

[0079] 그리고 통합 패딩영역의 크기( $\Delta L$ )가 계산되면, 계산된 통합 패딩영역의 크기( $\Delta L$ )에 따라 입력 이미지(IN)에서 외곽 전방향에 대해 통합 패딩 크기( $\Delta L$ )의 절반 크기( $\Delta L/2$ )로 확장하여 한번에 통합 패딩한다(S20).

[0080] 이후, 기지정된 채움 방식에 따라 입력 이미지(IN)에서 확장된 패딩영역의 픽셀에 픽셀값을 채운다(S30).

[0081] 이때, 에지 카피 기법, 경계 카피 기법 및 경계 미리 기법 중 하나의 기법에 따라 패딩 영역의 픽셀값을 채울 수 있다. 에지 카피 기법에서는 입력 이미지(IN)의 에지에 위치하는 하나의 행 및 하나의 열에 위치하는 픽셀

의 픽셀값을 복사하여 대응하는 픽셀 영역에 반복적으로 붙여넣기 하는 형식으로 패딩 영역을 채운다.

[0082] 그리고 경계 카피 기법에서는 입력 이미지(IN)의 에지에 위치하는 통합 패딩 크기( $\Delta L$ )의 절반 크기( $\Delta L/2$ )의 행 및 열에 위치하는 픽셀의 픽셀값을 복사하여 대응하는 픽셀 영역에 동일 패턴으로 붙여넣기 하는 형식으로 패딩 영역을 채운다.

[0083] 마지막으로 경계 미리 기법에서는 입력 이미지(IN)의 에지에 위치하는 통합 패딩 크기( $\Delta L$ )의 절반 크기( $\Delta L/2$ )의 행 및 열에 위치하는 픽셀의 픽셀값을 복사하고, 대응하는 픽셀 영역에 복사된 픽셀값을 대응하는 픽셀 영역에 대칭되는 패턴이 되도록 반전하여 붙여넣기 하는 형식으로 패딩 영역을 채운다.

[0084] 이때, 에지 카피 기법, 경계 카피 기법 및 경계 미리 기법에서 픽셀값이 채워지지 않은 모서리 영역의 픽셀에 대해서는 픽셀값을 0으로 채워넣는다.

[0085] 입력 이미지(IN)의 외곽으로 확장된 패딩영역의 모든 픽셀에 픽셀값이 채워져 패딩 이미지(PIN)가 획득되면, 획득된 패딩 이미지(PIN)를 초해상도 장치로 전달한다(S40). 이에 초해상도 장치는 다수의 컨볼루션 레이어에서 필터의 크기에 따라 발생하는 이미지 쉬링크로 인한 순차적 크기 축소를 고려하지 않고, 컨볼루션 연산을 포함한 기지정된 수행하여 업스케일링된 초해상도 이미지를 획득할 수 있다.

[0086] 본 발명에 따른 방법은 컴퓨터에서 실행시키기 위한 매체에 저장된 컴퓨터 프로그램으로 구현될 수 있다. 여기서 컴퓨터 판독가능 매체는 컴퓨터에 의해 액세스 될 수 있는 임의의 가용 매체일 수 있고, 또한 컴퓨터 저장 매체를 모두 포함할 수 있다. 컴퓨터 저장 매체는 컴퓨터 판독가능 명령어, 데이터 구조, 프로그램 모듈 또는 기타 데이터와 같은 정보의 저장을 위한 임의의 방법 또는 기술로 구현된 휘발성 및 비휘발성, 분리형 및 비분리형 매체를 모두 포함하며, ROM(판독 전용 메모리), RAM(랜덤 액세스 메모리), CD(컴팩트 디스크)-ROM, DVD(디지털 비디오 디스크)-ROM, 자기 테이프, 플로피 디스크, 광데이터 저장장치 등을 포함할 수 있다.

[0087] 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다.

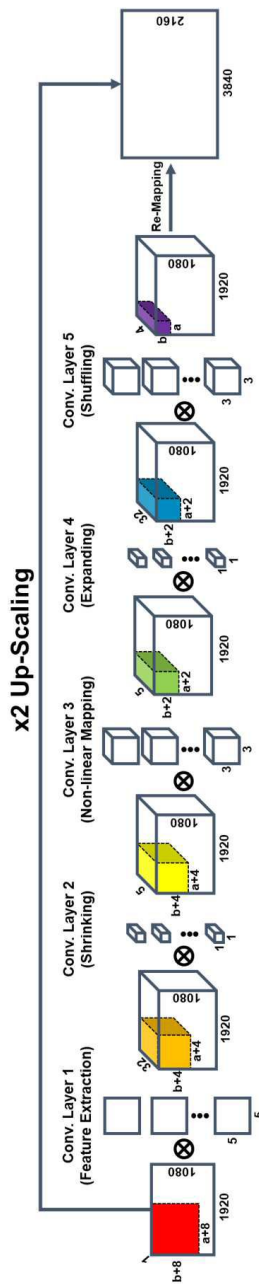
[0088] 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 청구범위의 기술적 사상에 의해 정해져야 할 것이다.

### 부호의 설명

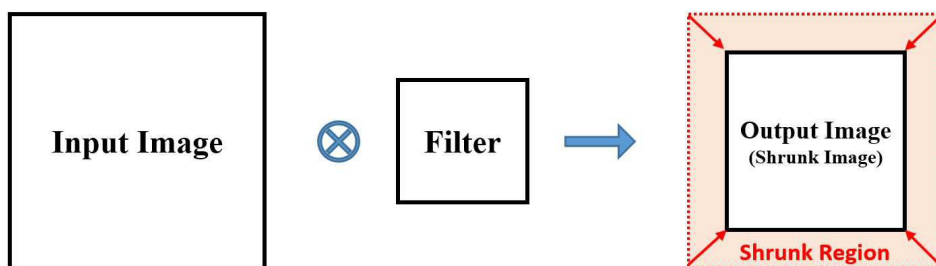
[0089] 100: 전처리 장치    110: 통합 패딩 크기 계산부  
120: 통합 패딩부    130: 패딩영역 채움부  
200: 초해상도 장치

도면

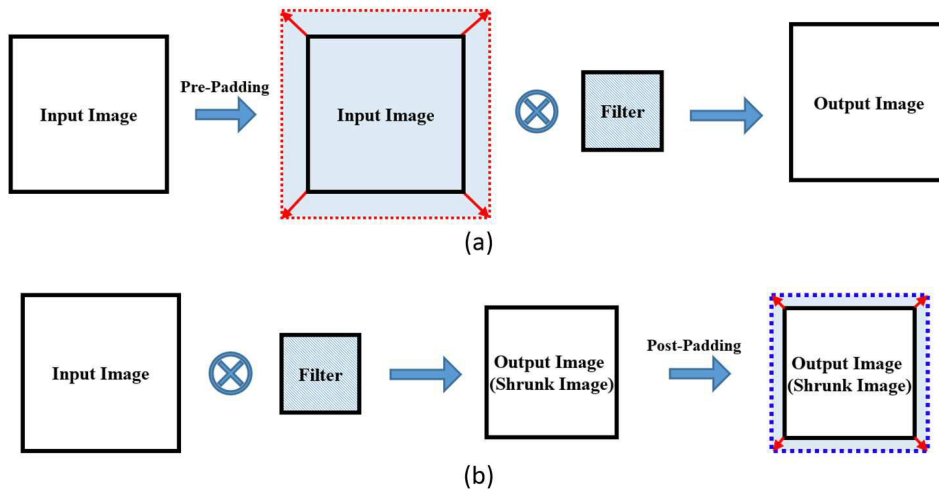
도면1



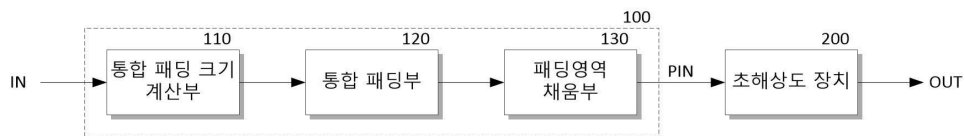
도면2



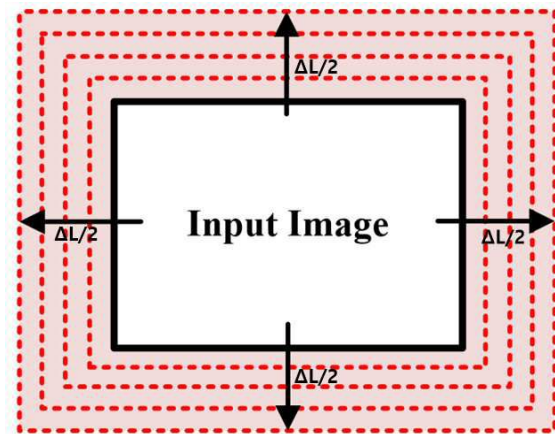
도면3



도면4

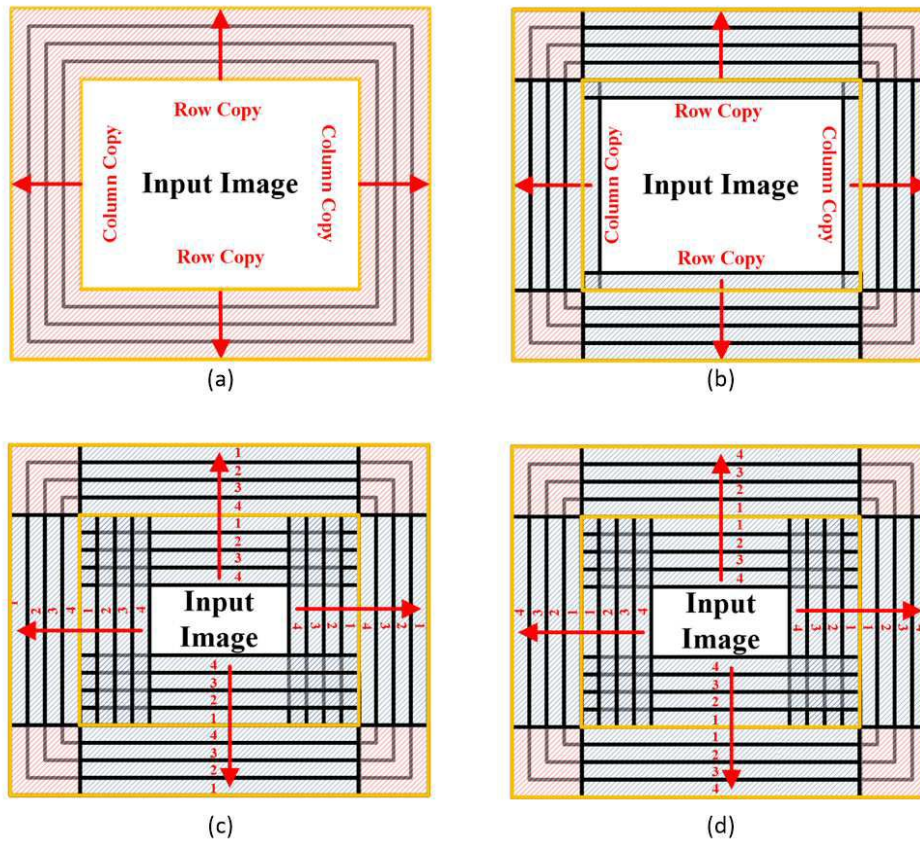


도면5

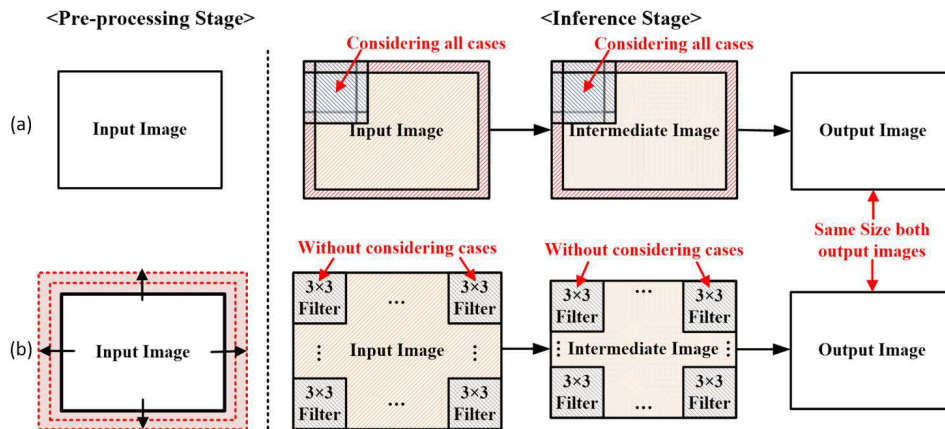




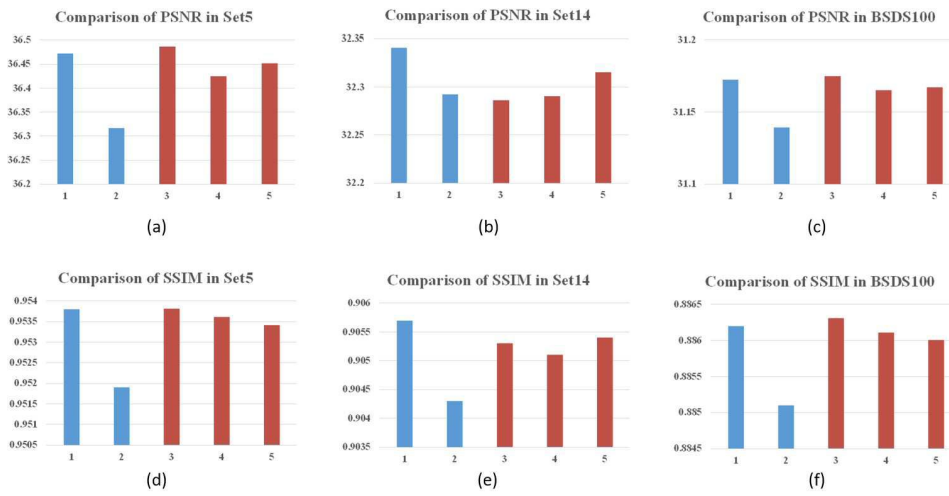
도면6



도면7



## 도면8



## 도면9

