



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2021년03월08일

(11) 등록번호 10-2224497

(24) 등록일자 2021년03월02일

(51) 국제특허분류(Int. Cl.)

H01L 29/872 (2006.01) H01L 21/027 (2006.01)

H01L 21/04 (2006.01) H01L 21/285 (2006.01)

H01L 29/45 (2006.01) H01L 29/66 (2006.01)

(52) CPC특허분류

H01L 29/872 (2013.01)

H01L 21/027 (2013.01)

(21) 출원번호 10-2019-0105778

(22) 출원일자 2019년08월28일

심사청구일자 2019년08월28일

(56) 선행기술조사문헌

KR101792953 B1*

(뒷면에 계속)

전체 청구항 수 : 총 18 항

(73) 특허권자

연세대학교 산학협력단

서울특별시 서대문구 연세로 50 (신촌동, 연세대학교)

(72) 발명자

임성일

서울특별시 서대문구 연세로 50 연세대학교 첨단관 128호

양승진

서울특별시 서대문구 연세로 50 연세대학교 과학관 242호

(74) 대리인

특허법인 플러스

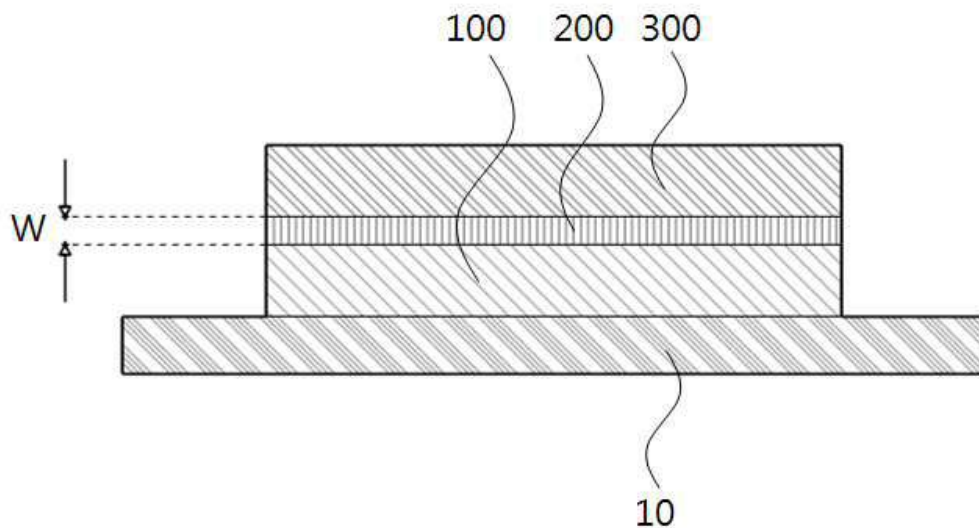
심사관 : 강필승

(54) 발명의 명칭 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드 및 이의 제조방법

(57) 요약

본 발명은 고주파 응답 특성이 우수하고, 상대적으로 저온에서 공정이 진행되어 유리 또는 플라스틱과 같은 녹는 점이 낮은 재질에서 직접 제조할 수 있는 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드 및 이의 제조방법에 관한 것으로, 상기한 수직형 쇼트키 다이오드는 금속으로 형성되는 오믹 접촉층(100), 상기 오믹 접촉층(100)의 일면에 이차원 전이금속 화합물로 형성되는 이차원 반도체층(200), 상기 이차원 반도체층(200)의 일면에 형성되는 쇼트키 접촉층(300) 및 상기 오믹 접촉층(100)의 타면 또는 상기 쇼트키 접촉층(300)의 일면에 형성되는 부도체층(10)을 포함하는 것을 특징으로 한다.

대표도 - 도1



(52) CPC특허분류

H01L 21/0435 (2013.01)
H01L 21/28568 (2013.01)
H01L 29/45 (2013.01)
H01L 29/66143 (2013.01)

(56) 선행기술조사문헌

KR1020190000089 A*
 KR1020170040347 A
 Chasin 외 8명. High-performance a-In-Ga-Zn-O Schottky diode with oxygen-treated metal contacts. Appl. Phys. Lett 101. 113505(2012.12). 1부.*
 Moun 외 2명. Study of Electrical Behavior of Metal-Semiconductor Contacts on Exfoliated MoS₂ Flakes. Phys. Status. Solidi. 1800188(2018.05). 1부.*
 *는 심사관에 의하여 인용된 문헌

이 발명을 지원한 국가연구개발사업

과제고유번호	2017R1A5A1014862
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	선도연구센터지원사업
연구과제명	[선도연구센터/SRC]반데르발스 물질 연구센터(3/4,1단계,2017.06.01~2021.02.28)
기 여 율	1/1
과제수행기관명	연세대학교
연구기간	2019.03.01 ~ 2020.02.29

명세서

청구범위

청구항 1

금속으로 형성되는 오믹 접촉층(100);

상기 오믹 접촉층(100)의 일면에 이차원 전이금속 화합물로 형성되는 이차원 반도체층(200);

상기 이차원 반도체층(200)의 일면에 형성되는 쇼트키 접촉층(300);

상기 오믹 접촉층(100)의 타면 또는 상기 쇼트키 접촉층(300)의 일면에 형성되는 부도체층(10); 및

상기 이차원 반도체층(200)의 일면 중 가장자리에 형성되어, 표면이 상기 이차원 반도체층(200) 및 상기 쇼트키 접촉층(300)과 면접하는 부도체부재(400);

를 포함하는 것을 특징으로 하는 수직형 쇼트키 다이오드.

청구항 2

제1항에 있어서,

상기 이차원 반도체층(200)을 형성하는 이차원 전이금속 화합물은 이셀레늄화텅스텐(WSe_2), 이황화텅스텐(WS_2), 이셀레늄화몰리브덴(MoSe_2), 이황화몰리브덴(MoS_2), 이텔루륨화몰리브덴(MoTe_2), 이셀레늄화레늄(ReSe_2) 및 이황화레늄(ReS_2) 중 선택되는 어느 하나인 것을 특징으로 하는 수직형 쇼트키 다이오드.

청구항 3

제1항에 있어서,

상기 이차원 반도체층(200)은 10nm 이상의 두께로 형성되는 것을 특징으로 하는 수직형 쇼트키 다이오드.

청구항 4

제1항에 있어서,

상기 쇼트키 접촉층(300)은 쇼트키 금속 또는 전도성 투명 산화막으로 형성되는 것을 특징으로 하는 수직형 쇼트키 다이오드.

청구항 5

제1항에 있어서,

상기 부도체층(10)은 유리, 플라스틱 및 폴리이미드 중 선택되는 어느 하나로 형성되는 것을 특징으로 하는 수직형 쇼트키 다이오드.

청구항 6

제1항에 있어서,

상기 부도체층(10)은 상기 부도체층(10)은 투명한 재질로 형성되거나, 불투명한 재질로 형성되는 것을 특징으로

하는 수직형 쇼트키 다이오드.

청구항 7

제1항에 있어서,

상기 부도체층(10)은 일정 이상의 강도를 가지는 재질로 형성되어 단단하거나, 탄성을 가지는 재질로 형성되어 유연한 것을 특징으로 하는 수직형 쇼트키 다이오드.

청구항 8

삭제

청구항 9

삭제

청구항 10

- a) 부도체층(10)의 일면에 금속으로 오믹 접촉층(100)을 형성하는 단계;
 - b) 상기 a) 단계에서 형성된 층의 일면에 이차원 전이금속 화합물로 이차원 반도체층(200)을 형성하는 단계;
 - b-1) 상기 이차원 반도체층(200)의 일면 중 가장자리에 부도체부재(400)를 형성하는 단계; 및
 - c) 상기 b) 단계에서 형성된 이차원 반도체층(200)의 일면에 쇼트키 접촉층(300)을 형성하는 단계;
- 를 포함하는 것을 특징으로 하는 수직형 쇼트키 다이오드의 제조방법.

청구항 11

- a) 부도체층(10)의 일면에 금속으로 쇼트키 접촉층(300)을 형성하는 단계;
 - b) 상기 a) 단계에서 형성된 층의 일면에 이차원 전이금속 화합물로 이차원 반도체층(200)을 형성하는 단계;
 - b-1) 상기 이차원 반도체층(200)의 일면 중 가장자리에 부도체부재(400)를 형성하는 단계; 및
 - c) 상기 b) 단계에서 형성된 이차원 반도체층(200)의 일면에 오믹 접촉층(100)을 형성하는 단계;
- 를 포함하는 것을 특징으로 하는 수직형 쇼트키 다이오드의 제조방법.

청구항 12

제10항 또는 제11항에 있어서,

상기 a) 단계 또는 상기 c) 단계는 박막증착 및 패터닝을 통해 상기 오믹 접촉층(100) 또는 상기 쇼트키 접촉층(300)을 형성하는 것을 특징으로 하는 수직형 쇼트키 다이오드의 제조방법.

청구항 13

제10항 또는 제11항에 있어서,

상기 b) 단계는 접착부재의 표면에 붙은 이차원 반도체를 상기 a) 단계에서 형성된 층의 일면에 붙인 후, 상기 접착부재를 떼어내 상기 이차원 반도체층(200)을 형성하는 것을 특징으로 하는 수직형 쇼트키 다이오드의 제조방법.

청구항 14

삭제

청구항 15

삭제

청구항 16

제10항 또는 제11항에 있어서,

상기 b-1) 단계는 포토레지스트 공법을 이용해 상기 부도체부재(400)를 형성하는 것을 특징으로 하는 수직형 쇼트키 다이오드의 제조방법.

청구항 17

제10항 또는 제11항에 있어서,

상기 이차원 반도체층(200)을 형성하는 이차원 전이금속 화합물은 이셀레늄화텅스텐(WSe_2), 이황화텅스텐(WS_2), 이셀레늄화몰리브덴($MoSe_2$), 이황화몰리브덴(MoS_2), 이텔루륨화몰리브덴($MoTe_2$), 이셀레늄화레늄($ReSe_2$) 및 이황화레늄(ReS_2) 중 선택되는 어느 하나인 것을 특징으로 하는 수직형 쇼트키 다이오드의 제조방법.

청구항 18

제10항 또는 제11항에 있어서,

상기 b) 단계에서 상기 이차원 반도체층(200)은 10nm 이상의 두께로 형성되는 것을 특징으로 하는 수직형 쇼트키 다이오드의 제조방법.

청구항 19

제10항 또는 제11항에 있어서,

상기 쇼트키 접촉층(300)은 쇼트키 금속 또는 전도성 투명 산화막으로 형성되는 것을 특징으로 하는 수직형 쇼트키 다이오드의 제조방법.

청구항 20

제10항 또는 제11항에 있어서,

상기 부도체층(10)은 유리, 플라스틱 및 폴리이미드 중 선택되는 어느 하나로 형성되는 것을 특징으로 하는 수직형 쇼트키 다이오드의 제조방법.

청구항 21

제10항 또는 제11항에 있어서,

상기 부도체층(10)은 상기 부도체층(10)은 투명한 재질로 형성되거나, 불투명한 재질로 형성되는 것을 특징으로 하는 수직형 쇼트키 다이오드의 제조방법.

청구항 22

제10항 또는 제11항에 있어서,

상기 부도체층(10)은 일정 이상의 강도를 가지는 재질로 형성되어 단단하거나, 탄성을 가지는 재질로 형성되어 유연한 것을 특징으로 하는 수직형 쇼트키 다이오드의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드 및 이의 제조방법에 관한 것이다.

배경 기술

[0002] 다이오드(diode)는 한 쪽 방향으로만 전류가 흐르도록 제어하는 반도체 소자를 말한다. 일반적인 반도체 다이오드는 PN접합면을 가져, 문턱전압(Threshold Voltage)이 약 0.6~0.7V로 높고, 전원을 끊었을 때 내부에 남아 있는 소수의 캐리어에 의해 전원이 바로 끊어지지 않고 약간의 시간동안 전류가 더 흐르는 현상, 즉 역회복시간이 필요하다. 이에 비해, 쇼트키 다이오드(Schottky Diode)는 PN접합면이 아닌 금속-반도체 접합면을 가지기 때문에, 문턱전압이 일반적인 반도체 다이오드보다 약 절반 정도로 낮고, 소수캐리어가 아닌 다수캐리어에 의해 전류가 흐르기 때문에 축적효과가 없어 역회복시간이 매우 짧은 특징을 가지며, 따라서 쇼트키 다이오드는 저전압 이면서 대전류, 고속 정류 등에 많이 사용된다.

[0003] 종래의 쇼트키 다이오드는 실리콘이나 갈륨비소(GaAs)를 사용하여 구현하는 경우가 많았다. 이렇게 제작된 쇼트키 다이오드는 고주파 응답 특성은 매우 우수하나, 유연성이 없어서 적용 가능한 대상이 제한이 되며, 고온 공정(약 섭씨 1000도)이 필요하므로, 유리 또는 플라스틱과 같이 경제적이면서 낮은 녹는점을 가지는 물질에 직접 구현하기 어려워, 쇼트키 다이오드를 별도로 제작한 후, 유리 또는 플라스틱에 부착하는 공정을 사용할 수밖에 없어, 제작이 용이하지 않고 생산단가가 상승하는 문제점이 있었다. 종래의 쇼트키 다이오드에서 실리콘이나 갈륨비소로 형성되는 반도체층을 산화물 반도체 또는 유기 반도체로 구현할 경우, 저온공정이 가능하여 유리 또는 플라스틱 기판에 직접 쇼트키 다이오드를 구현할 수 있지만, 산화물 반도체 또는 유기 반도체의 재질 특성으로 인해, 고주파 응답 특성이 저하되는 문제점이 있었다.

선행기술문헌

특허문헌

[0004] (특허문헌 0001) 한국 공개특허공보 제10-2109-0063483호("쇼트키 다이오드", 공개일 2019.06.07.)

발명의 내용

해결하려는 과제

[0005] 본 발명은 상기한 바와 같은 문제점을 해결하기 위해 안출된 것으로서, 본 발명에 의한 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드 및 이의 제조방법의 목적은 고주파 응답 특성이 우수하고, 상대적으로 저온에서 공정이 진행되어 유리 또는 플라스틱과 같은 녹는점이 낮은 재질에서 직접 제조할 수 있는 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드 및 이의 제조방법을 제공함에 있다.

과제의 해결 수단

[0006] 상기한 바와 같은 문제점을 해결하기 위한 본 발명에 의한 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드는 금속으로 형성되는 오믹 접촉층(100), 상기 오믹 접촉층(100)의 일면에 이차원 전이금속 화합물로 형성되는 이차원 반도체층(200), 상기 이차원 반도체층(200)의 일면에 형성되는 쇼트키 접촉층(300) 및 상기 오믹 접촉층(100)의 타면 또는 상기 쇼트키 접촉층(300)의 일면에 형성되는 부도체층(10)을 포함하는 것을 특징으로 한다.

- [0007] 또한, 상기 이차원 반도체층(200)을 형성하는 이차원 전이금속 화합물은 이셀레늄화텅스텐(WSe_2), 이황화텅스텐(WS_2), 이셀레늄화몰리브덴($MoSe_2$), 이황화몰리브덴(MoS_2), 이텔루륨화몰리브덴($MoTe_2$), 이셀레늄화레늄($ReSe_2$) 및 이황화레늄(ReS_2) 중 선택되는 어느 하나인 것을 특징으로 한다.
- [0008] 또한, 상기 이차원 반도체층(200)은 10nm 이상의 두께로 형성되는 것을 특징으로 한다.
- [0009] 또한, 상기 쇼트키 접촉층(300)은 쇼트키 금속 또는 전도성 투명 산화막으로 형성되는 것을 특징으로 한다.
- [0010] 또한, 상기 부도체층(10)은 유리, 플라스틱 및 폴리이미드 중 선택되는 어느 하나로 형성되는 것을 특징으로 한다.
- [0011] 또한, 상기 부도체층(10)은 투명한 재질로 형성되거나, 불투명한 재질로 형성되는 것을 특징으로 한다.
- [0012] 또한, 상기 부도체층(10)은 일정 이상의 강도를 가지는 재질로 형성되어 단단하거나, 탄성을 가지는 재질로 형성되어 유연한 것을 특징으로 한다.
- [0013] 또한, 상기 이차원 반도체층(200)의 일면 중 일부분에 형성되어, 표면이 상기 이차원 반도체층(200) 및 상기 쇼트키 접촉층(300)과 면접하는 부도체부재(400)를 더 포함하는 것을 특징으로 한다.
- [0014] 또한, 상기 부도체부재(400)는 상기 이차원 반도체층(200)의 일면 중 가장자리에 형성되는 것을 특징으로 한다.
- [0015] 본 발명에 의한 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드의 제조방법은 a) 부도체층(10)의 일면에 금속으로 오믹 접촉층(100)을 형성하거나, 쇼트키 접촉층(300)을 형성하는 단계, b) 상기 a) 단계에서 형성된 층의 일면에 이차원 전이금속 화합물로 이차원 반도체층(200)을 형성하는 단계 및 c) 상기 b) 단계에서 형성된 이차원 반도체층(200)의 일면에 상기 오믹 접촉층(100) 및 상기 쇼트키 접촉층(300) 중 상기 a) 단계에서 형성되지 않은 층을 형성하는 단계를 포함하는 것을 특징으로 한다.
- [0016] 또한, 상기 a) 단계 또는 상기 c) 단계는 박막증착 및 패터닝을 통해 상기 오믹 접촉층(100) 또는 상기 쇼트키 접촉층(300)을 형성하는 것을 특징으로 한다.
- [0017] 또한, 상기 b) 단계는 접착부재의 표면에 붙은 이차원 반도체를 상기 a) 단계에서 형성된 층의 일면에 붙인 후, 상기 접착부재를 떼어내 상기 이차원 반도체층(200)을 형성하는 것을 특징으로 한다.
- [0018] 또한, 상기 a) 단계는 상기 부도체층(10)의 일면에 상기 오믹 접촉층(100)을 형성하고, b-1) 상기 b) 단계와 상기 c) 단계 사이에 수행되되, 상기 이차원 반도체층(200)의 일면 중 일부분에 부도체부재(400)를 형성하는 단계;를 더 포함하는 것을 특징으로 한다.
- [0019] 또한, 상기 a) 단계는 상기 부도체층(10)의 일면에 상기 쇼트키 접촉층(300)을 형성하고, b-1) 상기 b) 단계와 상기 c) 단계 사이에 수행되되, 상기 이차원 반도체층(200)의 일면 중 일부분에 부도체부재(400)를 형성하는 단계;를 더 포함하는 것을 특징으로 한다.
- [0020] 또한, 상기 b-1) 단계는 상기 부도체부재(400)를 상기 이차원 반도체층(200)의 일면 중 가장자리에 형성하는 것을 특징으로 한다.
- [0021] 또한, 상기 b-1) 단계는 포토레지스트 공법을 이용해 상기 부도체부재(400)를 형성하는 것을 특징으로 한다.
- [0022] 또한, 상기 이차원 반도체층(200)을 형성하는 이차원 전이금속 화합물은 이셀레늄화텅스텐(WSe_2), 이황화텅스텐(WS_2), 이셀레늄화몰리브덴($MoSe_2$), 이황화몰리브덴(MoS_2), 이텔루륨화몰리브덴($MoTe_2$), 이셀레늄화레늄($ReSe_2$) 및 이황화레늄(ReS_2) 중 선택되는 어느 하나인 것을 특징으로 한다.
- [0023] 또한, 상기 b) 단계에서 상기 이차원 반도체층(200)은 10nm 이상의 두께로 형성되는 것을 특징으로 한다.
- [0024] 또한, 상기 쇼트키 접촉층(300)은 쇼트키 금속 또는 전도성 투명 산화막으로 형성되는 것을 특징으로 한다.
- [0025] 또한, 상기 부도체층(10)은 유리, 플라스틱 및 폴리이미드 중 선택되는 어느 하나로 형성되는 것을 특징으로 한다.
- [0026] 또한, 상기 부도체층(10)은 투명한 재질로 형성되거나, 불투명한 재질로 형성되는 것을 특징으로 한다.
- [0027] 또한, 상기 부도체층(10)은 일정 이상의 강도를 가지는 재질로 형성되어 단단하거나, 탄성을 가지는 재질로 형

성되어 유연한 것을 특징으로 한다.

발명의 효과

[0028] 상기한 바와 같은 본 발명에 의한 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드 및 이의 제조방법에 의하면, 종래 실리콘이나 갈륨비소와 같은 재질 대신에, 건식 트랜스퍼 방식을 이용해 이차원 반도체층을 형성하기 때문에 상대적으로 낮은 온도에서도 쇼트키 다이오드를 제조할 수 있어 제조 편의성이 향상되는 효과가 있다.

[0029] 또한 본 발명에 의하면, 수직방향으로 오믹 접촉층, 이차원 반도체층 및 쇼트키 접촉층이 형성되어 각각의 층이 서로 면접촉하기 때문에 저항이 감소해 응답속도가 향상되어 고주파 영역에서 응답 특성이 개선되는 효과가 있다.

도면의 간단한 설명

[0030] 도 1은 본 발명의 제1실시예에 의한 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드의 단면도이다.
 도 2는 본 발명의 제2실시예에 의한 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드의 단면도이다.
 도 3은 본 발명의 제3실시예에 의한 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드의 단면도이다.
 도 4는 본 발명의 제1실시예에 의한 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드의 전기적 특성을 나타내는 그래프이다.
 도 5는 본 발명의 제1실시예에 의한 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드의 저주파 특성을 나타내는 그래프이다.
 도 6은 본 발명의 제1실시예에 의한 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드의 고주파 특성을 나타내는 그래프이다.
 도 7은 본 발명의 제1실시예에 의한 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드의 제작 개략도이다.
 도 8은 본 발명의 제2실시예에 의한 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드의 제작 개략도이다.

발명을 실시하기 위한 구체적인 내용

[0031] 이하 첨부된 도면을 참고하여 본 발명에 의한 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드의 바람직한 실시예에 관하여 상세히 설명하며, 설명의 편의상 이차원 반도체 물질을 이용한 수직형 쇼트키 다이오드는 줄여서 수직형 쇼트키 다이오드라 한다.

[0032] [수직형 쇼트키 다이오드 ?? 제1실시예]

[0033] 도 1은 본 발명의 제1실시예에 의한 수직형 쇼트키 다이오드를 단면 형태로 개략적으로 도시한 것이다.

[0034] 도 1에 도시된 바와 같이, 본 발명의 제1실시예에 의한 수직형 쇼트키 다이오드는, 하측에서부터 순차적으로 형성되는 부도체층(10), 오믹 접촉층(100), 이차원 반도체층(200) 및 쇼트키 접촉층(300)을 포함할 수 있다.

[0035] 본 발명의 제1실시예에 의한 수직형 쇼트키 다이오드에서 가장 하측에 위치하는 부도체층(10)은 명칭 그대로 전기가 통하지 않는 재질로 형성될 수 있으며, 본 실시예에서 부도체층(10)은 유리, 플라스틱 및 폴리이미드(Polyimide) 중 선택되는 어느 하나 이상의 재질로 형성될 수 있다. 부도체층(10)은 부도체층(10)을 형성하는 재질의 종류에 따라, 일정 정도 이상의 강도를 가져 단단하거나, 일정 정도 이상의 탄성을 가져 유연할 수 있고, 부도체층(10)은 투명한 재질로 형성되거나, 불투명한 재질로 형성될 수 있다. 즉, 부도체층(10)은 단단/투명, 단단/불투명, 유연/투명, 유연/불투명한 특징을 가질 수 있다.

[0036] 도 1에 도시된 오믹 접촉층(100)은 부도체층(10)의 상면에 금속으로 형성되어, 후술할 이차원 반도체층(200)과 오믹 접촉(Ohmic contact)한다. N형 반도체 기준으로 오믹 접촉층(100)을 형성하는 금속의 일함수가 오믹 접촉층(100)과 접촉하는 이차원 반도체층(200)의 일함수보다 작다. 반대로 P형 반도체 기준으로 오믹 접촉층(100)을 형성하는 금속의 일함수가 오믹 접촉층(100)과 접촉하는 이차원 반도체층(200)의 일함수보다 크다. 본 실시예에서 오믹 접촉층(100)은 백금(Pt)으로 형성될 수 있으나, 본 발명은 오믹 접촉층(100)의 재질을 백금으로 한정하지 않는다.

- [0037] 도 1에 도시된 바와 같이, 이차원 반도체층(200)은 오믹 접촉층(100)의 상면에 이차원 전이금속 화합물(TMDs, Transition Metal Dichalcogenides)로 이루어질 수 있으며, 본 실시예에서 이차원 반도체층(200)을 형성할 수 있는 이차원 전이금속 화합물의 몇몇 예로써, 이셀레늄화텅스텐(WSe_2), 이황화텅스텐(WS_2), 이셀레늄화몰리브덴($MoSe_2$), 이황화몰리브덴(MoS_2), 이텔루륨화몰리브덴($MoTe_2$), 이셀레늄화레늄($ReSe_2$) 및 이황화레늄(ReS_2) 중 선택되는 어느 하나일 수 있다.
- [0038] 이차원 반도체층(200)의 두께인 W는 10nm 이상으로 형성되는데, 이는 이차원 반도체층(200)의 상하면에 각각 형성되는 오믹 접촉층(100)과 쇼트키 접촉층(300) 사이에 통전이 일어나지 않도록 하기 위함이다. 즉, 이차원 반도체층(200)이 10nm 이하의 두께로 형성될 경우, 오믹 접촉층(100)과 쇼트키 접촉층(300)이 서로 통전될 가능성이 있어, 본 발명의 제1실시예에 의한 쇼트키 다이오드가 다이오드로 작용할 수 없기 때문에, 본 실시예에서 이차원 반도체층(200)은 10nm 이상의 두께로 형성될 수 있으며, 보다 바람직하게 이차원 반도체층(200)은 10~100nm의 두께로 형성될 수 있다.
- [0039] 이차원 반도체층(200)은 이차원 반도체층(200)을 형성하는 이차원 전이금속 화합물의 원료를 테이프와 같이 접착제가 도포된 접착물질로 떼어낸 후, 오믹 접촉층(100)의 상면에 붙인 후 떼어내는 방식으로 형성할 수 있다. 이는 반데르발스 힘을 이용한 건식 트랜스퍼(Transfer) 방법 중 하나으로써, 제한된 환경(예를 들어 일정 온도 이상의 환경)에서 트랜스퍼 되는 방법에 비해, 신뢰성, 공정 편의성 및 경제성이 개선되는 효과가 있다. 또한 본 실시예에서 이차원 반도체층(200)은 이차원 전이금속 화합물로 형성됨으로써, 본 실시예에 의한 쇼트키 다이오드의 빠른 동작속도를 구현할 수 있다.
- [0040] 도 1에 도시된 쇼트키 접촉층(300)은 이차원 반도체층(200)의 상면에 형성된다. 쇼트키 접촉층(300)은 금속 또는 전도성 투명 산화막으로 형성될 수 있으며, N형 반도체 기준으로 쇼트키 접촉층(300)을 형성하는 금속 또는 전도성 투명 산화막의 일함수는 하측에 형성된 이차원 반도체층(200)의 일함수보다 크게 형성되어, 반대로 P형 반도체 기준으로 쇼트키 접촉층(300)을 형성하는 금속 또는 전도성 투명 산화막의 일함수는 하측에 형성된 이차원 반도체층(200)의 일함수보다 작게 형성되어, 쇼트키 접촉층(300)과 이차원 반도체층(200)이 통전되지 않도록 할 수 있다. 즉, 본 실시예에서 N형 반도체 기준으로 오믹 접촉층(100), 이차원 반도체층(200) 및 쇼트키 접촉층(300) 순서대로 일함수가 순차적으로 크게 형성됨으로써, 순방향 바이어스를 가했을 때 전류가 쇼트키 접촉층(300)에서 오믹 접촉층(100) 방향으로만 흐르게 할 수 있다. 반대로 P형 반도체 기준으로 오믹 접촉층(100), 이차원 반도체층(200) 및 쇼트키 접촉층(300) 순서대로 일함수가 순차적으로 작게 형성됨으로써, 순방향 바이어스를 가했을 때 전류가 오믹 접촉층(100)에서 쇼트키 접촉층(300) 방향으로만 흐르게 할 수 있다.
- [0041] 쇼트키 접촉층(300)을 형성하는 대표적인 몇몇 재질은 인듐 주석 산화물(ITO, Indium Tin Oxide), 티타늄(Ti) 및 금(Au)일 수 있다. 본 실시예에서 쇼트키 접촉층(300)은 인듐 주석 산화물(ITO, Indium Tin Oxide), 티타늄(Ti) 및 금(Au)으로 형성할 수 있으나, 본 발명은 쇼트키 접촉층(300)의 재질은 인듐 주석 산화물(ITO, Indium Tin Oxide), 티타늄(Ti) 및 금(Au)으로만 한정하지 않는다. 상기한 오믹 접촉층(100)과 쇼트키 접촉층(300)은 박막 증착 및 패터닝 공정을 통해 각각 부도체층(10)의 상면 및 이차원 반도체층(200)의 상면에 형성될 수 있다.
- [0042] [수직형 쇼트키 다이오드 ?? 제2실시예]
- [0043] 도 2는 본 발명의 제2실시예에 의한 수직형 쇼트키 다이오드의 단면을 개략적으로 도시한 것이다.
- [0044] 도 2에 도시된 바와 같이, 본 발명의 제2실시예에 의한 수직형 쇼트키 다이오드는 본 발명의 제1실시예에 의한 수직형 쇼트키 다이오드의 구성에 비해, 부도체부재(400)가 추가된 것으로써, 부도체부재(400) 및 이에 연관된 부분만을 설명하며, 본 발명의 제2실시예에 의한 수직형 쇼트키 다이오드를 구성하는 부분들 중, 설명하지 않은 부분은 제2실시예와 제1실시예가 서로 동일한 것으로 간주한다.
- [0045] 도 2에 도시된 바와 같이, 본 발명의 제2실시예에 의한 수직형 쇼트키 다이오드는 부도체부재(400)가 이차원 반도체층(200)의 상면 중 일부에 형성되며, 보다 상세히는 부도체부재(400)가 이차원 반도체층(200)의 상면 중 가장자리에 형성된다. 도 2에 도시된 바와 같이, 이차원 반도체층(200)의 상면 중 부도체부재(400)가 형성되지 않은 부분에는 쇼트키 접촉층(300)이 형성되어 부도체부재(400)의 표면 중 일부는 이차원 반도체층(200)과 쇼트키 접촉층(300)으로 감싸는 형태가 된다. 부도체부재(400)를 형성하는 이유는, 이차원 반도체(200)가 약 10~100nm로 얇게 형성되기 때문에, 제작상의 오차로 이차원 반도체층(200)이 형성되지 않은 수직형 쇼트키 다이오드의 외측을 통해 오믹 접촉층(100)과 쇼트키 접촉층(300)이 서로 직접 전기적으로 연결될 수 있기 때문이다. 즉, 부도체부재(400)는 이차원 반도체층(200)의 상면 중 가장자리에 형성됨으로써, 본 실시예에 의한 수직형 쇼트키

다이오드의 외측으로 통해 오믹 접촉층(100)과 쇼트키 접촉층(300)이 직접 전기적으로 연결되는 것을 방지할 수 있다.

[0046] 부도체부재(400)는 다양한 재료의 부도체로 형성될 수 있으며, 대표적으로 포토레지스트 공법을 이용한 이산화규소(SiO_2), 산화알루미늄(Al_2O_3) 및 산화하프늄(HfO_2)으로 형성될 수 있다.

[0047] 도 3은 본 발명의 제3실시예에 의한 수직형 쇼트키 다이오드의 단면을 개략적으로 도시한 것이다.

[0048] 상기한 본 발명의 제1실시예 및 제2실시예에 의한 수직형 쇼트키 다이오드에서 부도체층(10)의 상면에 오믹 접촉층(100)이 형성되어 있는데, 본 발명은 이에 한정하지 않으며, 도 3에 도시된 본 발명의 제3실시예에 의한 수직형 쇼트키 다이오드와 같이 부도체층(10)의 상면에 상층으로 쇼트키 접촉층(300), 이차원 반도체층(200) 및 오믹 접촉층(100)이 순서대로 형성되는 실시예가 있을 수 있으며, 사용자 또는 작업자는 설계사항의 변경 또는 편의상 제1실시예, 제2실시예 또는 제3실시예를 선택하여 실시할 수 있다.

[0049] 상술한 본 발명의 다양한 실시예에 의한 수직형 쇼트키 다이오드는 전극 역할을 하는 오믹 접촉층(100)과 쇼트키 접촉층(300)이 각각 이차원 반도체층(200)과 면접촉하기 때문에, 종래 수평형 쇼트키 다이오드에 비해 저항이 적어 고속, 고주파수 동작에 유리하며, 다음 도면을 이용하여 본 발명의 전기적 특성에 대해서 알아본다.

[0050] 도 4는 본 발명의 제1실시예에 의한 수직형 쇼트키 다이오드의 전기적 특성을 그래프로 나타낸 것으로, 본 발명의 제1실시예에 의한 수직형 쇼트키 다이오드에서 부도체층(10)은 유리, 오믹 접촉층(100)은 10nm의 백금(Pt), 이차원 반도체층(200)은 10~100nm의 이셀레늄화텅스텐(WSe_2), 쇼트키 접촉층(300)은 인듐 주석 산화물(ITO) 또는 티타늄(Ti)로 형성된다. 도 4a에 도시된 전류-전압 특성 그래프와 같이 전력 소비가 매우 적고 빠른 스위칭 능력을 가진 이상적인 다이오드의 특성을 나타낸다.

[0051] 도 4b는 동일 조건에서 전기용량-전압 특성을 그래프로 나타낸 것으로, 역방향 바이어스에서 공핍층의 두께가 이차원 물질의 두께와 일치하는 걸 통해 역방향 누설 전류가 잘 차단되는 걸 알 수 있었다. 반면에 순방향 바이어스에서의 전압에 따른 전기용량의 변화를 통해 약 0.4V 정도의 문턱전압과 약 $1 \times 10^{17} \text{ cm}^{-3}$ 정도의 정공 캐리어 농도를 보여주었다.

[0052] 도 5는 본 발명의 제1실시예에 의한 수직형 쇼트키 다이오드의 저주파 특성을 그래프로 나타낸 것이다. 보다 구체적으로 도 5a에 도시된 바와 같이, 교류 조건에서 신호를 가해주었을 때 낮은 주파수 범위에서 이상적인 정류 작용을 보여주며, 도 5b에 도시된 바와 같이, 높은 주파수 범위에서는 용량성 리액턴스가 작아지면서 직류화된 교류 전압의 흐름을 보여주었다.

[0053] 도 6은 본 발명의 제1실시예에 의한 수직형 쇼트키 다이오드의 고주파 특성을 그래프로 나타낸 것이다. 직류 전압이 0V인 조건에서 다이오드가 45MHz에서 40GHz의 초고주파 범위에서 제대로 작동하는지 확인해본 결과, 스미스 차트를 통해 40GHz 이상의 상당히 높은 주파수 범위까지 쇼트키 다이오드가 작동하는 걸 확인할 수 있었고, 임피던스 성분 분석을 통해 27GHz 이상의 높은 차단주파수(Cutoff Frequency) 특성을 얻을 수 있었다. 또한, 용량성 리액턴스를 통해 얻은 교류 조건에서의 축전 용량 값이 직류 조건에서 측정했던 축전 용량 값과 일치하는 걸 보아, 차단주파수를 나타내는 $f_c = 1/(R_s C_j)$ 식으로 인해 금속과 반도체의 접촉 면적과 반도체 물질의 두께에 따라 차단주파수가 달라지는 걸 확인할 수 있었다. 이 때, R_s 는 직렬 저항, C_j 는 접합 축전 용량을 의미한다.

[0054] [수직형 쇼트키 다이오드의 제조방법 ?? 제1실시예]

[0055] 이하 첨부된 도면을 참조하여 본 발명의 제1실시예에 의한 수직형 쇼트키 다이오드의 제조방법에 관하여 상세히 설명한다.

[0056] 본 발명의 제1실시예에 의한 수직형 쇼트키 다이오드의 제조방법은, a) 단계, b) 단계 및 c) 단계를 포함할 수 있다.

[0057] a) 단계는 부도체층(10)의 상면에 금속으로 오믹 접촉층(100)을 형성하는 단계로, 오믹 접촉층(100)은 박막증착 및 패터닝 방법을 이용해 형성될 수 있으며, a) 단계는 별도로 도면으로 도시하지 않는다.

[0058] 도 7은 본 발명의 제1실시예에 의한 수직형 쇼트키 다이오드의 제조방법 중 b) 단계 및 c) 단계를 개략적으로 도시한 것이다.

[0059] b) 단계는 a) 단계에서 형성된 오믹 접촉층(100)의 상면에 이차원 전이금속 화합물(TMDs)로 이차원 반도체층

(200)을 형성한다. 보다 구체적으로, 도 7a에 도시된 바와 같이 접착부재(20)를 이차원 전이금속 화합물 원료(30)에 붙여, 도 7b에 도시된 바와 같이 접착부재(20)의 일면에 이차원 반도체층(200)이 부착되도록 한다. 이후 b) 단계는 도 7c에 도시된 바와 같이, 접착부재(20)의 일면을 a) 단계에서 형성된 오믹 접촉층(100)의 상면에 부착한 후, 일정 정도의 압력을 가한 후 떼어내, 도 7d에 도시된 바와 같이, 이차원 반도체층(200)이 오믹 접촉층(100)의 상면에 형성시키며, 이 과정에서 반데르발스 힘이 작용한다.

[0060] c) 단계는 b) 단계에서 형성된 이차원 반도체층(200)의 일면에 쇼트키 접촉층(300)을 형성하여, 최종적으로 도 7e에 도시된 바와 같은 수직형 쇼트키 다이오드를 완성시킨다. c) 단계에서 쇼트키 접촉층(300)은 박막 증착 및 패터닝 방법을 이용해 형성될 수 있다.

[0061] 상술한 본 발명의 제1실시예에 의한 수직형 쇼트키 다이오드의 제조방법의 a) 단계에서는 오믹 접촉층(100)을 형성하지만, 본 발명은 이에 한정하지 않고 a) 단계에서 부도체층(10)의 상면에 쇼트키 접촉층(300)을 먼저 형성하는 실시예가 있을 수 있다. 이 경우 b) 단계에서는 쇼트키 접촉층(300)의 상면에 제1실시예와 동일한 방법을 이용하여 이차원 반도체층(200)을 형성하며, c) 단계는 b) 단계에서 형성된 이차원 반도체층(200)의 상면에 오믹 접촉층(100)을 형성할 수 있다.

[0062] [수직형 쇼트키 다이오드의 제조방법 ?? 제2실시예]

[0063] 본 발명의 제2실시예에 의한 수직형 쇼트키 다이오드의 제조방법은 상술했던 본 발명의 제2실시예에 의한 수직형 쇼트키 다이오드를 형성하는 방법이며, 본 실시예는 상술한 본 발명의 제1실시예에 의한 수직형 쇼트키 다이오드의 제조방법과 비교했을 때, b) 단계와 c) 단계 사이에 수행되는 b-1) 단계를 더 포함한다.

[0064] 도 8은 본 발명의 제2실시예에 의한 수직형 쇼트키 다이오드의 제조방법의 b-1) 단계를 개략적으로 도시한 것이다.

[0065] 도 8a에 도시된 바와 같이, b-1) 단계는 부도체부재(400)를 이차원 반도체층(200)의 상면에 형성하기 위해, b) 단계가 수행된 이후 이차원 반도체층(200)의 상면에 포토 레지스트층(40)을 형성한다. 이후 도 8b에 도시된 바와 같이, 부도체부재(400)를 형성하고자 하는 부분을 제외한 나머지 부분에 마스크(50)를 적용한 후, 포토 레지스트층(40)을 노광시켜 노광부분(41)을 형성한다. 이후 b-1) 단계는 도 8c에 도시된 바와 같이 현상액(Developer)을 이용해 노광부분(41)을 제거한 후, 박막증착 및 패터닝을 이용해 부도체부재(400)를 형성한다. 이후 나머지 포토 레지스트층(40)을 제거하면, 도 8d에 도시된 바와 같이 이차원 반도체층(200)의 상면에는 부도체부재(400)만이 남게 된다. 이후 c) 단계에서는 도 8e에 도시된 바와 같이 소정 두께로 이차원 반도체층(200)의 상면 및 부도체부재(400)의 상면에 쇼트키 접촉층(300)을 형성하여 본 발명의 제2실시예에 의한 수직형 쇼트키 다이오드의 제조를 완료할 수 있다.

[0066] 본 실시예와 같이, a) 단계에서 오믹 접촉층(100)이 먼저 형성될 경우, b-1) 단계는 b) 단계가 수행되고, c) 단계 이전에 수행될 수 있다. 또한, a) 단계에서 쇼트키 접촉층(300)이 먼저 형성될 경우, 부도체부재(400)를 형성하는 b-1) 단계는 앞의 경우와 동일하게 b) 단계 이후, c) 단계 이전에 수행될 수 있다. 이에 관하여 간략히 설명하면, 별도의 도면으로 표현되지는 않았지만, 제2실시예에 의한 수직형 쇼트키 다이오드의 구성과 동일하되, a) 단계에서 부도체층(10)의 상면에 쇼트키 접촉층(300)을 먼저 형성하였고, b) 단계에서 쇼트키 접촉층(300)의 상면에 이차원 반도체층(200)을 형성하였고, b-1) 단계에서 이차원 반도체층(200)의 가장자리 부분에 부도체부재(400)를 형성하고, 이후 c) 단계에서는 이차원 반도체층(200)의 상면 및 부도체부재(400)의 상면에 오믹 접촉층(100)을 형성하였다.

[0067] 본 발명의 상기한 실시 예에 한정하여 기술적 사상을 해석해서는 안된다. 적용범위가 다양한 것은 물론이고, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당업자의 수준에서 다양한 변형 실시가 가능하다. 따라서 이러한 개량 및 변경은 당업자에게 자명한 것인 한 본 발명의 보호범위에 속하게 된다.

부호의 설명

[0068] 10 : 부도체층

20 : 접착부재

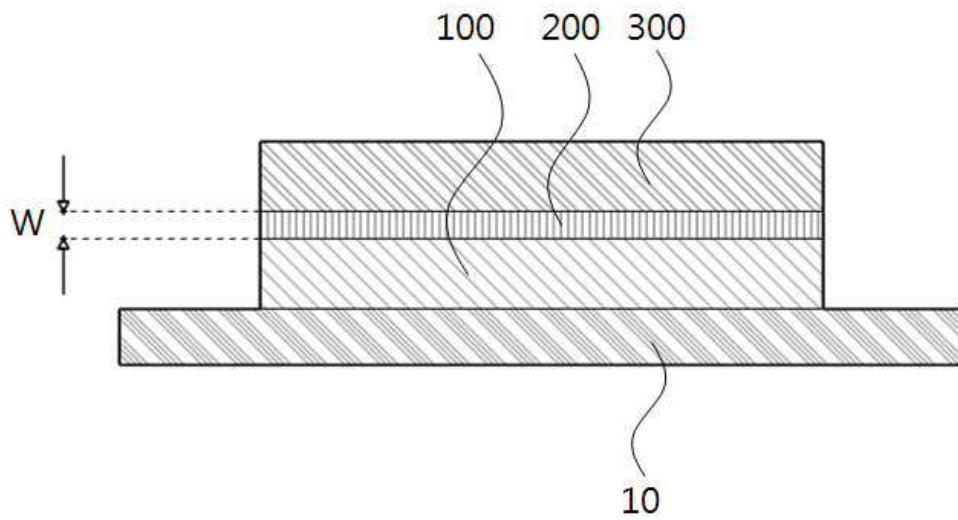
30 : 이차원 전이금속 화합물 원료

40 : 포토 레지스트층

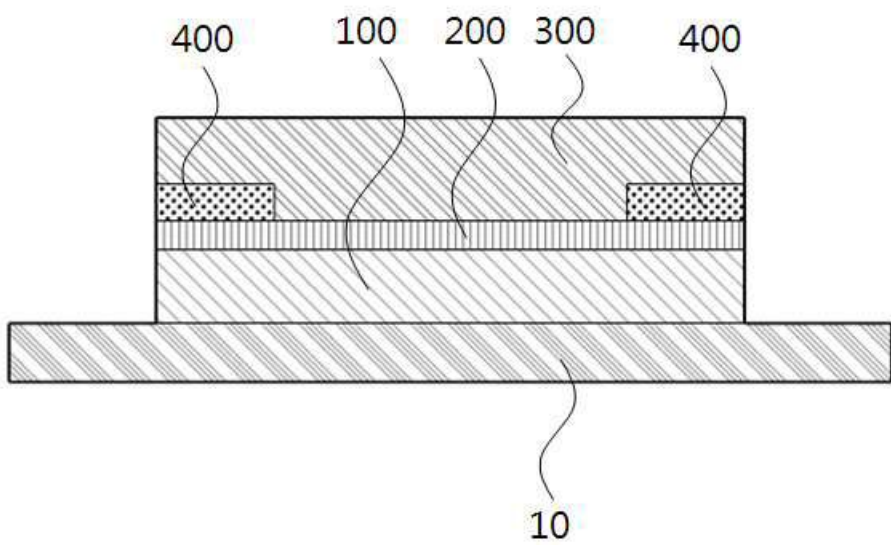
- 41 : 노광부분
- 50 : 마스크
- 100 : 오믹 접촉층
- 200 : 이차원 반도체층
- 300 : 쇼트키 접촉층
- 400 : 부도체부재

도면

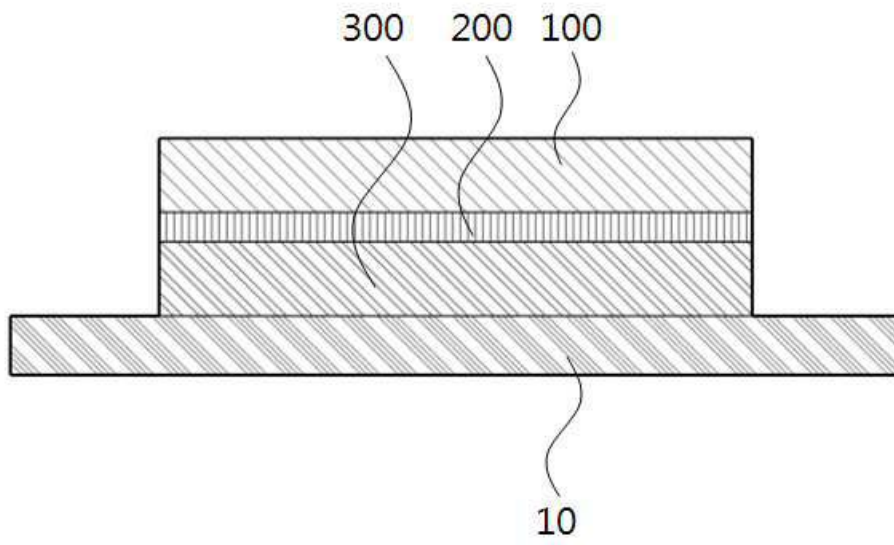
도면1



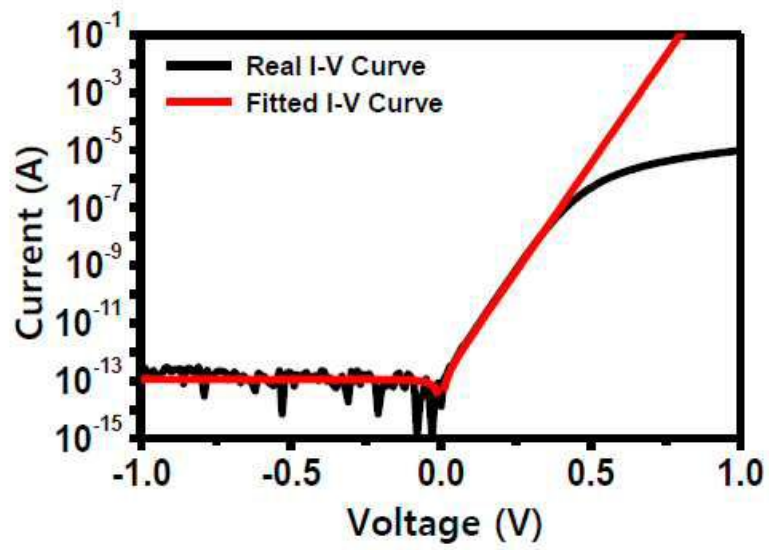
도면2



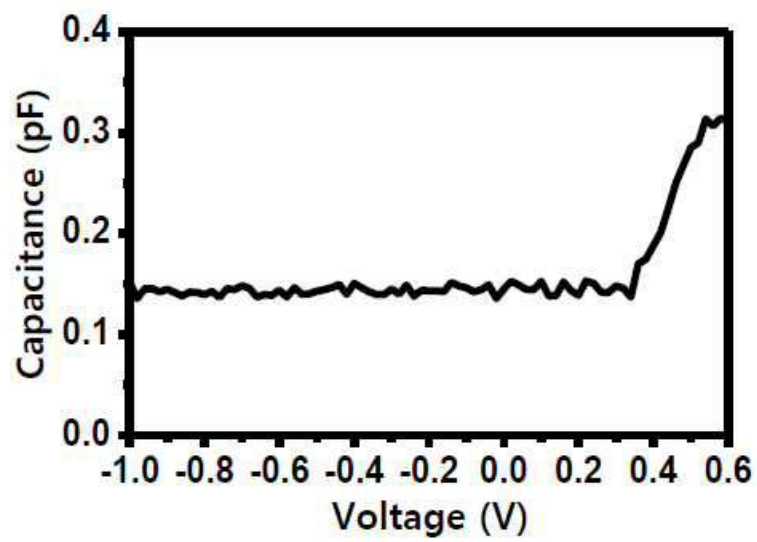
도면3



도면4

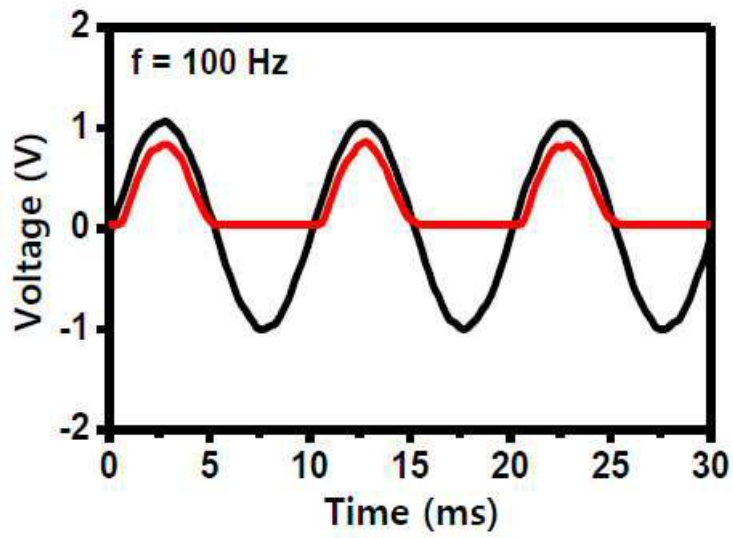


(a)

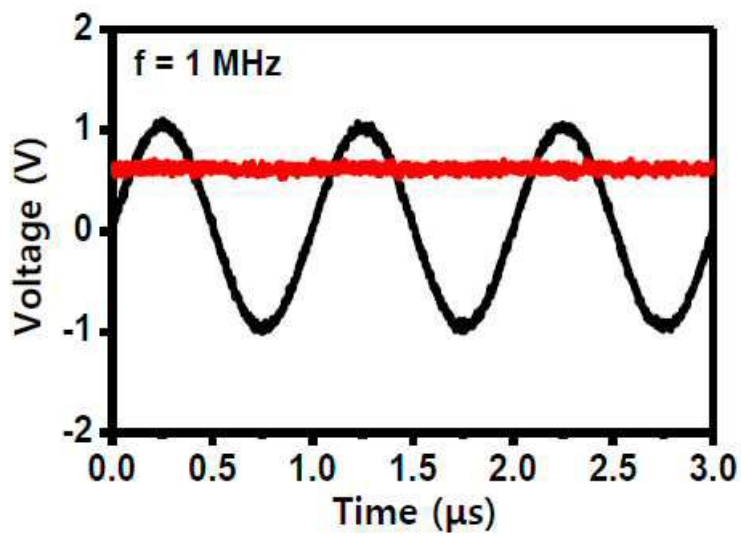


(b)

도면5

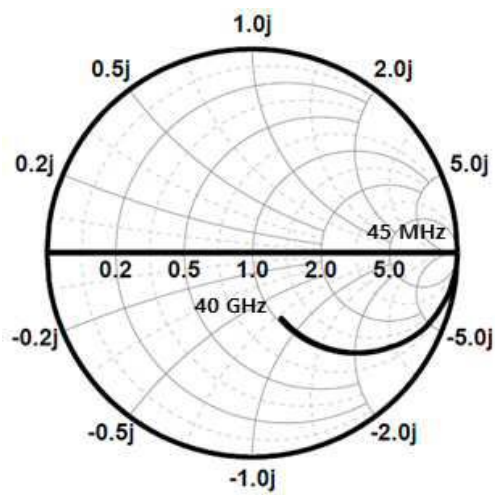


(a)

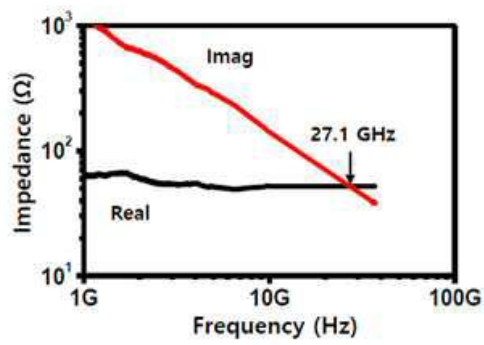


(b)

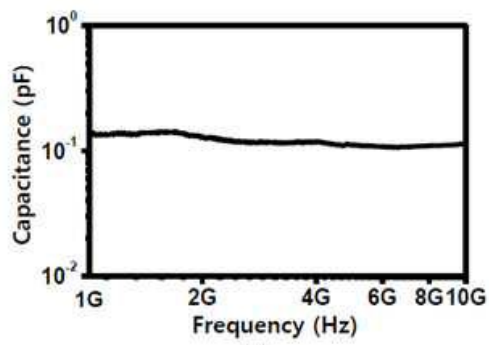
도면6



(a)

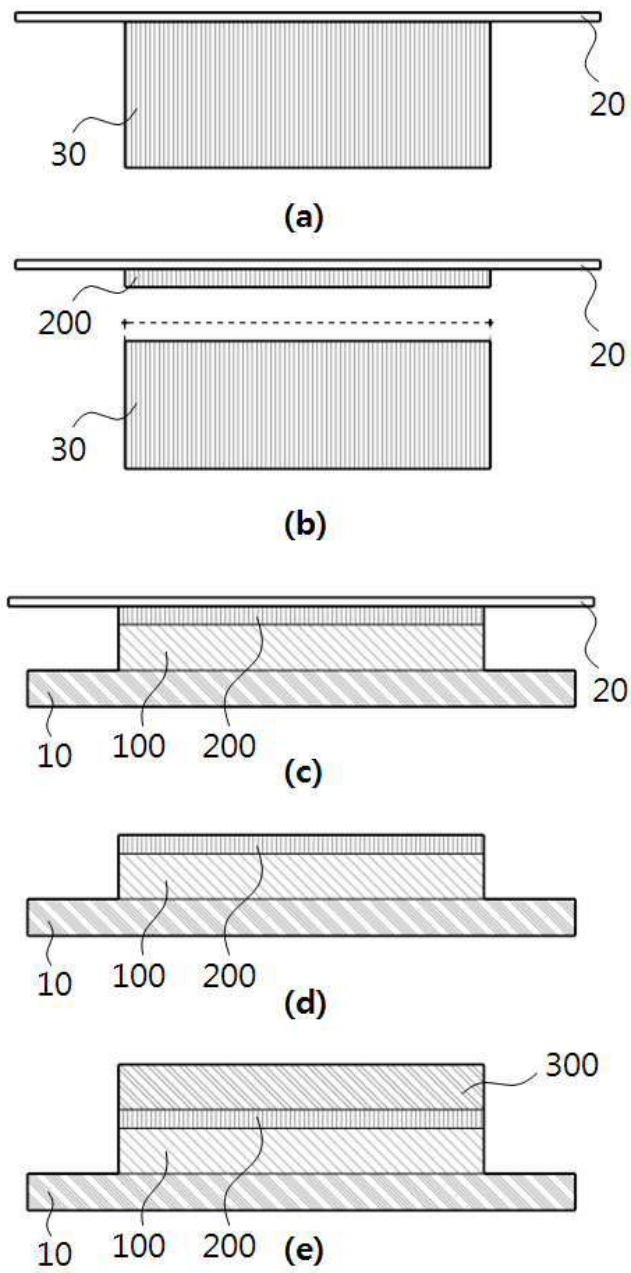


(b)



(c)

도면7



도면8

