



등록특허 10-2315919



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2021년10월22일

(11) 등록번호 10-2315919

(24) 등록일자 2021년10월15일

(51) 국제특허분류(Int. Cl.)

C09K 13/08 (2006.01)

(52) CPC특허분류

C09K 13/08 (2013.01)

(21) 출원번호 10-2021-0040860

(22) 출원일자 2021년03월30일

심사청구일자 2021년03월30일

(30) 우선권주장

1020210010937 2021년01월26일 대한민국(KR)

(56) 선행기술조사문헌

KR101977043 B1

(뒷면에 계속)

전체 청구항 수 : 총 16 항

(73) 특허권자

연세대학교 산학협력단

서울특별시 서대문구 연세로 50 (신촌동, 연세대학교)

(72) 발명자

임상우

서울특별시 강남구 압구정로 321, 32-1005

손창진

서울특별시 서대문구 연희로 82, A-803

(74) 대리인

특허법인 플러스

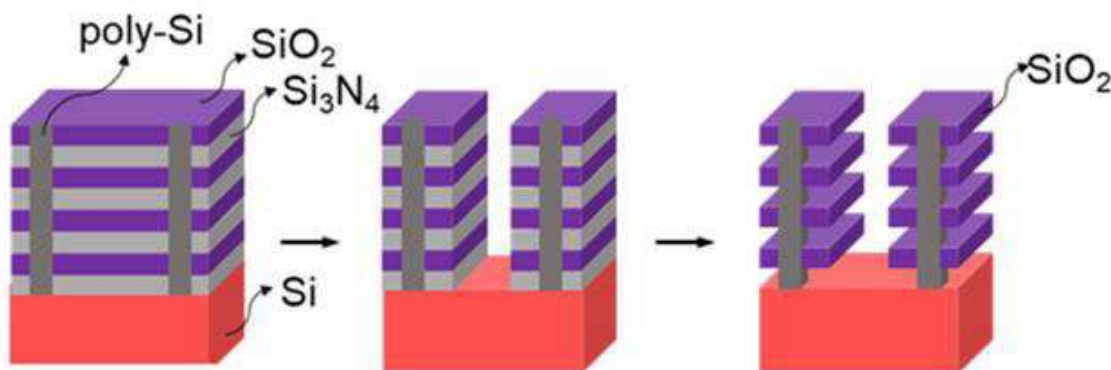
심사관 : 이동욱

(54) 발명의 명칭 비인산계 실리콘 질화막 식각 조성물 및 이를 이용한 식각방법

### (57) 요약

본 발명은 비인산계 실리콘 질화막 식각 조성물 및 이를 이용한 식각방법에 관한 것으로, 보다 구체적으로 실리콘 질화막과 실리콘 산화막이 동시에 표면에 노출되거나 실리콘 질화막과 실리콘 산화막이 교대로 적층되어 있는 수직 적층구조에서 실리콘 산화막의 식각은 억제하고 실리콘 질화막을 선택적으로 식각하는 가압용 식각 조성물 및 이를 이용한 식각방법에 관한 것이다.

대표도 - 도1



(56) 선행기술조사문헌  
 JP2018207108 A  
 KR1020190080962 A  
 JP2020096162 A  
 KR1020180072688 A

이 발명을 지원한 국가연구개발사업

과제고유번호	1711116052
과제번호	10080628
부처명	산업통상자원부
과제관리(전문)기관명	한국산업기술평가관리원
연구사업명	산업기술혁신사업
연구과제명	[RCMS]3D V-NAND형 비인산계 고선택적 질화막 식각 etchant 기술개발(1/2)
기 여 율	1/1
과제수행기관명	연세대학교 산학협력단
연구기간	2020.01.01 ~ 2020.12.31

---

## 명세서

### 청구범위

#### 청구항 1

실리콘 산화막 대비 실리콘 질화막을 선택적으로 식각하기 위한 식각 조성물로,

상기 식각 조성물 총 중량 기준, 유기포스포산기, 카르복실산기 또는 이들의 조합을 포함하는 유기산계 킬레이트제를 5 내지 50 중량%로 포함하는 가압용 식각 조성물.

#### 청구항 2

제 1항에 있어서,

상기 유기산계 킬레이트제는,

시트르산, 타타르산, 에틸렌디아민테트라아세트산, 디에틸렌트리아민펜타아세트산, N-(히드록시에틸)에틸렌디아민트리아세트산, 니트릴로트리아세트산, 에틸렌디아민디선택산 및 이들의 염에서 선택되는 하나 또는 둘이상인, 식각 조성물.

#### 청구항 3

제 1항에 있어서,

상기 유기산계 킬레이트제는,

에틸렌디아민테트라(메틸렌포스포산), 아미노트리스(메틸렌포스포산), 디에틸렌트리아민-펜타(메틸렌포스포산), 에티드론산 및 이들의 염에서 선택되는 하나 또는 둘이상인, 식각 조성물.

#### 청구항 4

제 1항에 있어서,

상기 유기산계 킬레이트제는,

포스포노부탄-3-카르복실산, N-(포스포노메틸)이미노디아세트산, 2-카르복시에틸포스포산, 2-하이드록시포스포노아세트산 및 이들의 염에서 선택되는 하나 또는 둘이상인, 식각 조성물.

#### 청구항 5

제 1항에 있어서,

상기 식각 조성물은,

2 내지 220 기압에서 사용되는 것인, 식각 조성물.

#### 청구항 6

제 1항에 있어서,

하기 (A) 내지 (C)를 만족하는, 식각 조성물:

(A)상기 유기산계 킬레이트제 10 내지 50중량% 및 잔량의 물을 포함하고,

(B)상기 실리콘 질화막의 식각속도는 35Å/분 이상이고,

(C)상기 실리콘 산화막 대비 실리콘 질화막의 식각 선택비는 40이상이다.

#### 청구항 7

제 6항에 있어서,

하기 (D)를 만족하는 식각 조성물:

(D)상기 실리콘 산화막과 실리콘 질화막을 단위층으로 하는 수직 적층구조에서, 상기 실리콘 산화막의 내부 두께( $T_i$ ) 대비 외부 두께( $T_o$ )가 하기 식1을 만족한다.

[식1]

$$1.0 \geq T_o/T_i \geq 0.89$$

#### 청구항 8

제 1항에 있어서,

수산화물, 불소계 화합물 또는 이들의 조합을 더 포함하는 것인, 식각 조성물.

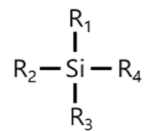
#### 청구항 9

제 8항에 있어서,

염산, 질산, 황산, 아세트산 및 붕산에서 선택되는 무기산; 및

하기 화학식1로 표시되는 실리콘계 화합물;을 더 포함하는, 식각 조성물:

[화학식1]



상기 화학식1에서,

$R_1$  내지  $R_4$ 는 각각 독립적으로 수소, 히드록시, C1~C20 알킬, C1~C20 아미노알킬, C1~C20 알콕시, C1~C20 아세틸옥시 또는 C1~C20 할로알킬아세틸옥시이다.

#### 청구항 10

제 9항에 있어서,

하기 (A') 내지 (D')를 만족하는, 식각 조성물:

(A')상기 유기산계 킬레이트제 10 내지 50중량% 및 잔량의 물을 포함하고,

(B')상기 실리콘 질화막의 식각속도는 40Å/분 이상이고,

(C')상기 실리콘 산화막 대비 실리콘 질화막의 식각 선택비는 400이상이고,

(D')상기 실리콘 산화막과 실리콘 질화막을 단위층으로 하는 수직 적층구조에서, 상기 실리콘 산화막의 내부 두께( $T'_i$ ) 대비 외부 두께( $T'_o$ )가 하기 식2를 만족한다.

[식2]

$$1.0 \geq T'_o/T'_i \geq 0.89$$

#### 청구항 11

제 1항에 있어서,

상기 식각 조성물은,

비인산계인, 식각 조성물.

#### 청구항 12

제 1항 내지 제 11항에서 선택되는 어느 한 항에 따른 식각 조성물을 이용하여, 가압조건 하에서 실리콘 산화막

대비 실리콘 질화막을 선택적으로 식각하는 단계;를 포함하는 식각방법.

### 청구항 13

제 12항에 있어서,

상기 식각 조성물의 식각대상은,

상기 실리콘 산화막과 실리콘 질화막이 모두 표면에 노출된 웨이퍼; 또는

상기 실리콘 산화막과 실리콘 질화막을 단위층으로 하는 적층구조의 웨이퍼인, 식각방법.

### 청구항 14

제 12항에 있어서,

상기 가압조건은,

2 내지 220 기압에서 수행되는 것인, 식각방법.

### 청구항 15

제 12항에 있어서,

상기 식각방법은,

100 ℃ 이상의 고온 식각을 위한 것인, 식각방법.

### 청구항 16

제 12항에 따른 식각방법을 포함하는 반도체 소자의 제조방법.

## 발명의 설명

## 기술 분야

[0001] 본 발명은 비인산계 실리콘 질화막 식각 조성물 및 이를 이용한 식각방법에 관한 것이다. 상세하게, 본 발명은 실리콘 질화막과 실리콘 산화막이 동시에 표면에 노출되거나 실리콘 질화막과 실리콘 산화막이 교대로 적층되어 있는 수직 적층구조에서 실리콘 산화막의 식각은 억제하고 실리콘 질화막을 선택적으로 식각하는 식각 조성물 및 이를 이용한 식각방법에 관한 것이다.

## 배경 기술

[0002] 실리콘 산화막( $\text{SiO}_x$ ) 및 실리콘 질화막( $\text{SiN}_x$ )은 반도체 제조공정에서 대표적인 절연막으로 사용되며, 각각 단독으로 사용되어 이들이 동시에 표면에 노출되거나 또는 1층 이상의 실리콘 산화막 및 1층 이상의 실리콘 질화막이 교대로 적층되어 사용되기도 한다. 최근 입체적인 수직형 낸드(vertical NAND, V-NAND) 구조의 메모리 반도체 제작에서는 하기 도 1에 도시한 바와 같이 실리콘 질화막과 실리콘 산화막이 교대로 적층되어 있는 구조가 이용된다. 이에, 이러한 다층의 수직 적층구조에서도 유효한 식각능을 구현할 수 있는 식각 조성물 및 이를 식각하는 공정이 요구된다.

[0003] 종래 공정은 고온의 인산(Phosphoric acid)에 첨가제를 투입하여 실리콘 질화막을 식각하는 것이었으나, 고온의 인산은 짧은 약액 교체주기를 가진다. 또한, 식각률이 감소하고 실리콘 질화막에 대한 선택성이 변하는 것을 방지하기 위하여 순수(Deionized Water)를 공급해야 한다. 그러나, 공급하는 순수의 양이 약간만 변하여도 실리콘 질화막 제거 불량이 발생하는 문제점이 있다. 또한, 과도한 인산 소모량 및 취급의 위험성 등의 문제들도 제기된다.

[0004] 이러한 문제점을 해결하기 위해, 인산을 사용하지 않거나 적게 사용하며 반도체 양산성을 증대시키기 위한 식각 조성물의 개발이 필요해졌다. 이와 같은 식각 조성물의 일 양태로, 특허문헌1에서는 무기계 불소 화합물, 실리콘계 화합물, 극성 유기용매 및 물을 포함하는 비인산계 실리콘 질화막 식각 조성물을 개시하나, 식각속도가 평판구조에서 최대 32.5Å/분에 불과하고, 실리콘 산화물의 이상성장의 가능성이 매우 커서 V-NAND 구조에 적용하기에 어려운 문제가 있다. 또한, 다른 일 양태로, 특허문헌2에서는 인산의 첨가없이 산 화합물, 염기 화합물,

불소 화합물 및 규소계 화합물을 포함하는 비인산계 실리콘 질화막 식각 조성물을 하고 있다.

- [0005] 언급한 식각 조성물 외, 고온의 인산을 사용해야 하는 종래 공정의 문제점을 해결하기 위한 새로운 조성의 습식 용 식각 조성물의 개발은 여전히 필요하다.

## 선행기술문헌

### 특허문헌

- [0006] (특허문헌 0001) KR 10-2017-0030774 A  
(특허문헌 0002) KR 10-1977043 B1

## 발명의 내용

### 해결하려는 과제

- [0007] 본 발명의 목적은 실리콘 산화막과 실리콘 질화막으로 이루어진 절연막을 식각함에 있어서, 실리콘 산화막 대비 실리콘 질화막을 선택적으로 식각할 수 있는 가압용 비인산계 식각 조성물을 제공하는 것이다. 특히, V-NAND 구조에서도 유효한 식각능을 발휘할 수 있는 가압용 비인산계 식각 조성물을 제공하는 것이다.
- [0008] 상세하게, 본 발명은 실리콘 질화막과 실리콘 산화막이 동시에 표면에 노출된 구조에서는 물론 실리콘 질화막과 실리콘 산화막이 교대로 적층되어 있는 수직 적층구조에서도 안정적으로 식각능을 구현할 수 있는 실리콘 질화막을 선택적으로 식각하기 위한 가압용 식각 조성물을 제공하는 것이다.
- [0009] 상세하게, 본 발명은 식각 공정 중 실리콘 산화막의 이상성장 발생을 억제할 수 있는 가압용 식각 조성물을 제공하는 것이다.
- [0010] 본 발명의 또 다른 목적은 상술된 가압용 식각 조성물을 이용하여, 실리콘 질화막을 선택적으로 식각하는 방법 및 반도체 소자의 제조방법을 제공하는 것이다.

### 과제의 해결 수단

- [0011] 본 발명에서는 고온의 인산을 사용하는 종래 공정의 문제점을 해결하기 위한, 가압용 비인산계 식각 조성물이 제공된다. 구체적으로, 상기 가압용 비인산계 식각 조성물은 총 중량 기준, 유기포스폰산기, 카르복실산기 또는 이들의 조합을 포함하는 유기산계 킬레이트제를 5 내지 50 중량%로 포함하는 가압용 식각 조성물일 수 있다.
- [0012] 또한, 본 발명에서는 상술된 식각 조성물을 이용하여, 가압조건 하에서 실리콘 산화막 대비 실리콘 질화막을 선택적으로 식각하는 단계;를 포함하는 식각방법 및 상기 식각방법을 포함하는 반도체 소자의 제조방법이 제공된다.

### 발명의 효과

- [0013] 본 발명에 따른 식각 조성물은 인산을 포함하지 않음에도 불구하고, 실리콘 산화막의 식각을 효과적으로 억제할 수 있으며, 실리콘 산화막 대비 실리콘 질화막에 대한 높은 선택비의 구현이 가능하다. 특히, 본 발명에 따른 식각 조성물은 V-NAND 구조에서도 안정적으로 유효한 식각능을 발휘할 수 있다.
- [0014] 본 발명에 따른 식각 조성물은 약산성인 인산을 사용하지 않아, 이의 취급에 있어서 매우 안전하며, 이는 상업적으로도 매우 유리한 이점으로 작용한다. 또한, 본 발명에 따른 식각 조성물은 식각속도와 선택비 간의 트레이드-오프(trade-off) 관계를 해소하여 양자를 균형적으로 구현할 수 있고, 그에 따라 반도체의 생산원가를 절감하고 생산성을 현저히 개선할 수 있다.
- [0015] 본 발명에 따른 식각 조성물은 부반응을 막아 실리콘 질화막 식각 시 실리콘 산화막의 막질 손상이나 실리콘 산화막의 이상성장 발생으로 인한 전기적 특성 저하를 방지하면서도 약액의 변화없이 실리콘 질화막을 안정적으로 식각함으로써, 반도체 소자 특성 저하를 방지하여 신뢰성 높은 반도체 소자를 제공할 수 있다는 이점을 제공한다.
- [0016] 상술한 바와 같이, 반도체 집적도가 향상됨에 따라 미세 패턴 구조 내에서의 선택적 식각이 중요해지고 있는 최

근 트렌드에 따라 본 발명에 따른 식각 조성물은 기존의 인산 공정보다 다양한 관점에서 유리한 이점을 제공할 수 있다.

### 도면의 간단한 설명

[0017]

도 1은 실리콘 질화막과 실리콘 산화막의 수직 적층구조의 예시 도면이고,  
 도 2는 본 발명에 따른 수직 적층구조에서의 식각예(실시예1)를 도시한 것이고,  
 도 3은 본 발명에 따른 수직 적층구조에서의 식각예(실시예3)를 도시한 것이고,  
 도 4는 본 발명에 따른 수직 적층구조에서의 식각예(실시예6)를 도시한 것이고,  
 도 5는 본 발명에 따른 수직 적층구조에서의 식각예(비교예1)를 도시한 것이고,  
 도 6은 본 발명에 따른 수직 적층구조에서의 식각예(비교예2)를 도시한 것이고,  
 도 7은 본 발명에 따른 수직 적층구조에서의 식각예(비교예3)를 도시한 것이고,  
 도 8은 본 발명에 따른 수직 적층구조에서의 식각예(비교예5)를 도시한 것이고,  
 도 9는 본 발명에 따른 수직 적층구조에서의 식각예(비교예6)를 도시한 것이고,  
 도 10은 본 발명에 따른 수직 적층구조에서의 식각예(비교예7)를 도시한 것이고,  
 도 11은 본 발명에 따른 수직 적층구조에서의 식각예(비교예8)를 도시한 것이고,  
 도 12는 본 발명에 따른 수직 적층구조에서의 식각예(비교예9)를 도시한 것이다.  
 도 13은 본 발명에 따른 수직 적층구조에서 식각속도와 식각 선택비를 구하는방법을 도시한 것이다.

### 발명을 실시하기 위한 구체적인 내용

[0018]

이하, 본 발명에 대하여 보다 구체적으로 설명한다. 이때 사용되는 기술 용어 및 과학 용어에 있어서 다른 정의가 없다면, 이 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 통상적으로 이해하고 있는 의미를 가지며, 하기의 설명에서 본 발명의 요지를 불필요하게 흐릴 수 있는 공지 기능 및 구성에 대한 설명은 생략한다.

[0019]

또한 본 명세서에서 사용되는 단수 형태는 문맥에서 특별한 지시가 없는 한 복수 형태도 포함하는 것으로 의도할 수 있다.

[0020]

또한 본 명세서에서 특별한 언급 없이 사용된 단위는 중량을 기준으로 하며, 일 예로 % 또는 비의 단위는 중량% 또는 중량비를 의미하고, 중량%는 달리 정의되지 않는 한 전체 조성물 중 어느 하나의 성분이 조성물 내에서 차지하는 중량%를 의미한다.

[0021]

또한 본 명세서에서 사용되는 수치 범위는 하한치와 상한치와 그 범위 내에서의 모든 값, 정의되는 범위의 형태와 폭에서 논리적으로 유도되는 증분, 이중 한정된 모든 값 및 서로 다른 형태로 한정된 수치 범위의 상한 및 하한의 모든 가능한 조합을 포함한다. 일례로서 수치값이 100 내지 10,000이고, 구체적으로 500 내지 5,000으로 한정된 경우 500 내지 10,000 또는 100 내지 5,000의 수치범위도 본 발명의 명세서에 기재된 것으로 해석되어야 한다. 본 발명의 명세서에서 특별한 정의가 없는 한 실험 오차 또는 값의 반올림으로 인해 발생할 가능성이 있는 수치범위 외의 값 역시 정의된 수치범위에 포함된다.

[0022]

본 명세서의 용어, "포함한다" "구비한다", "함유한다", "가진다" 또는 "특징으로 한다" 등의 표현과 등가의 의미를 가지는 개방형 기재이며, 추가로 열거되어 있지 않은 요소, 재료 또는 공정을 배제하지 않는다.

[0023]

본 명세서의 용어, "실질적으로"는 특정된 요소, 재료 또는 공정과 함께 열거되어 있지 않은 다른 요소, 재료 또는 공정이 발명의 적어도 하나의 기본적인 기술적 사상에 허용할 수 없을 만큼의 현저한 영향을 미치지 않는 양으로 존재할 수 있는 것을 의미한다.

[0024]

본 명세서의 용어, "식각 선택비( $E_{SiNx}/E_{SiO2}$ )"는 실리콘 산화막의 식각속도( $E_{SiO2}$ ) 대비 실리콘 질화막의 식각속도( $E_{SiNx}$ )의 비를 의미한다. 또한, 실리콘 산화막의 식각속도가 거의 0에 가까워지거나 식각 선택비의 수치가 큰 경우, 실리콘 질화막을 선택적으로 식각할 수 있음을 의미한다.

- [0025] 본 명세서의 용어, " $C_A-C_B$ "는 "탄소수가 A 이상이고 B 이하"인 것을 의미하고, 용어 "A 내지 B"는 "A 이상이고 B 이하"인 것을 의미한다.
- [0026] 본 명세서의 용어, "알킬"은 탄소 및 수소 원자만으로 구성된 직쇄 또는 분쇄 포화 탄화수소 1가 기를 의미하는 것으로, 구체적으로 메틸, 에틸, n-프로필, 이소프로필, n-부틸, 이소부틸, t-부틸, n-펜틸, n-헥실 등을 포함하지만 이에 한정되지는 않는다. 또한, "알콕시"는 \*-O-알킬을 의미하며, 여기서 알킬은 상술한 바와 같다.
- [0027] 본 명세서의 용어, "알킬아미노"는  $*-NR^{a1}R^{a2}$  의미하며, 상기  $R^{a1}$  및  $R^{a2}$ 중 하나는 알킬이고, 나머지 하나는 수소 또는 알킬인 것일 수 있다. 즉, 상기 알킬아미노는 모노알킬아미노 또는 디알킬아미노를 포함하는 기재일 수 있으며, 상기 알킬은 각 화학식에서 정의하는 바와 같다.
- [0028] 본 명세서의 용어, "히드록시"는 \*-OH를 의미한다.
- [0029] 본 발명자들은 인산을 실질적으로 사용하지 않는 비인산계 식각 조성물에 대한 연구를 심화하던 중, 소정의 킬레이트제와 물의 혼합 조성만으로도 실리콘 질화막을 선택적으로 식각할 수 있는 공정을 고안하였다. 구체적으로, 본 발명에 따른 식각 조성물은 물을 용매로 사용하기 때문에 매우 안전하며, 고온 및 가압조건에서 공정이 수행되에도 부반응 없이 실리콘 산화막 대비 실리콘 질화막에 대한 높은 선택비의 구현이 가능하다. 더욱이, 본 발명에 따른 식각 조성물은 실리콘 산화막과 실리콘 질화막을 단위층으로 하는 수직 적층구조에 적용 시, 그 효과에 현저함을 보인다. 이에, 본 발명자들은 본 발명을 통해 새로운 조성의 비인산계 식각 조성물을 제안하고자 한다.
- [0030] 이하, 본 발명에 대하여 구체적으로 설명한다.
- [0031] 상술한 바와 같이, 본 발명은 실리콘 산화막 대비 실리콘 질화막을 선택적으로 식각할 수 있는 새로운 조성의 식각 조성물을 제공한다. 즉, 본 발명에 따른 식각 조성물은 실리콘 질화막용 식각 조성물일 수 있고, 인산을 포함하지 않는 비인산계 식각 조성물일 수 있다.
- [0032] 구체적으로, 본 발명에 따른 식각 조성물은 상기 식각 조성물 총 중량 기준, 유기포스포산기, 카르복실산기 또는 이들의 조합을 포함하는 유기산계 킬레이트제를 5 내지 50 중량%로 포함하는 가압용 식각 조성물이다.
- [0033] 본 발명에 따른 가압용 식각 조성물은 상술한 바와 같은 단순한 조성만으로, 목적하는 식각대상에 대한 우수한 식각능의 구현이 가능하다. 그러나, 본 발명에 따른 조성 또는 가압방식만을 만족하는 경우에는 동일 효과의 구현이 불가능하다. 예를들면, 본 발명에 따른 식각 조성만을 만족하는 경우, 공정 중 식각대상의 표면에서 굳어 버려 식각 조성물로서의 기능을 상실하거나 실리콘 산화막의 이상성장을 촉진할 수 있다.
- [0034] 본 발명의 일 실시예에 따른 가압용 식각 조성물의 식각대상은 상기 실리콘 산화막과 실리콘 질화막이 모두 표면에 노출된 웨이퍼; 또는 상기 실리콘 산화막과 실리콘 질화막을 단위층으로 하는 적층구조의 웨이퍼 등일 수 있으며, 다양한 양태로 적층된 형태 모두를 포괄할 수 있다. 또한, 상기 단위층은 상기 실리콘 산화막 상에 실리콘 질화막이 적층된 것이거나 상기 실리콘 질화막 상에 실리콘 산화막이 적층된 것일 수 있다.
- [0035] 본 발명의 일 실시예에 따른 가압용 식각 조성물에 있어서, 상기 유기산계 킬레이트제의 제1양태는 시트르산, 타타르산, 에틸렌디아민테트라아세트산, 디에틸렌트리아민펜타아세트산, N-(히드록시에틸)에틸렌디아민트리아세트산, 니트릴로트리아세트산, 에틸렌디아민디석신산 및 이들의 염에서 선택되는 하나 또는 둘이상일 수 있다.
- [0036] 본 발명의 일 실시예에 따른 가압용 식각 조성물에 있어서, 상기 유기산계 킬레이트제의 제2양태는 에틸렌디아민테트라(메틸렌포스포산), 아미노트리스(메틸렌포스포산), 디에틸렌트리아민-펜타(메틸렌포스포산), 에티드론산 및 이들의 염에서 선택되는 하나 또는 둘이상 일 수 있다.
- [0037] 본 발명의 일 실시예에 따른 가압용 식각 조성물에 있어서, 상기 유기산계 킬레이트제의 제3양태는 포스포노부탄-3-카르복실산, N-(포스포노메틸)이미노디아세트산, 2-카르복시에틸포스포산, 2-하이드록시포스포노아세트산 및 이들의 염에서 선택되는 하나 또는 둘이상일 수 있다.
- [0038] 본 발명의 일 실시예에 따른 가압용 식각 조성물에 있어서, 상기 유기산계 킬레이트제의 제4양태는 상술된 제1양태, 제2양태 및 제3양태에서 선택되는 둘이상의 혼합물일 수 있다.
- [0039] 본 발명의 일 실시예에 따른 가압용 식각 조성물에 있어서, 상기 유기산계 킬레이트제는 조성물 총 중량 기준, 45중량%이하, 또는 40중량%이하, 또는 35중량%이하, 또는 15 내지 30중량%로 포함될 수 있다.



- [0040] 일 예로, 상기 유기산계 킬레이트제가 제4양태인 경우, 총계는 상기 제1양태 100중량부를 기준, 제2양태 또는 제3양태를 100 내지 500중량부, 또는 100 내지 300중량부, 또는 100 내지 200중량부로 혼합된 혼합물일 수 있다.
- [0041] 본 발명의 일 실시예에 따른 가압용 식각 조성물의 잔량은 물이다. 상기 물은 특별히 한정되는 것은 아니나, 구체적으로는 증류수 또는 탈이온수(deionized water: DIW)일 수 있으며, 보다 구체적으로는 반도체 공정용 탈이온수로서, 비저항 값이 18.25 MΩ·cm 이상인 것일 수 있다.
- [0042] 또한, 본 발명의 일 실시예에 따른 가압용 식각 조성물은 2 내지 220 기압에서 사용되는 것일 수 있다. 이와 같은 가압조건을 만족하는 경우, 실리콘 질화막을 인산 사용없이도 안정적으로 식각할 수 있으면서도 실리콘 질화막에 대한 식각속도 및 식각 선택비 간의 트레이드-오프를 해소하여 양자를 균형적으로 구현할 수 있어, 바람직하다.
- [0043] 또한, 본 발명의 일 실시예에 따른 가압용 식각 조성물의 점도는 0 초과 0.030 cP로 기존의 85 질량% 인산의 점도 보다 1000배 가량 낮다. 이에, 중형비가 높은 반도체 구조의 식각에서 기존의 인산 공정 대비 식각 조성물의 확산 및 침투가 용이하다.
- [0044] 본 발명의 일 실시예에 따른 가압용 식각 조성물은 하기 (A) 내지 (C)를 만족하는 것일 수 있다. 여기서, 하기 식각특성은 단일층에서의 효과이다.
- [0045] 또한, 본 발명의 일 실시예에 따른 가압용 식각 조성물은 하기 (D)를 더 만족하는 것일 수 있다. 여기서, 하기 식각특성은 수직 적층구조에서의 효과이다.
- [0046] (A)상기 유기산계 킬레이트제 10 내지 50중량% 및 잔량의 물을 포함하고,
- [0047] (B)상기 실리콘 질화막의 식각속도는 35Å/분 이상이고,
- [0048] (C)상기 실리콘 산화막 대비 실리콘 질화막의 식각 선택비는 40이상이고,
- [0049] (D)상기 실리콘 산화막과 실리콘 질화막을 단위층으로 하는 수직 적층구조에서, 실리콘 산화막의 내부 두께( $T_i$ ) 대비 외부 두께( $T_o$ )가 하기 식1을 만족한다. 하기 도13을 참조하면, 상기 실리콘 산화막의 내부 두께( $T_i$ )는 실리콘 질화막이 식각되는 식각 깊이방향의 말단에서 측정된 실리콘 산화막의 두께를 의미하고, 상기 실리콘 산화막의 외부 두께( $T_o$ )는 상기  $T_i$ 에서 반대방향으로 대향된 말단에서 측정된 실리콘 산화막의 두께를 의미한다.).
- [0050] [식1]
- [0051]  $1.0 \geq T_o/T_i \geq 0.89$
- [0052] 일 예로, 상기 가압용 식각 조성물의 식각 선택비는 45이상, 또는 45 내지 200일 수 있다.
- [0053] 일 예로, 상기 가압용 식각 조성물이 제1양태의 유기산계 킬레이트제로 포함하는 경우, 수직 적층구조에서의 식각특성 중 실리콘 산화막에 대한 식각속도 억제능에 이점을 제공할 수 있다.
- [0054] 일 예로, 상기 가압용 식각 조성물이 제2양태 및 제3양태의 유기산계 킬레이트제로 포함하는 경우, 수직 적층구조에서의 식각특성 중 식각 선택비에 이점을 제공할 수 있다.
- [0055] 일 예로, 상기 가압용 식각 조성물이 에티드론산을 유기산계 킬레이트제로 포함하는 경우, 실리콘 질화막에 대한 식각속도 및 선택비에 이점을 제공한다. 예를들면, 상기 실리콘 질화막에 대한 식각속도는 50Å/분 이상, 또는 80Å/분 이상, 100 내지 700Å/분 범위일 수 있다. 예를 들면, 상기 실리콘 산화막 대비 실리콘 질화막에 대한 선택비가 45이상, 또는 60 내지 200일 수 있다.
- [0056] 본 발명의 일 실시예에 따른 가압용 식각 조성물은 수산화물, 불소계 화합물 등에서 선택되는 첨가제를 더 포함할 수 있다.
- [0057] 상기 수산화물은 수산화이온(OH<sup>-</sup>)을 제공할 수 있는 화합물이라면 특별히 제한되지 않으며, 이의 비한정적인 일 예로는 NH<sub>4</sub>OH, NaOH, KOH, Be(OH)<sub>2</sub>, Mg(OH)<sub>2</sub>, 및 Ca(OH)<sub>2</sub> 등에서 선택되는 하나 또는 둘이상일 수 있다.
- [0058] 일 예로, 상기 수산화물의 사용량은 조성물 총 중량 기준, 0.001 내지 10중량%, 또는 0.005 내지 1중량%, 또는 0.01 내지 0.5중량%일 수 있다.

- [0059] 상기 불소계 화합물은 불소이온(F<sup>-</sup>)을 제공할 수 있는 화합물이라면 특별히 제한되지 않으며, 이의 비한정적인 일 예로는 HF, NH<sub>4</sub>F, NH<sub>4</sub>HF<sub>2</sub> 및 H<sub>2</sub>SiF<sub>6</sub> 등에서 선택되는 하나 또는 둘 이상일 수 있다.
- [0060] 일 예로, 상기 불소계 화합물의 사용량은 조성물 총 중량 기준, 0.001 내지 0.5중량%, 또는 0.001 내지 0.1중량%, 또는 0.005 내지 0.05중량% 일 수 있다.
- [0061] 본 발명의 일 실시예에 따른 가압용 식각 조성물은 실리콘 질화막에 대한 식각속도 및 선택비 측면에서, 수산화물, 불소계 화합물 등에서 선택되는 첨가제를 포함함과 동시에 염산, 질산, 황산, 아세트산 및 붕산에서 선택되는 무기산; 및 하기 화학식1로 표시되는 실리콘계 화합물;을 더 포함하는 것일 수 있다.
- [0062] [화학식1]
- $$\begin{array}{c} R_1 \\ | \\ R_2 - Si - R_4 \\ | \\ R_3 \end{array}$$
- [0063]
- [0064] 상기 화학식1에서,
- [0065] R<sub>1</sub> 내지 R<sub>4</sub>는 각각 독립적으로 수소, 히드록시, C1~C20 알킬, C1~C20 아미노알킬, C1~C20 알콕시, C1~C20 아세틸옥시 또는 C1~C20 할로알킬아세틸옥시이다.
- [0066] 상기 실리콘계 화합물은, 상기 화학식1의 상기 R<sub>1</sub> 내지 R<sub>4</sub>에서 선택되는 적어도 하나는 수소, 히드록시 또는 C1~C20 알콕시이고, 나머지는 수소, 히드록시, C1~C20 알킬, C1~C20 아미노알킬, C1~C20 알콕시, C1~C20 아세틸옥시 또는 C1~C20 할로알킬아세틸옥시인 것일 수 있다.
- [0067] 상기 실리콘계 화합물의 비한정적인 일 예로는 규산(silicic acid), 테트라에틸 오르쏘실리케이트(tetraethyl orthosilicate) 및 트리메톡시메틸실란(trimethoxymethylsilane) 등에서 선택되는 하나 또는 둘 이상의 혼합물일 수 있고, 총계는 규산 또는 트리메톡시메틸실란을 포함하는 것일 수 있다.
- [0068] 일 예로, 상기 실리콘계 화합물의 사용량은 조성물 총 중량 기준, 0.01 내지 1.0중량%, 또는 0.05 내지 0.5중량%, 또는 0.05 내지 0.3중량% 일 수 있다.
- [0069] 일 예로, 상기 무기산의 사용량은 조성물 총 중량 기준, 0.0001 내지 0.1중량%, 또는 0.001 내지 0.05중량%, 또는 0.005 내지 0.01중량% 일 수 있다.
- [0070] 본 발명의 일 실시예에 따른 가압용 식각 조성물은 상술된 첨가제 조합을 더 포함함에 따라 하기 (A') 내지 (D')를 만족하는 것일 수 있다.
- [0071] (A')상기 유기산계 킬레이트제 10 내지 50중량% 및 잔량의 물을 포함하고,
- [0072] (B')상기 실리콘 질화막의 식각속도는 40Å/분 이상이고,
- [0073] (C')상기 실리콘 산화막 대비 실리콘 질화막의 식각 선택비는 400이상이고,
- [0074] (D')상기 실리콘 산화막과 실리콘 질화막을 단위층으로 하는 수직 적층구조에서, 상기 실리콘 산화막의 내부 두께(T'<sub>i</sub>) 대비 외부 두께비(T'<sub>o</sub>)가 하기 식2를 만족한다.
- [0075] [식2]
- [0076]  $1.0 \geq T'_o/T'_i \geq 0.89$
- [0077] 또한, 본 발명의 일 실시예에 따른 가압용 식각 조성물은 하기 (E)를 더 만족하는 것일 수 있다.
- [0078] (E)상기 실리콘 산화막과 실리콘 질화막을 단위층으로 하는 수직 적층구조에서, 대표 식각 선택비(ER<sub>Si3N4</sub>/ER<sub>SiO2,o</sub>)는 하기 식3을 만족한다. 여기서, 하기 식3은 도13에 도시한 방법을 통해 확인된 결과값이다.
- [0079] [식3]
- [0080]  $ER_{Si3N4}/ER_{SiO2,o} \geq 90$
- [0081] 본 발명의 일 실시예에 따른 가압용 식각 조성물은 단일층에서의 식각특성 보다 수직 적층구조에서의 식각특성

에 보다 이점을 제공할 수 있다.

- [0082] 일 예로, 상기 가압용 식각 조성물은, 상기 단일층에서의 식각 선택비 대비 적어도 1.4배수이상 향상된 수직 적층구조에서의 대표 식각 선택비를 보인다.
- [0083] 일 예로, 상기 가압용 식각 조성물은 (D)의 식1 또는 (D')의 식2가 0.9이상을 만족하는 것일 수 있고, 0.91 내지 0.99를 만족하는 것일 수 있다.
- [0084] 일 예로, 상기 가압용 식각 조성물은 (E)의 식3이 95이상, 또는 150이상, 또는 180 내지 1,000을 만족하는 것일 수 있다.
- [0085] 또한, 본 발명의 일 실시예에 따른 가압용 식각 조성물은 통상적으로 공지된 방법에 의해서 제조가 가능하며, 반도체 공정용의 순도를 가지는 것이라면 제한되지 않는다.
- [0086] 또한, 본 발명은 상술한 식각 조성물을 이용하여 실리콘 산화막 대비 실리콘 질화막을 선택적으로 식각하는 식각방법 및 상기 식각방법을 포함하는 반도체 소자의 제조방법을 제공한다.
- [0087] 본 발명의 일 실시예에 따른 식각방법은 구체적으로, 본 발명의 가압용 식각 조성물 및 식각대상을 포함하는 웨이퍼를 반응기에 투입하고, 상기 반응기를 2내지 220 기압으로 가압 및 가열하여 식각하는 단계;를 포함하는 것일 수 있다.
- [0088] 상기 단계는 2내지 220 기압 범위로 가압된 상태를 유지한 상태에서 100℃ 이상으로 가열하여 고온 식각이 수행되는 것일 수 있다.
- [0089] 또한, 상기 단계는 100℃ 이상으로 가열하여, 2 내지 220 기압 범위로 가압된 상태를 형성하여 고온 식각이 수행되는 것일 수 있다.
- [0090] 본 발명의 일 실시예에 따른 식각방법에 있어서, 상기 가압조건의 구체적인 범위는 2 내지 150기압, 또는 3 내지 100기압, 또는 3 내지 50기압, 또는 3 내지 20기압, 또는 5 내지 10기압일 수 있다. 이와 같은 가압조건을 만족하는 경우, 수직 적층구조에서의 식각능에 시너지를 부여할 수 있다. 여기서, 시너지가 부여된 식각능이라 함은 가압조건을 가함에 따른 단순한 정량적인 효과의 상승 수준을 넘어선다는 측면에서, 의미를 갖는다.
- [0091] 본 발명의 일 실시예에 따른 식각방법에 있어서, 상기 가열은 100 내지 500 ℃, 보다 구체적으로는 100 내지 300℃의 공정 온도에서 수행될 수 있으며, 적정 온도는 다른 공정과 기타 요인을 고려하여 필요에 따라 변경될 수 있음은 물론이다.
- [0092] 상기 실리콘 질화막은 SiN막, SiON막 및 도핑된 SiN막(doped SiN layer) 등을 포함할 수 있으며, 게이트 전극 등의 형성 시 절연막으로 주로 사용되는 막질을 의미하나, 실리콘 산화막 대비 실리콘 질화막을 선택적으로 식각하기 위한 목적을 가지는 기술분야라면 제한되지 않고 사용될 수 있다.
- [0093] 또한, 상기 실리콘 산화막은 당업계에서 통상적으로 사용되는 실리콘 산화막이라면 제한되지 않으며, 일 예로, SOD(Spin On Dielectric)막, HDP(High Density Plasma)막, 열산화막(thermal oxide), BPSG(Borophosphate Silicate Glass)막, PSG(Phospho Silicate Glass)막, BSG(Boro Silicate Glass)막, PSZ(Polysilazane)막, FSG(Fluorinated Silicate Glass)막, LP-TEOS(Low Pressure Tetra Ethyl Ortho Silicate)막, PETEOS(Plasma Enhanced Tetra Ethyl Ortho Silicate)막, HTO(High Temperature Oxide)막, MTO(Medium Temperature Oxide)막, USG(Undopped Silicate Glass)막, SOG(Spin On Glass)막, APL(Advanced Planarization Layer)막, ALD(Atomic Layer Deposition)막, PE-산화막(Plasma Enhanced oxide) 및 O<sub>3</sub>-TEOS(O<sub>3</sub>-Tetra Ethyl Ortho Silicate) 등에서 선택되는 적어도 하나 이상의 막일 수 있다. 하지만 이는 구체적인 일 예일 뿐, 이에 제한되는 것은 아니다.
- [0094] 본 발명의 일 실시예에 따른 식각방법에 있어서, 상기 웨이퍼는 통상의 것이라면 제한되지 않고 사용될 수 있으며, 예를 들어 실리콘, 석영, 유리, 실리콘 웨이퍼, 고분자, 금속 및 금속 산화물 등이 사용될 수 있으나, 이에 한정되지 않는다. 상기 고분자 기판의 일 예로, 폴리에틸렌 테레프탈레이트(polyethylene terephthalate), 폴리카보네이트(Polycarbonate), 폴리이미드(polyimide), 폴리에틸렌 나프탈레이트(polyethylene naphthalate), 환상올레핀 폴리머(cycloolefin polymer) 등과 같은 필름 기판이 사용될 수 있으나, 이에 한정되지 않는다.
- [0095] 이하 실시예 및 비교예를 바탕으로 본 발명을 더욱 상세히 설명한다. 다만 하기 실시예 및 비교예는 본 발명을 더욱 상세히 설명하기 위한 하나의 예시일 뿐, 본 발명이 하기 실시예 및 비교예에 의해 제한되는 것은 아니다. 발명에서 달리 언급하지 않는 한 온도는 모두 ℃단위를 의미하고, 다른 언급이 없는 한 조성물의 사용량은 중량

%의 단위를 의미한다.

[0096] (평가방법)

[0097] 1.식각능 평가

[0098] 하기 실시예 및 비교예에서 제조된 식각 조성물의 식각능을 평가하기 위해, 실리콘 웨이퍼 상에 실리콘 질화막( $\text{Si}_3\text{N}_4$ )과 실리콘 산화막( $\text{SiO}_2$ )을 PECVD 방식으로 교대로 30회 증착하고 포토리소그래피 과정 후 건식식각을 통하여 패터닝을 진행하여, 패터닝된 실리콘 질화막/실리콘 산화막(단위층, 1단) 30단 수직 적층구조를 제작하였다(패턴 웨이퍼).

[0099] 또한, LPCVD 방법을 이용하여 실리콘 웨이퍼 상에 실리콘 질화막과 실리콘 산화막을 각각 증착하여 블랭킷(blanket) 실리콘 질화막 웨이퍼와 실리콘 산화막 웨이퍼를 각기 제작하였다(블랭킷 웨이퍼).

[0100] 하기 실시예 및 비교예에서 제조된 각각의 식각 조성물은 상온( $25^\circ\text{C}$ )에서 PTFE 비커에 100 ml씩 준비하였다. 준비된 각각의 식각 조성물과 각각의 웨이퍼를 가압이 가능한 반응기에 넣고, 5.5 기압,  $160^\circ\text{C}$ 에서 20분동안 식각 공정을 진행하였다. 실험 완료 후, 각각의 웨이퍼를 탈이온수로 세정한 후 질소 가스를 이용하여 건조하였다.

[0101] 식각 공정 후 건조된 각각의 30단 수직 적층구조에 대한 평가는, FE-SEM (Field Emission Scanning Electron Microscopes, 모델명: JEOL-7610-Plus, 제조사: JEOL Ltd.))를 이용하여 수평방향으로 식각된 실리콘 질화막의 두께와 남아있는 실리콘 산화막의 두께를 측정하였다. 참고로, 블랭킷 웨이퍼는 엘립소미터 (모델명: MG-1000, 제조사: Nano-View)를 이용하여 실리콘 질화막과 실리콘 산화막의 두께를 측정하고 실험 전후의 두께 차이를 통해 식각속도를 계산하였다. 또한, 이를 통해 수득된 식각속도 값을 통해 실리콘 산화막 대비 실리콘 질화막의 선택비( $\text{ER}_{\text{Si}_3\text{N}_4}/\text{ER}_{\text{SiO}_2}$ )를 계산하였다.

[0102] 그 결과는 하기 표 1에 도시하였다.

[0103] 또한, 각 식각예의 30단 수직 적층구조 단면을 SEM으로 측정하고, 그 이미지를 하기 도 2 내지 도 12에 도시하였다.

[0104] 또한, 실리콘 질화막/실리콘 산화막 30단 수직 적층구조에서 얻어진 실리콘 질화막 식각속도( $\text{ER}_{\text{Si}_3\text{N}_4}$ )와 실리콘 산화막 식각속도( $\text{ER}_{\text{SiO}_2}$ ) 및 그 비에 의해 결정되는 식각 선택비( $\text{ER}_{\text{Si}_3\text{N}_4}/\text{ER}_{\text{SiO}_2,0}$ )를 하기 도 13의 방법에 의해 구하였다. 구체적으로, 실리콘 질화막/실리콘 산화막 30단 수직 적층구조에서 수평방향으로의 실리콘 질화막의 식각 속도( $\text{ER}_{\text{Si}_3\text{N}_4}$ )를 구하였으며, 실리콘 산화막의 경우 수평방향으로의 식각속도를 구하기 난해하므로 실리콘 산화막 층의 두께의 변화로부터 수직방향의 실리콘 산화막 식각속도( $\text{ER}_{\text{SiO}_2}$ )를 구하였다. 특히, 실리콘 산화막의 외부와 내부의 두께가 상이한 경우가 많으므로, 두 군데에서의 실리콘 산화막 식각속도(외부  $\text{ER}_{\text{SiO}_2,0}$ 와 내부  $\text{ER}_{\text{SiO}_2,i}$ )를 각기 표기하였고, 외부와내부의 두께비( $T_o/T_i$ )도 표기하였다. 실리콘 질화막/실리콘 산화막의 대표 식각 선택비는 외부 실리콘 산화막 식각속도에 대한 수평방향으로의 내부 실리콘 질화막의 식각 속도의 비( $\text{ER}_{\text{Si}_3\text{N}_4}/\text{ER}_{\text{SiO}_2,0}$ )로 나타내었다.

[0105] 그 결과는 하기 표 2에 도시하였다.

[0106] (실시예1 내지 실시예6 및 비교예1 내지 비교예9)

[0107] 아래 기재된 각각의 조성비로 혼합한 후 상온에서 5분간 500 rpm의 속도로 교반하여, 식각 조성물을 제조하였다. 탈이온수의 함량은 식각 조성물 총 중량이 100중량%를 만족하도록 하는 잔량으로 하여 100g의 실리콘 질화막 식각 조성물을 준비하였다. 여기서, 비교예3 내지 비교예9는 대기압(상압)조건에서 수행되었으며, 실시예3은 패턴 웨이퍼의 식각 공정시간은 5분으로 단축하여 수행되었다.

[0108] 실시예 1: 탈이온수 + aminotris(methylenephosphonic acid) (25 중량%)

[0109] 실시예 2: 탈이온수 + citric acid (16 중량%)

[0110] 실시예 3: 탈이온수 + etidronic acid (17 중량%)

[0111] 실시예 4: 탈이온수 + aminotris(methylenephosphonic acid) (12.5 중량%) + citric acid (8 중량%)

- [0112] 실시예 5: 탈이온수 + HCl (0.008 중량%) + HF (0.006 중량%) + silicic acid (0.1 중량%) + aminotris(methylenephosphonic acid) (25 중량%)
- [0113] 실시예 6: 탈이온수 + HCl (0.008 중량%) + HF (0.006 중량%) + aminotris(methylenephosphonic acid) (25 중량%)
- [0114] 비교예 1: 탈이온수
- [0115] 비교예 2: 탈이온수 + HCl (0.008 중량%) + HF (0.006 중량%) + silicic acid (0.1 중량%)
- [0116] 비교예 3: 85 중량% 인산 (상압)
- [0117] 비교예 4: 탈이온수 + etidronic acid (60 중량%) (상압)
- [0118] 비교예 5: 탈이온수 + aminotris(methylenephosphonic acid) (20 중량%) (상압)
- [0119] 비교예 6: 탈이온수 + aminotris(methylenephosphonic acid) (50 중량%) (상압)
- [0120] 비교예 7: 탈이온수 + citric acid (1 중량%) + HF (2.5 중량%) +  $\text{NH}_4\text{F}$  (20 중량%) (상압)
- [0121] 비교예 8: 탈이온수 + citric acid (3 중량%) + HF (2.5 중량%) +  $\text{NH}_4\text{F}$  (20 중량%) (상압)
- [0122] 비교예 9: 탈이온수 + citric acid (4.5 중량%) + HF (2.5 중량%) +  $\text{NH}_4\text{F}$  (20 중량%) (상압)

표 1

구분	$\text{ER}_{\text{Si3N4}}$ (Å/분)	$\text{ER}_{\text{SiO2}}$ (Å/분)	식각 선택비
실시예 1	74.4	1.1	67
실시예 2	46.6	1.0	47
실시예 3	>148	2.14	>69
실시예 4	62.8	1.36	46
실시예 5	54.5	0.07	779
비교예 1	23.2	1.5	16
비교예 2	28.4	0.6	48
비교예 3	58	15	3.9

- [0124] 상기 표 1에 기재된 바와 같이, 본 발명에 따른 가압용 식각 조성물은 46.6 Å/분 이상의 실리콘 질화막에 대한 식각속도 및 46이상의 식각 선택비를 나타내는 바, 실리콘 질화막 식각속도와 식각 선택비 간의 트레이드-오프를 해소하여 양자를 균형적으로 구현함을 확인하였다. 반면, 비교예들의 경우, 실리콘 질화막 식각속도와 식각 선택비 간의 트레이드-오프가 적절히 해소되지 못했고, 특히, 인산만을 사용한 비교예3의 경우, 실리콘 산화막에 대한 식각속도가 매우 높았다.

표 2

구분	실리콘 질화막 식각속도 ( $\text{ER}_{\text{Si3N4}}$ , Å/분)	실리콘 산화막 외부 식각속도 ( $\text{ER}_{\text{SiO2,o}}$ , Å/분)	실리콘 산화막 내부 식각속도 ( $\text{ER}_{\text{SiO2,i}}$ , Å/분)	실리콘 산화막 내·외 부 두께비 ( $T_o/T_i$ , $T'_o/T'_i$ )	대표 식각 선택비 ( $\text{ER}_{\text{Si3N4}}/\text{ER}_{\text{SiO2,o}}$ )
실시예 2	43.5	0.10	0	0.99	435
실시예 3	675.7	6.99	1.71	0.91	97
실시예 4	56.5	0.30	0.13	0.98	188
실시예 6	115.5	0.24	0	0.97	482
비교예 1	71.0	8.35	0.18	0.45	9
비교예 3	188	4.33	0.33	0.59	43

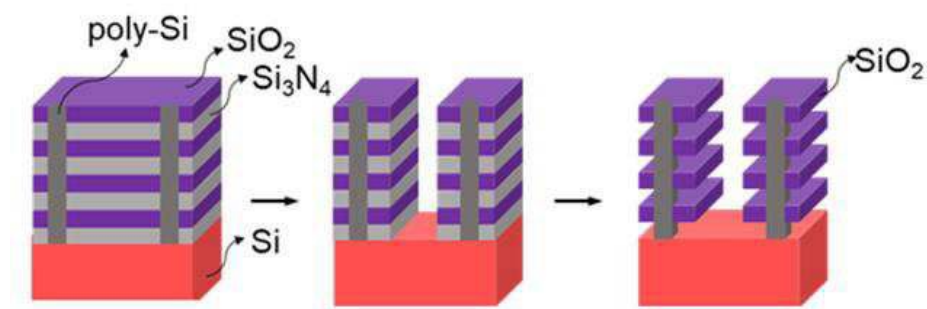
- [0126] 상기 표 2에 기재된 바와 같이, 본 발명에 따른 가압용 식각 조성물은 수직 적층구조에서 보다 현저한 식각특성을 구현할 수 있음을 확인하였다. 구체적으로, 본 발명에 따르면 97이상의 식각 선택비를 구현할 수 있고, 최대 675.7 Å/분에 달하는 실리콘 질화막에 대한 식각속도를 구현할 수 있음을 확인하였다.



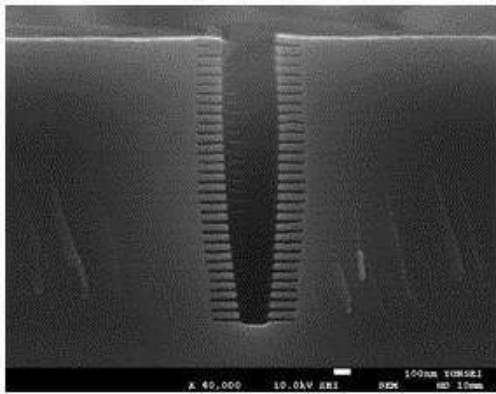
- [0127] 또한, 실리콘 질화막 및 실리콘 산화막이 반복 적층된 수직 적층구조에서의 식각 선택비를 대비하여 본 결과, 본 발명에 따른 가압용 식각 조성물을 이용하여 식각 공정을 수행하는 경우, 보다 안정적인 식각이 가능함을 확인하였다(도 2 내지 도 4 참조). 반면, 상기 표2 및 하기 도 5에 도시한 바와 같이, 비교예1의 경우, 실리콘 산화막 내·외부 두께비( $T_o/T_i$ )가 0.45, 실리콘 질화막과 실리콘 산화막의 식각 선택비가 9로 얻어졌으며, 실리콘 산화막의 두께가 불균일하게 얇아진 것이 관찰되었다. 또한, 실리콘 기판의 식각도 확인되었다.
- [0128] 또한, 상기 표2 및 하기 도 6에 도시한 바와 같이, 비교예2의 경우 실리콘 질화막에 대한 식각속도가 실시예에 비해 현저히 낮은 것이 확인되었다. 또한, 상기 표2 및 하기 도 7에 도시한 바와 같이, 비교예3의 경우 실리콘 산화막 내·외부 두께비( $T_o/T_i$ )가 0.59, 그리고 대표 식각 선택비( $ER_{Si3N4}/ER_{SiO2,o}$ )가 43에 불과하였다.
- [0129] 또한, 비교예4의 경우, 상압조건에서 식각 공정이 수행되었으며, 식각 공정 중 웨이퍼 표면에서 굳어 버려서 식각액으로서의 기능을 상실하였다.
- [0130] 또한, 하기 도 8 및 도 9에 도시한 바와 같이, 비교예5 및 비교예6의 경우, 상압조건에서 식각 공정이 수행되었으며, 실리콘 질화막과 실리콘 산화막 모두에서 가시적인 식각이 이루어지지 않았다. 또한, 하기 도 10내지 도 12에 도시한 바와 같이, 비교예7 내지 비교예9의 경우 실리콘 질화막이 아닌 실리콘 산화막이 역으로 식각된 결과를 보였다. 즉, 비교예7 내지 비교예9는 본 발명에 따른 가압용 식각 조성물과는 달리 실리콘 산화막을 선택적으로 식각하는 식각 조성물이다.
- [0131] 한편, 식각된 실리콘 산화막 내·외부 두께비( $T_o/T_i$ )를 대비하여 본 결과, 상기 표2 및 하기 도 2 내지 도 4에 도시한 바와 같이, 본 발명에 따른 가압용 식각 조성물은 수직 적층구조에서 실리콘 산화막 내·외부 두께비( $T_o/T_i$ )가 0.98(실시예1), 0.91(실시예3) 및 0.97(실시예6)으로 확인되었다. 또한, 대표 식각 선택비( $ER_{Si3N4}/ER_{SiO2,o}$ )가 97 내지 435로 확인되었다. 특히, 실시예 3의 경우 인산이 사용된 비교예3에 비하여 실리콘 질화막 식각속도와 식각 선택비 모두 증가하여, 트레이드-오프(trade-off) 관계를 해소하여 양자를 균형적으로 구현할 수 있었다. 이와 같은 수치로부터, 본 발명에 따른 가압용 식각 조성물을 이용하여 식각 공정을 수행하는 경우, 수직 적층구조에서도 실리콘 산화막에서의 이상성장 발생을 억제하여 안정적인 식각이 가능함을 알 수 있다.
- [0132] 이와 같은 결과로부터, 본 발명에 따른 가압용 식각 조성물은 인산을 사용하지 않는 비인산계 식각 조성물임에도 불구하고 매우 안정적으로 실리콘 질화막을 식각할 수 있음을 알 수 있다. 아울러, 가압공정을 통해 현저하게 향상된 식각능을 구현할 수 있음은 물론 동일 조성의 식각 조성물의 경우더라도 가압공정 여부에 따라 식각 대상이 달라진다는 점을 확인하였다는 측면에서, 종래 기술과 구별된다. 또한, 본 발명에 따르면, 수직 적층구조에서의 식각 공정시에도 실리콘 산화막의 막질 손상을 최소화함과 동시에 이상성장 발생을 완벽하게 방지할 수 있어 공정의 안정성 및 신뢰성을 확보할 수 있다.
- [0133] 따라서, 본 발명에 따른 가압용 식각 조성물은 실리콘 산화막의 막질 손상이나 실리콘 산화막의 과식각으로 인한 전기적 특성 저하 및 이상성장 발생을 방지하면서 안정적으로 실리콘 질화막의 선택적 식각을 가능케 함으로써, 반도체 소자 특성을 향상시킬 수 있다.
- [0134] 상기 본 발명은 전술한 실시예에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명백할 것이다.

도면

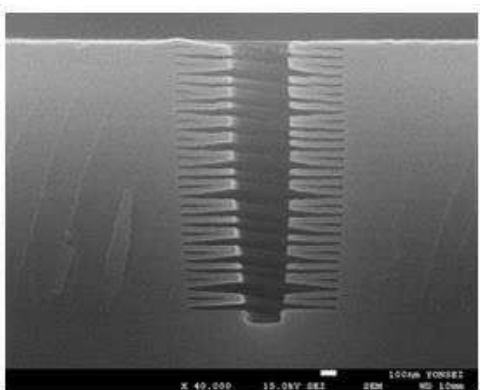
도면1



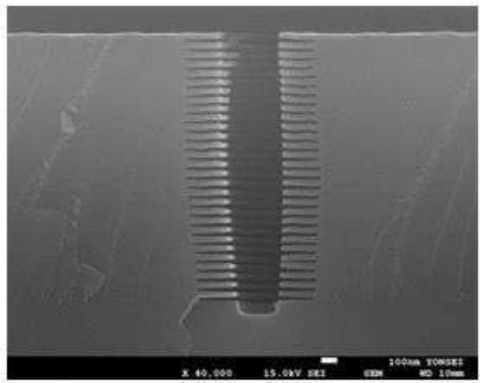
도면2



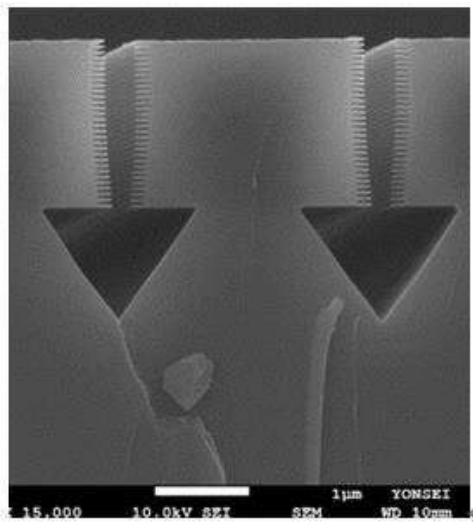
도면3



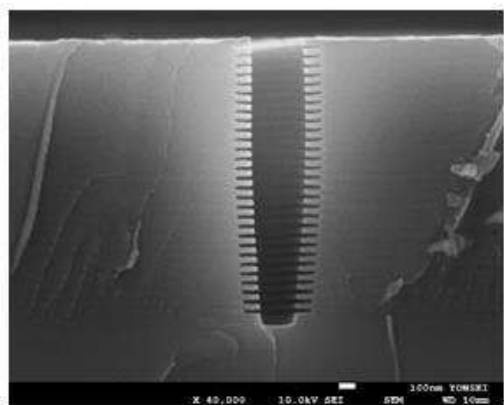
도면4



도면5

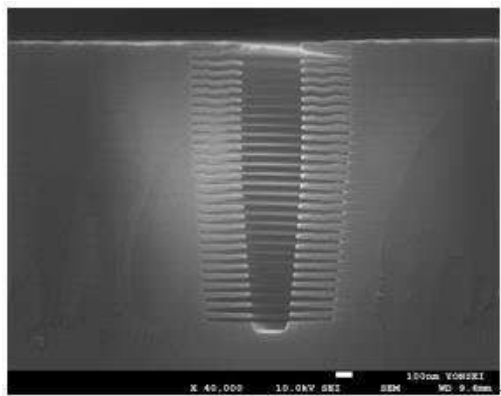


도면6

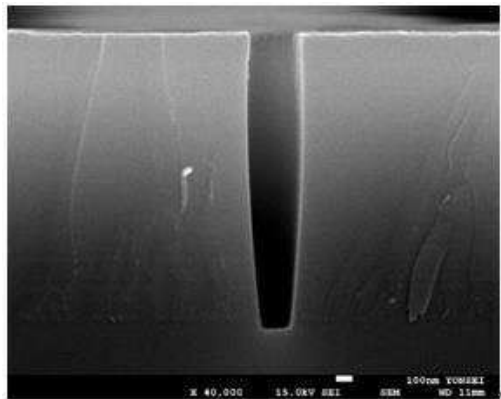




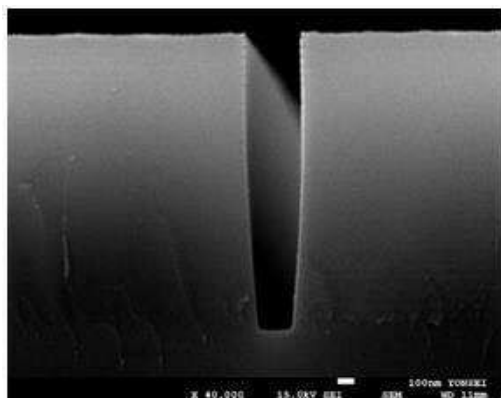
도면7



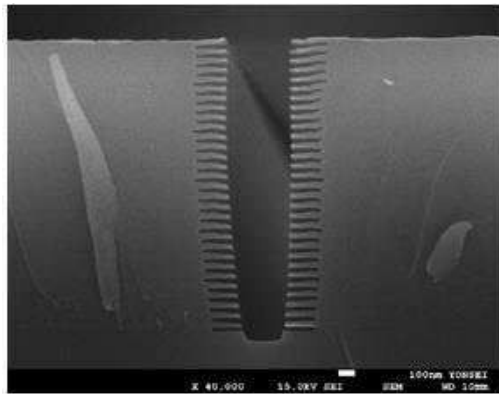
도면8



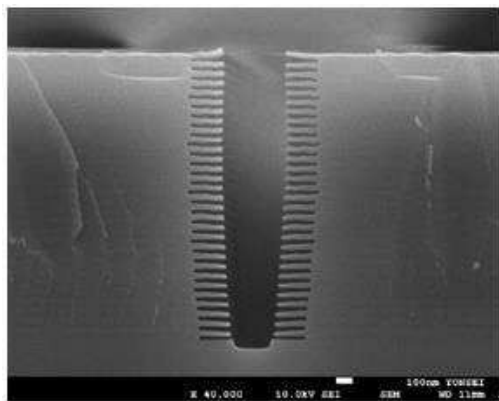
도면9



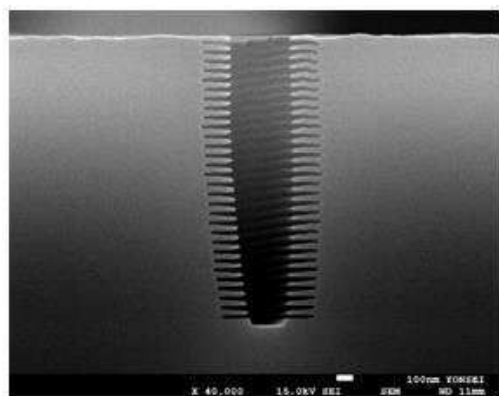
도면10



도면11



도면12



도면13

