



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0056240

(43) 공개일자 2015년05월26일

(51) 국제특허분류(Int. Cl.)

H01L 29/786 (2006.01) H01L 21/336 (2006.01)

H01L 51/50 (2006.01)

(21) 출원번호 10-2013-0138985

(22) 출원일자 2013년11월15일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

연세대학교 산학협력단

서울특별시 서대문구 연세로 50 (신촌동, 연세대학교)

(72) 발명자

김연홍

경기도 화성시 동탄숲속로 96, 884동 202호 (능동, 숲속마을모아미래도1단지아파트)

안병두

경기도 화성시 동탄반석로 277, 121동 302호 (석우동, 예당마을우미린제일풍경채아파트)

(뒷면에 계속)

(74) 대리인

박영우

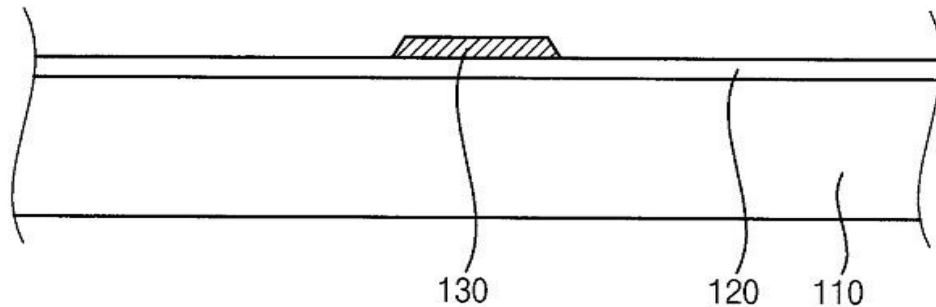
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 산화물 반도체 소자의 제조 방법 및 산화물 반도체 소자를 포함하는 표시 장치의 제조 방법

## (57) 요약

산화물 반도체 소자의 제조 방법에 있어서, 기판의 제1 면 상에 게이트 전극을 형성한 후 기판의 제1 면 상에 게이트 전극을 덮는 게이트 절연막을 형성할 수 있다. 게이트 절연막 상에 액티브 패터를 형성한 후 액티브 패터 상에 소스 전극 및 드레인 전극을 형성할 수 있다. 적어도 기판의 제1 면 및 기판의 제1 면에 대향하는 제2 면 중의 하나에 대해 자외선 조사 공정을 수행하면서, 동시에 적어도 기판의 제1 면 및 제2 면 중 하나에 대해 열처리 공정을 수행할 수 있다.

대표도 - 도1



(72) 발명자

**김현식**

경기도 용인시 수지구 풍덕천로 52, 805동 2005호  
(풍덕천동, 현대성우아파트)

**모연곤**

경기도 용인시 기흥구 강남동로 43, 404동 606호  
(구갈동, 강남마을4단지썬미트빌아파트)

**임지훈**

경기도 고양시 덕양구 지도로103번길 48, 102동  
1002호 (토당동, 풍림아이원아파트)

**김현재**

서울특별시 서대문구 연세로 50 (신촌동, 연세대  
학교)

---

## 명세서

### 청구범위

#### 청구항 1

기판의 제1 면 상에 게이트 전극을 형성하는 단계;

상기 기판의 제1 면 상에 상기 게이트 전극을 덮는 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 상에 액티브 패턴을 형성하는 단계;

상기 액티브 패턴 상에 소스 전극 및 드레인 전극을 형성하는 단계; 및

적어도 상기 기판의 제1 면 및 상기 기판의 제1 면에 대향하는 제2 면 중의 하나에 대해 자외선 조사 공정을 수행하면서, 동시에 적어도 상기 기판의 제1 면 및 제2 면 중 하나에 대해 열처리 공정을 수행하는 단계를 포함하는 산화물 반도체 소자의 제조 방법.

#### 청구항 2

제1항에 있어서, 상기 자외선 조사 공정은 10초 내지 1시간 동안 수행되는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 3

제2항에 있어서, 상기 자외선 조사 공정은 185nm 내지 370nm의 파장을 갖는 자외선을 사용하여 수행되는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 4

제3항에 있어서, 상기 자외선 조사 공정은 자외선 램프 또는 단파장 LED로부터 발생하는 자외선을 사용하여 수행되는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 5

제4항에 있어서, 상기 자외선은  $254 \text{ mW/cm}^2$  이하의 에너지 밀도를 갖는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 6

제1항에 있어서, 상기 열처리 공정은 공기, 산소, 오존, 질소 또는 아르곤 분위기에서 수행되는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 7

제6항에 있어서, 상기 열처리 공정은 10초 내지 1시간 동안 수행되는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 8

제7항에 있어서, 상기 열처리 공정은  $400^\circ\text{C}$  이하의 온도에서 수행되는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 9

제8항에 있어서, 상기 열처리 공정은 핫 플레이트 또는 퍼니스를 이용하여 수행되는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 10

제1항에 있어서, 상기 자외선 조사 공정은 상기 기관의 상기 제1 면 또는 제2 면에 대해 수행되며, 상기 열 처리 공정은 상기 기관의 제1 면 또는 제2 면에 대해 수행되는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 11

제1항에 있어서, 상기 자외선 조사 공정은 상기 기관의 제1 면 및 제2 면에 대해 수행되며, 상기 열처리 공정은 상기 기관의 제1 면 및 제2 면에 대해 수행되는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 12

제1항에 있어서, 상기 액티브 패턴은 이성분계 화합물(ABx), 삼성분계 화합물(ABxCy) 또는 사성분계 화합물(ABxCyDz)을 함유하는 반도체 산화물을 사용하여 형성되는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 13

제12항에 있어서, 상기 액티브 패턴은 인듐(In), 아연(Zn), 갈륨(Ga), 주석(Sn), 티타늄(Ti), 알루미늄(Al), 하프늄(Hf), 지르코늄(Zr) 및 마그네슘(Mg)으로 이루어진 그룹으로부터 선택된 하나 이상을 함유하는 반도체 산화물을 사용하여 형성되는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 14

제12항에 있어서, 상기 액티브 패턴은 상기 반도체 산화물에 리튬(Li), 나트륨(Na), 망간(Mn), 니켈(Ni), 팔라듐(Pd), 구리(Cu), 탄소(C), 질소(N), 인(P), 티타늄(Ti), 지르코늄(Zr), 바나듐(V), 루테튬(Ru), 게르마늄(Ge), 주석(Sn) 및 불소(F)로 이루어진 그룹으로부터 선택된 하나 이상이 첨가된 조성을 가지는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 15

제1항에 있어서,

상기 액티브 패턴 상에 식각 저지층을 형성하는 단계; 및

상기 식각 저지층, 상기 소스 전극 및 상기 드레인 전극을 덮는 보호층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 16

제15항에 있어서, 상기 식각 저지층을 형성하는 단계 및 상기 보호층을 형성하는 단계는 상기 자외선 조사 공정 및 상기 열처리 공정 후에 수행되는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 17

기관의 제1 면 상에 게이트 전극을 형성하는 단계;

상기 기관의 제1 면 상에 상기 게이트 전극을 덮는 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 상에 액티브 패턴을 형성하는 단계;

상기 액티브 패턴 상에 소스 전극 및 드레인 전극을 형성하는 단계;

적어도 상기 기관의 제1 면 및 상기 기관의 제1 면에 대향하는 제2 면 중의 하나에 대해 자외선 조사 공정을 수행하면서, 동시에 적어도 상기 기관의 제1 면 및 제2 면 중 하나에 대해 열처리 공정을 수행하는 단계;

상기 드레인 전극에 전기적으로 연결되는 제1 전극을 형성하는 단계;

상기 제1 전극 상에 상기 제1 전극을 일부 노출시키는 화소 정의막을 형성하는 단계;

상기 노출된 제1 전극 상에 유기 발광층을 형성하는 단계; 및

상기 유기 발광층 및 상기 화소 정의막 상에 제2 전극을 형성하는 단계를 포함하는 표시 장치의 제조 방법.

#### 청구항 18

제17항에 있어서, 상기 자외선 조사 공정은 상기 기관의 상기 제1 면 또는 제2 면에 대해 수행되거나 상기 기관의 제1 면 및 제2 면에 대해 수행되며, 상기 열 처리 공정은 상기 기관의 제1 면 또는 제2 면에 대해 수행되거나, 상기 기관의 제1 면 및 제2 면에 대해 수행되는 것을 특징으로 하는 산화물 반도체 소자의 제조 방법.

#### 청구항 19

제17항에 있어서,

상기 액티브 패턴 상에 식각 저지층을 형성하는 단계; 및

상기 식각 저지층, 상기 소스 전극 및 상기 드레인 전극을 덮는 보호층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 표시 장치의 제조 방법.

#### 청구항 20

제19항에 있어서, 상기 식각 저지층을 형성하는 단계 및 상기 보호층을 형성하는 단계는 상기 자외선 조사 공정 및 상기 열처리 공정 후에 수행되는 것을 특징으로 하는 표시 장치의 제조 방법.

### 발명의 설명

#### 기술 분야

[0001]

본 발명은 산화물 반도체 소자의 제조 방법 및 산화물 반도체 소자를 포함하는 표시 장치의 제조 방법에 관한 것이다. 보다 상세하게는, 본 발명은 자외선 조사 공정과 열처리 공정을 동시에 수행하여 향상된 특성들을 갖는 산화물 반도체 소자의 제조 방법 및 이러한 산화물 반도체 소자의 제조 방법을 이용하는 산화물 반도체 소자를 포함하는 표시 장치의 제조 방법에 관한 것이다.

#### 배경 기술

[0002]

산화물 반도체를 액티브 패턴으로 사용하는 산화물 반도체 소자는 능동 매트릭스 액정 디스플레이(active matrix liquid crystal display: AMLCD) 또는 능동 매트릭스 유기발광소자(active matrix organic light emitting device: AMOLED)와 같은 디스플레이 장치에 적용되고 있다.

[0003]

이러한 산화물 반도체 소자의 제조 방법에 있어서, 액티브 패턴 상에 소스 전극 및 드레인 전극용 금속 박막을 증착하는 공정 또는 금속 박막의 패터닝 공정 과정에서 플라즈마(plasma)나 에천트(etchant)에 의해 액티브 패턴이 손상될 수 있으며, 이러한 손상으로 인해 산화물 반도체 소자의 전기적인 특성(예를 들면, 동작 전류, 문턱 전압 산포, 전하 이동도 등)이 저하되는 문제점이 있다.

#### 발명의 내용

##### 해결하려는 과제

[0004]

본 발명의 일 목적은 소스 전극과 드레인 전극을 형성한 후에 자외선 조사 공정과 열처리 공정을 동시에 수행하여 향상된 전기적인 특성들을 확보할 수 있는 산화물 반도체 소자의 제조 방법을 제공하는 것이다.

[0005]

본 발명의 다른 목적은 전술한 산화물 반도체 소자의 제조 방법을 이용하여 향상된 전기적인 특성들을 가지는 산화물 반도체 소자를 포함하는 표시 장치의 제조 방법을 제공하는 것이다.

[0006]

그러나, 본 발명의 목적들이 전술한 목적들에 한정되는 것은 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

##### 과제의 해결 수단

[0007]

상술한 본 발명의 일 목적을 달성하기 위하여, 본 발명의 예시적인 실시예들에 따른 산화물 반도체 소자의 제조 방법에 있어서, 기관의 제1 면 상에 게이트 전극을 형성한 후 상기 기관의 제1 면 상에 상기 게이트 전극을 덮는 게이트 절연막을 형성할 수 있다. 상기 게이트 절연막 상에 액티브 패턴을 형성한 후 상기 액티브 패턴 상에 소스 전극 및 드레인 전극을 형성할 수 있다. 적어도 상기 기관의 제1 면 및 상기 기관의 제1 면에 대향하는 제

2 면 중의 하나에 대해 자외선 조사 공정을 수행하면서, 동시에 적어도 상기 기관의 제1 면 및 제2 면 중 하나에 대해 열처리 공정을 수행할 수 있다.

- [0008] 예시적인 실시예들에 있어서, 상기 자외선 조사 공정은 10초 내지 1시간 동안 수행될 수 있다.
- [0009] 예시적인 실시예들에 있어서, 상기 자외선 조사 공정은 185nm 내지 370nm의 파장을 갖는 자외선을 사용하여 수행될 수 있다.
- [0010] 예시적인 실시예들에 있어서, 상기 자외선 조사 공정은 자외선 램프 또는 단파장 LED로부터 발생하는 자외선을 사용하여 수행될 수 있다.
- [0011] 예시적인 실시예들에 있어서, 상기 자외선은  $254 \text{ mW/cm}^2$  이하의 에너지 밀도를 가질 수 있다.
- [0012] 예시적인 실시예들에 있어서, 상기 열처리 공정은 공기, 산소, 오존, 질소 또는 아르곤 분위기에서 수행될 수 있다.
- [0013] 예시적인 실시예들에 있어서, 상기 열처리 공정은 10초 내지 1시간 동안 수행될 수 있다.
- [0014] 예시적인 실시예들에 있어서, 상기 열처리 공정은  $400^\circ\text{C}$  이하의 온도에서 수행될 수 있다.
- [0015] 예시적인 실시예들에 있어서, 상기 열처리 공정은 핫 플레이트 또는 퍼니스를 이용하여 수행될 수 있다.
- [0016] 예시적인 실시예들에 있어서, 상기 자외선 조사 공정은 상기 기관의 상기 제1 면 또는 제2 면에 대해 수행되며, 상기 열 처리 공정은 상기 기관의 제1 면 또는 제2 면에 대해 수행될 수 있다.
- [0017] 예시적인 실시예들에 있어서, 상기 자외선 조사 공정은 상기 기관의 제1 면 및 제2 면에 대해 수행되며, 상기 열처리 공정은 상기 기관의 제1 면 및 제2 면에 대해 수행될 수 있다.
- [0018] 예시적인 실시예들에 있어서, 상기 액티브 패턴은 이성분계 화합물(ABx), 삼성분계 화합물(ABxCy) 또는 사성분계 화합물(ABxCyDz)을 함유하는 반도체 산화물을 포함할 수 있다.
- [0019] 예시적인 실시예들에 있어서, 상기 액티브 패턴은 인듐(In), 아연(Zn), 갈륨(Ga), 주석(Sn), 티타늄(Ti), 알루미늄(Al), hafnium(Hf), 지르코늄(Zr), 마그네슘(Mg) 등을 함유하는 반도체 산화물을 포함할 수 있다.
- [0020] 예시적인 실시예들에 있어서, 상기 액티브 패턴은 상기 반도체 산화물에 리튬(Li), 나트륨(Na), 망간(Mn), 니켈(Ni), 팔라듐(Pd), 구리(Cu), 탄소(C), 질소(N), 인(P), 티타늄(Ti), 지르코늄(Zr), 바나듐(V), 루테튬(Ru), 게르마늄(Ge), 주석(Sn) 및 불소(F)로 이루어진 그룹으로부터 선택된 하나 이상이 첨가된 조성을 가질 수 있다.
- [0021] 다른 예시적인 실시예들에 있어서, 상기 액티브 패턴 상에 식각 저지층을 형성한 다음 상기 식각 저지층, 상기 소스 전극 및 상기 드레인 전극을 덮는 보호층을 추가적으로 형성할 수 있다.
- [0022] 예시적인 실시예들에 있어서, 상기 식각 저지층을 형성하는 단계 및 상기 보호층을 형성하는 단계는 상기 자외선 조사 공정 및 상기 열처리 공정 후에 수행될 수 있다.
- [0023] 상술한 본 발명의 일 목적을 달성하기 위하여, 본 발명의 예시적인 실시예들에 따른 표시 장치의 제조 방법에 있어서, 기관의 제1 면 상에 게이트 전극을 형성한 후 상기 기관의 제1 면 상에 상기 게이트 전극을 덮는 게이트 절연막을 형성할 수 있다. 상기 게이트 절연막 상에 액티브 패턴을 형성한 후 상기 액티브 패턴 상에 소스 전극 및 드레인 전극을 형성할 수 있다. 적어도 상기 기관의 제1 면 및 상기 기관의 제1 면에 대향하는 제2 면 중의 하나에 대해 자외선 조사 공정을 수행하면서, 동시에 적어도 상기 기관의 제1 면 및 제2 면 중 하나에 대해 열처리 공정을 수행한 후 상기 드레인 전극에 전기적으로 연결되는 제1 전극을 형성할 수 있다. 상기 제1 전극 상에 상기 제1 전극을 일부 노출시키는 화소 정의막을 형성한 후 상기 노출된 제1 전극 상에 유기 발광층을 형성할 수 있다. 상기 유기 발광층 및 상기 화소 정의막 상에 제2 전극을 형성할 수 있다.
- [0024] 예시적인 실시예들에 있어서, 상기 자외선 조사 공정은 상기 기관의 상기 제1 면 또는 제2 면에 대해 수행되거나 상기 기관의 제1 면 및 제2 면에 대해 수행되며, 상기 열 처리 공정은 상기 기관의 제1 면 또는 제2 면에 대해 수행되거나, 상기 기관의 제1 면 및 제2 면에 대해 수행될 수 있다.
- [0025] 다른 예시적인 실시예들에 있어서, 상기 액티브 패턴 상에 식각 저지층을 형성한 다음 상기 식각 저지층, 상기 소스 전극 및 상기 드레인 전극을 덮는 보호층을 추가적으로 형성할 수 있다.
- [0026] 예시적인 실시예들에 있어서, 상기 식각 저지층을 형성하는 단계 및 상기 보호층을 형성하는 단계는 상기 자외

선 조사 공정 및 상기 열처리 공정 후에 수행될 수 있다.

### 발명의 효과

[0027] 본 발명의 예시적인 실시예들에 따른 산화물 반도체 소자의 제조 방법은 소스 전극과 드레인 전극을 형성한 다음 자외선 조사 공정과 열처리 공정을 동시에 수행할 수 있다. 이에 따라, 상기 소스 전극과 상기 드레인 전극을 형성하는 과정에서 발생할 수 있는 액티브 패턴의 손상을 방지할 수 있다. 또한, 산화물 반도체 소자의 제조 과정에서 발생할 수 있는 액티브 패턴의 표면에 존재하는 수분 또는 수산기를 효과적으로 감소시키거나 제거할 수 있다. 이와 같은 산화물 반도체 소자의 제조 방법에 의해 제조된 산화물 반도체 소자는 동작 전류의 증가, 문턱 전압 산포의 감소, 액티브 패턴에서의 전하 이동도의 증가 등의 향상된 전기적인 특성을 확보할 수 있다. 본 발명의 예시적인 실시예들에 따른 표시 장치의 제조 방법에 의해 제조된 표시 장치는 상기 산화물 반도체 소자를 구비하므로, 영상의 해상도가 크게 증가될 수 있으며, 화상의 디스플레이 속도도 크게 향상될 수 있다.

[0028] 그러나, 본 발명의 효과가 상술한 바에 한정되는 것은 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

### 도면의 간단한 설명

[0029] 도 1 내지 도 6은 본 발명의 예시적인 실시예들에 따른 산화물 반도체 소자의 제조 방법을 설명하기 위한 단면도들이다.

도 7은 본 발명의 예시적인 실시예들에 따른 산화물 반도체 소자에 자외선 조사 공정을 수행하는 경우, 조사되는 자외선의 파장에 따른 산화물 반도체 소자의 트랜스퍼 특성을 나타내는 그래프이다.

도 8은 본 발명의 예시적인 실시예들에 따른 산화물 반도체 소자에 자외선 조사 공정을 수행하는 경우, 조사되는 자외선의 에너지 밀도에 따른 산화물 반도체 소자의 트랜스퍼 특성을 나타내는 그래프이다.

도 9는 본 발명의 예시적인 실시예들에 따른 산화물 반도체 소자에 자외선 조사 공정과 열처리 공정을 동시에 수행하는 경우, 공정 시간에 따른 산화물 반도체 소자의 트랜스퍼 특성을 나타내는 그래프이다.

도 10 내지 도 18은 본 발명의 예시적인 실시예들에 따른 표시 장치의 제조 방법을 설명하기 위한 단면도들이다.

### 발명을 실시하기 위한 구체적인 내용

[0030] 본 발명의 실시예들에 있어서, 특정한 구조적 내지 기능적 설명들은 단지 본 발명의 실시예를 설명하기 위한 목적으로 예시된 것으로, 본 발명의 실시예들은 다양한 형태로 실시될 수 있으며 본문에 설명된 실시예들에 한정되는 것으로 해석되는 것은 아니다.

[0031] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나 이는 본 발명을 특정한 개시 형태들에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[0032] 제1, 제2, 제3 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 상기 구성 요소들이 상기 용어들에 의해 한정되는 것은 아니다. 상기 용어들은 하나의 구성 요소를 다른 구성 요소로부터 구별하는 목적으로 사용될 수 있다. 예를 들어, 본 발명의 권리 범위로부터 이탈되지 않은 채 제1 구성 요소는 제2 또는 제3 구성 요소로 명명될 수 있고, 유사하게 제2 구성 요소도 제1 또는 제3 구성 요소로 명명될 수 있다.

[0033] 어떤 구성 요소가 다른 구성 요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성 요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성 요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성 요소가 다른 구성 요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성 요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성 요소들 간의 관계를 설명하는 다른 표현들, 즉 "~사이에"와 "바로 ~사이에" 또는 "~에 인접하는"과 "~에 직접 인접하는" 등도 마찬가지로 해석되어야 한다.

[0034] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다", "구비하다", "함유하다" 또는 "가지다" 등의 용어는 실시된 특징, 숫자, 단계, 동작, 구성 요소, 부분품



또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성 요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0035] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미이다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미인 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0036] 이하, 첨부한 도면들을 참조하여, 본 발명의 예시적인 실시예들에 따른 산화물 반도체 소자의 제조 방법 및 산화물 반도체 소자를 포함하는 표시 장치의 제조 방법을 보다 상세하게 설명한다. 첨부 도면들에 있어서, 동일한거나 유사한 구성 요소들에 대해서는 동일하거나 유사한 참조 부호들을 사용한다.

[0037] 도 1 내지 도 6은 본 발명의 예시적인 실시예들에 따른 산화물 반도체 소자의 제조 방법을 설명하기 위한 단면도들이다.

[0038] 도 1을 참조하면, 버퍼층(120)을 기판(110)의 제1 면 상에 형성할 수 있다. 기판(110)은 투명 절연 기판을 포함할 수 있다. 예를 들면, 기판(110)은 유리 기판, 투명 플라스틱 기판, 투명 금속 산화물 기판 등으로 구성될 수 있다.

[0039] 버퍼층(120)은 기판(110)으로 불순물들이 확산되는 현상을 방지할 수 있으며, 기판(110) 전체의 평탄도를 향상시키는 역할을 수행할 수 있다. 즉, 기판(110)의 제1 면이 상대적으로 불균일할 경우에도, 버퍼층(120)이 평탄한 상면을 가지면서 기판(110) 상에 배치될 수 있다. 또한, 기판(110) 상에 버퍼층(120)이 존재할 경우, 게이트 전극(130)을 형성하는 동안 발생하는 응력(stress)을 감소시켜 게이트 전극(130)을 보다 용이하게 형성할 수 있다. 버퍼층(120)은 실리콘 화합물을 사용하여 형성될 수 있다. 예를 들면, 버퍼층(120)은 실리콘 산화물( $\text{SiO}_x$ ), 실리콘 산질화물( $\text{SiO}_x\text{Ny}$ ) 등으로 이루어질 수 있다. 버퍼층(120)은 실리콘 화합물로 이루어진 단층 구조 또는 다층 구조를 가질 수 있다.

[0040] 게이트 전극(130)은 버퍼층(120) 상에 형성될 수 있다. 게이트 전극(130)에는 상기 산화물 반도체 소자를 구비하는 표시 장치의 게이트 라인(도시되지 않음)이 연결될 수 있다. 게이트 전극(130)은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다. 예를 들면, 게이트 전극(130)은 알루미늄( $\text{Al}$ ), 알루미늄을 함유하는 합금, 알루미늄 질화물( $\text{AlN}_x$ ), 은( $\text{Ag}$ ), 은을 함유하는 합금, 텅스텐( $\text{W}$ ), 텅스텐 질화물( $\text{WN}_x$ ), 구리( $\text{Cu}$ ), 구리를 함유하는 합금, 니켈( $\text{Ni}$ ), 크롬( $\text{Cr}$ ), 몰리브덴( $\text{Mo}$ ), 몰리브덴을 함유하는 합금, 티타늄( $\text{Ti}$ ), 티타늄 질화물( $\text{TiN}_x$ ), 백금( $\text{Pt}$ ), 탄탈륨( $\text{Ta}$ ), 네오디뮴( $\text{Nd}$ ), 스칸듐( $\text{Sc}$ ), 탄탈륨 질화물( $\text{Ta}_x\text{N}_y$ ), 스트론튬 루테튬 산화물( $\text{SrRu}_x\text{O}_y$ ), 아연 산화물( $\text{ZnO}_x$ ), 인듐 주석 산화물( $\text{ITO}$ ), 주석 산화물( $\text{SnO}_x$ ), 인듐 산화물( $\text{InO}_x$ ), 갈륨 산화물( $\text{GaO}_x$ ), 인듐 아연 산화물( $\text{IZO}$ ) 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다.

[0041] 도 2를 참조하면, 게이트 절연막(140)은 게이트 전극(130)을 덮으면서 버퍼층(120) 상에 형성될 수 있다. 게이트 절연층(140)은 실리콘 화합물, 금속 산화물 등을 사용하여 형성될 수 있다. 예를 들면, 게이트 절연층(140)은 실리콘 산화물, 실리콘 질화물( $\text{SiN}_x$ ), 실리콘 산질화물, 알루미늄 산화물( $\text{AlO}_x$ ), 탄탈륨 산화물( $\text{TaO}_x$ ), hafnium 산화물( $\text{HfO}_x$ ), 지르코늄 산화물( $\text{ZrO}_x$ ), 티타늄 산화물( $\text{TiO}_x$ ) 등으로 이루어질 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 또한, 게이트 절연층(140)은 상술한 실리콘 화합물 및/또는 금속 산화물을 포함하는 단층 구조 또는 다층 구조를 가질 수 있다.

[0042] 도 3을 참조하면, 게이트 절연막(140) 상에 반도체층(도시되지 않음)을 형성한 후, 상기 반도체층을 패터닝하여 액티브 패턴(150)을 형성할 수 있다. 예시적인 실시예들에 있어서, 액티브 패턴(150)은 인듐( $\text{In}$ ), 아연( $\text{Zn}$ ), 갈륨( $\text{Ga}$ ), 주석( $\text{Sn}$ ), 티타늄( $\text{Ti}$ ), 알루미늄( $\text{Al}$ ), hafnium( $\text{Hf}$ ), 지르코늄( $\text{Zr}$ ), 마그네슘( $\text{Mg}$ ) 등을 함유하는 이성분계 화합물( $\text{AB}_x$ ), 삼성분계 화합물( $\text{AB}_x\text{Cy}$ ), 사성분계 화합물( $\text{AB}_x\text{CyDz}$ ) 등을 포함하는 반도체 산화물을 사용하여 형성될 구성될 수 있다. 예를 들면, 액티브 패턴(150)은 인듐-갈륨-아연 산화물( $\text{IGZO}$ ), 갈륨 아연 산화물( $\text{GaZnO}_y$ ), 인듐 주석 산화물( $\text{ITO}$ ), 인듐아연 산화물( $\text{IZO}$ ), 아연 마그네슘 산화물( $\text{ZnMgO}_y$ ), 아연 주석 산화물( $\text{ZnSnO}_y$ ), 아연 지르코늄 산화물( $\text{ZnZrO}_y$ ), 아연 산화물( $\text{ZnO}_x$ ), 갈륨 산화물( $\text{GaO}_x$ ), 티타늄 산화물( $\text{TiO}_x$ ), 주석 산화물( $\text{SnO}_x$ ), 인듐 산화물( $\text{InO}_x$ ), 인듐-갈륨-hafnium 산화물( $\text{IGHO}$ ), 주석-알루미늄-아연 산화물( $\text{TAZO}$ ), 인듐-갈륨-주석 산화물( $\text{IGSO}$ ) 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예



시적인 실시예들에 따르면, 액티브 패턴(150)은 전술한 반도체 산화물에 리튬(Li), 나트륨(Na), 망간(Mn), 니켈(Ni), 팔라듐(Pd), 구리(Cu), 탄소(C), 질소(N), 인(P), 티타늄(Ti), 지르코늄(Zr), 바나듐(V), 루테튬(Ru), 게르마늄(Ge), 주석(Sn), 불소(F) 등이 도핑된 조성을 가질 수 있다. 이들은 단독으로 또는 서로 조합되어 첨가될 수 있다. 또한, 액티브 패턴(150)은 전술한 반도체 산화물을 포함하는 단층 구조 또는 다층 구조를 가질 수 있다.

[0043] 도 4를 참조하면, 게이트 절연막(140)과 액티브 패턴(150) 상에 소스 전극(160) 및 드레인 전극(170)을 형성할 수 있다. 예시적인 실시예들에 있어서, 게이트 절연막(140)과 액티브 패턴(150) 상에 전극층(도시되지 않음)을 형성한 후, 상기 전극층 상에 마스크9도시되지 않음)를 형성할 수 있다. 상기 마스크를 이용하여 상기 전극층을 패터닝함으로써, 액티브 패턴(150)을 중심으로 실질적으로 대칭되는 소스 전극(160) 및 드레인 전극(170)을 형성할 수 있다. 소스 및 드레인 전극들(160, 170)은 게이트 절연막(140) 상으로 연장될 수 있으며, 액티브 패턴(150)의 중앙부를 노출시킬 수 있다.

[0044] 소스 전극(160) 및 드레인 전극(170)은 각기 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다. 예를 들면, 소스 전극(160)과 드레인 전극(170)은 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 티타늄(Ti), 크롬(Cr), 탄탈륨(Ta), 텅스텐(W), 네오디뮴(Nd), 스칸듐(Sc), 이들의 합금, 이들의 질화물, 스트론튬 루테튬 산화물( $\text{SrRuO}_x$ ), 인듐 주석 산화물, 인듐 아연 산화물, 아연 산화물, 주석 산화물, 탄소 나노 튜브 등을 포함할 수 있다. 또한, 소스 및 드레인 전극들(160, 170)은 각기 금속, 합금, 금속 질화물, 도전성 금속 산화물 및/또는 투명 도전성 물질로 이루어진 단층 구조 또는 다층 구조를 가질 수 있다.

[0045] 소스 및 드레인 전극들(160, 170)을 형성하는 공정에 있어서, 상기 전극층의 패터닝을 위해 플라즈마 또는 에천트를 사용하는 경우, 상기 플라즈마나 상기 에천트에 의해 액티브 패턴(150)이 손상될 수 있다. 액티브 패턴(150)에 손상이 발생할 경우, 액티브 패턴(150)을 포함하는 상기 산화물 반도체 소자의 전기적인 특성들(예를 들면, 동작 전류, 문턱 전압 산포, 전하 이동도 등)이 저하될 수 있다. 종래에는, 소스 전극 및 드레인 전극을 형성한 다음, 공기 분위기 하에서 자외선을 조사하여 액티브 패턴의 전기적 특성을 향상시키고 있지만, 종래의 자외선 조사 공정은 짧은 조사 시간 동안에도 문턱 전압 산포가 쉬프트(shift)되는 문제점이 있어, 산화물 반도체 소자의 전기적 특성을 향상시키는데 한계가 있다.

[0046] 예시적인 실시예들에 따르면, 도 5에 예시한 바와 같이, 기판(110)의 제1 면을 향해 자외선을 조사하는 자외선 조사 공정을 수행함과 동시에 기판(110)의 상기 제1 면에 대향하는 제2 면으로부터 열을 가하는 열처리 공정을 수행할 수 있다. 예를 들면, 상기 자외선 조사 공정은 약 10초 내지 약 1시간 동안 약 185nm 내지 약 370nm의 파장 및 약  $254\text{mW}/\text{cm}^2$  이하의 에너지 밀도를 갖는 자외선을 사용하여 수행될 수 있다. 이 경우, 상기 자외선 조사 공정은 자외선 램프 또는 단파장 LED로부터 통해 방출되는 자외선을 이용할 수 있다. 상기 열처리 공정은 공기, 산소, 오존, 질소 또는 아르곤 분위기 하에서 약  $400^\circ\text{C}$  이하의 온도에서 약 10초 내지 약 1시간 동안 수행될 수 있다. 여기서, 상기 열처리 공정은 기판(110)을 핫 플레이트 상에 배치한 후에 수행될 수 있거나, 기판(110)을 퍼니스 내에 로딩시킨 후에 수행될 수 있다. 이에 따라, 소스 및 드레인 전극들(160, 170)을 형성하는 동안 손상이 발생할 수 있는 액티브 패턴(150)을 큐어링할 수 있으며, 액티브 패턴(150)의 표면에 생성할 수 있는 수분( $\text{H}_2\text{O}$ ) 또는 수산기( $-\text{OH}$ )를 효과적으로 감소시키거나 제거하여, 상기 산화물 반도체 소자의 전기적인 특성들을 향상시킬 수 있다.

[0047] 다른 예시적인 실시예들에 있어서, 상기 자외선 조사 공정이 기판(110)의 제2 면에 대해 수행될 수 있고, 상기 열처리 공정이 기판(110)의 제1 면에 대해 수행될 수 있다. 또 다른 예시적인 실시예들에 따르면, 상기 자외선 조사 공정 및 상기 열처리 공정이 모두 기판(110)의 상기 제1 면 및 상기 제2 면을 대해 동시에 수행될 수도 있다. 이에 따라, 액티브 패턴(150)을 포함하는 상기 산화물 반도체 소자의 전기적인 특성들을 보다 효과적으로 향상시킬 수 있다.

[0048] 도 6을 참조하면, 소스 전극(160)과 드레인 전극(170)에 의해 노출되는 액티브 패턴(150) 상에 식각 저지층(180)을 형성할 수 있다. 예를 들면, 식각 저지층(180)은 실리콘 산화물, 실리콘 질화물, 실리콘 산질화물, 반도체 산화물 등을 사용하여 형성될 수 있다.

[0049] 게이트 절연층(140) 상에는 소스 전극(160), 드레인 전극(170) 및 식각 저지층(180)을 덮는 보호층(190)이 형성될 수 있다. 예를 들면, 보호층(190)은 실리콘 산화물, 실리콘 질화물, 실리콘 산질화물 등을 사용하여 형성될 수 있다.

[0050] 도 6에 있어서, 액티브 패턴(150) 아래에 게이트 전극(130)이 위치하는 바텀-게이트(bottom-gate) 구조의 산화

물 반도체 소자가 예시적으로 도시되어 있으나, 상기 산화물 반도체 소자의 구조가 여기에 한정되는 것은 아니다. 예를 들면, 상기 산화물 반도체 소자는 액티브 패턴(150) 상부에 게이트 전극(도시되지 않음)이 배치되는 탑-게이트(top-gate) 구조를 가질 수도 있다.

[0051] 도 7은 본 발명의 예시적인 실시예들에 따라 산화물 반도체 소자에 대해 자외선 조사 공정을 수행하는 경우, 조사되는 자외선의 파장에 따른 산화물 반도체 소자의 트랜스퍼 특성을 나타내는 그래프이다.

[0052] 도 7을 참조하면, 산화물 반도체 소자에 각각 다른 파장들을(예를 들면, 약 185nm 및 약 365nm 정도의 파장들) 갖는 자외선들을 약 30분 동안 조사하였다. 약 185nm의 파장을 갖는 자외선이 조사된 산화물 반도체 소자의 전하 이동도는 약 365nm의 파장을 갖는 자외선이 조사된 산화물 반도체 소자의 전하 이동도보다 높게 나타났다. 또한, 약 185nm의 파장을 갖는 자외선이 조사된 산화물 반도체 소자의 문턱 전압 산포는 약 365nm의 파장을 갖는 자외선이 조사된 산화물 반도체 소자의 문턱 전압 산포보다 낮게 나타났다. 따라서, 예시적인 실시예들에 따른 자외선 조사 공정에 사용되는 자외선의 파장은 약 185nm 내지 약 370nm의 범위가 적합할 수 있다.

[0053] 도 8은 본 발명의 예시적인 실시예들에 따라 산화물 반도체 소자에 자외선 조사 공정을 수행하는 경우, 조사되는 자외선의 에너지 밀도에 따른 산화물 반도체 소자의 트랜스퍼 특성을 나타내는 그래프이다.

[0054] 도 8을 참조하면, 산화물 반도체 소자에 각각 다른 에너지 밀도들(예를 들면, 약  $64\text{mW}/\text{cm}^2$  및 약  $254\text{mW}/\text{cm}^2$ )을 갖는 자외선들을 30분 동안 조사하였다. 약  $64\text{mW}/\text{cm}^2$ 의 에너지 밀도를 갖는 자외선이 조사된 산화물 반도체 소자의 전하 이동도는 약  $254\text{mW}/\text{cm}^2$ 의 에너지 밀도를 갖는 자외선이 조사된 산화물 반도체 소자의 전하 이동도보다 낮게 나타났다. 또한, 약  $64\text{mW}/\text{cm}^2$ 의 에너지 밀도를 갖는 자외선이 조사된 산화물 반도체 소자의 문턱 전압 산포는 약  $254\text{mW}/\text{cm}^2$ 의 에너지 밀도를 갖는 자외선이 조사된 산화물 반도체 소자의 문턱 전압 산포보다 높게 나타났다. 따라서, 예시적인 실시예들에 따른 자외선 조사 공정에 사용되는 자외선의 에너지 밀도는 약  $254\text{mW}/\text{cm}^2$  이하가 적합할 수 있다.

[0055] 도 9는 본 발명의 예시적인 실시예들에 따른 산화물 반도체 소자에 자외선 조사 공정과 열처리 공정을 동시에 수행하는 경우, 자외선 조사 시간에 따른 산화물 반도체 소자의 트랜스퍼 특성을 나타내는 그래프이다.

[0056] 도 9를 참조하면, 다른 공정 시간들 동안 약  $200^\circ\text{C}$ 의 공기 분위기 하에서 산화물 반도체 소자를 열처리하면서, 동시에 약 365nm의 파장과 약  $254\text{mW}/\text{cm}^2$ 의 에너지 밀도를 갖는 자외선을 조사하였다.

[0057] 다음 표 1은 비교예와 실험예 1 내지 실험예 4에 따른 산화물 반도체 소자들의 전하 이동도들 및 문턱 전압 산포들을 측정된 결과들이다.

표 1

	전하 이동도( $\text{cm}^2/\text{Vs}$ )	문턱 전압 산포(V)
비교예	4.84	5.98
실험예 1	8.47	2.16
실험예 2	9.02	1.64
실험예 3	11.92	0.76
실험예 4	10.71	1.69

[0059] 실험예 1

[0060]  $200^\circ\text{C}$ 의 공기 분위기 하에서 산화물 반도체 소자를 10분 동안 열처리하면서, 동시에 365nm의 파장 및  $254\text{mW}/\text{cm}^2$ 의 에너지 밀도를 갖는 자외선을 10분 동안 조사하였다.

[0061] 실험예 2

[0062]  $200^\circ\text{C}$ 의 공기 분위기 하에서 산화물 반도체 소자를 20분 동안 열처리하면서, 동시에 365nm의 파장과  $254\text{mW}/\text{cm}^2$ 의 에너지 밀도를 갖는 자외선을 20분 동안 조사하였다.

[0063] 실험예 3

[0064] 200℃의 공기 분위기 하에서 산화물 반도체 소자를 30분 동안 열처리하면서, 동시에 365nm의 파장 및 254 mW/cm<sup>2</sup>의 에너지 밀도를 갖는 자외선을 30분 동안 조사하였다.

[0065] 실험예 4

[0066] 200℃의 공기 분위기 하에서 산화물 반도체 소자를 1시간 동안 열처리하면서, 동시에 365nm의 파장과 254 mW/cm<sup>2</sup>의 에너지 밀도를 갖는 자외선을 1시간 동안 조사하였다.

[0067] 비교예 1

[0068] 산화물 반도체 소자에 대해 열처리 공정 및 자외선 조사 공정을 수행하지 않았다.

[0069] 도 9에 나타낸 바와 같이, 실험예 1 내지 실험예 3에 따른 산화물 반도체 소자들의 전하 이동도들은 점차적으로 증가하였고, 문턱 전압 산포들은 점차적으로 감소하였다. 즉, 자외선 조사 공정과 열처리 공정 시간이 증가할수록 산화물 반도체 소자의 전기적 특성들이 점차적으로 향상되었다. 이 경우, 자외선 조사 공정과 열처리 공정을 약 30분 동안 수행하였을 때, 산화물 반도체 소자의 전기적 특성들이 가장 효과적으로 향상됨을 알 수 있다. 그러나, 실험예 4의 경우, 산화물 반도체 소자의 전하 이동도는 감소하였고, 문턱 전압 산포는 증가하였다. 이에 따라, 자외선 조사 공정과 열처리 공정은 약 1시간 이내에서 수행되는 것이 적절할 수 있다. 즉, 상기 산화물 반도체 소자에 약 1시간 이내(예를 들면, 30분 동안)로 약 200℃의 공기 분위기 하에서 열을 가하면서 자외선을 조사하는 경우, 상기 산화물 반도체 소자의 전기적인 특성들을 크게 향상시킬 수 있다.

[0070] 도 10 내지 도 18은 본 발명의 예시적인 실시예들에 따른 표시 장치의 제조 방법을 나타내는 단면도들이다. 도 10 내지 도 18에 있어서, 유기 발광 표시 장치의 제조 방법에 대하여 설명하지만, 유기 발광층, 화소 정의막, 제1 전극 등의 구성 요소의 적절한 변경이나 대체를 통하여 도 10 내지 도 18에 도시한 표시 장치의 제조 방법을 액정 표시 장치, 전기 영동 표시 장치 등과 다른 표시 장치들의 제조에도 적용할 수 있음을 이해할 수 있을 것이다.

[0071] 도 10을 참조하면, 기판(210) 상에 게이트 전극(230)을 형성할 수 있다. 예를 들면, 기판(210) 상에 도전층(도시되지 않음)을 형성한 후, 상기 도전층을 패터닝하여, 기판(210) 상에 게이트 전극(230)을 형성할 수 있다.

[0072] 도 11을 참조하면, 기판(210) 상에 게이트 전극(230)을 덮는 게이트 절연막(240)을 형성할 수 있다. 게이트 절연막(240)은 게이트 전극(230)을 충분히 커버하도록 기판(210) 상에 상대적으로 두꺼운 두께로 형성될 수 있다. 선택적으로는, 게이트 절연막(240)은 게이트 전극(230)의 프로파일(profile)을 따라 상대적으로 얇은 두께로 형성될 수 있다.

[0073] 도 12를 참조하면, 게이트 절연막(240) 상에 액티브 패턴(250)을 형성할 수 있다. 예시적인 실시예들에 있어서, 액티브 패턴(250)은 산화물 반도체를 사용하여 형성될 수 있다.

[0074] 도 13을 참조하면, 게이트 절연막(240)과 액티브 패턴(250) 상에 전극층(도시되지 않음)을 형성할 수 있다. 상기 전극층은 게이트 게이트 절연막(240) 및 액티브 패턴(250) 상에 실질적으로 균일하게 형성될 수 있다. 상기 전극층을 패터닝하여 액티브 패턴(250) 상에 소스 전극(260)과 드레인 전극(270)을 형성할 수 있다. 소스 및 드레인 전극들(260, 270)은 게이트 전극(230)을 중심으로 서로 이격될 수 있으며, 게이트 절연막(240) 상으로 연장될 수 있다.

[0075] 소스 및 드레인 전극들(260, 270)을 형성하는 과정에서 발생하는 액티브 패턴(250)의 손상에 의해 산화물 반도체 소자의 동작 전류가 감소하고 문턱 전압 산포가 증가하며 전하 이동도가 감소하는 문제점이 발생할 수 있다. 비록, 소스 전극(260) 및 드레인 전극(270)의 형성 후에 공기 분위기 하에서 자외선을 조사함으로써, 액티브 패턴(250)의 전기적 특성들을 개선시킬 수는 있지만, 이러한 자외선 조사 공정은 짧은 조사 시간 동안에도 상기 산화물 반도체 소자의 문턱 전압 산포가 쉬프트되는 문제점이 있어, 상기 산화물 반도체 소자의 전기적 특성을

향상시키는데 한계가 있다. 그 결과, 상기 산화물 반도체 소자를 구비하는 표시 장치의 영상의 해상도가 감소되며, 화상의 디스플레이 속도도 감소되는 문제점이 있다.

- [0076] 전술한 문제점들을 고려하여, 예시적인 실시예들에 따르면, 도 14에 예시한 바와 같이, 기판(210)의 제1 면을 향해 자외선을 조사하는 자외선 조사 공정을 수행하면서, 동시에 기판(210)의 제1 면에 대향하는 제2 면에 대해 열을 가하는 열처리 공정을 수행할 수 있다. 예를 들면, 상기 자외선 조사 공정은 약 10초 내지 약 1시간 동안 수행될 수 있고, 약 185nm 내지 약 370nm의 파장을 갖는 자외선을 사용할 수 있다. 상기 자외선은 자외선 램프 또는 단파장 LED로부터 생성될 수 있다. 상기 열처리 공정은 공기, 산소, 오존, 질소 또는 아르곤 분위기 하에서 약 400℃ 이하의 온도에서 약 10초 내지 약 1시간 동안 수행될 수 있다. 상기 열처리 공정은 핫 플레이트 또는 퍼니스를 이용하여 수행될 수 있다.
- [0077] 다른 예시적인 실시예들에 있어서, 상기 자외선 조사 공정이 기판(210)의 제2 면에 대해 수행될 수 있고, 상기 열처리 공정이 기판(210)의 제1 면에 대해 수행될 수 있다. 또 다른 예시적인 실시예들에 따르면, 상기 자외선 조사 공정 및 상기 열처리 공정이 모두 기판(210)의 제1 면 및 제2 면에 대해 동시에 수행될 수도 있다. 따라서, 상기 산화물 반도체의 제조 과정에서 발생하는 액티브 패턴(250)의 손상을 큐어하는 한편, 액티브 패턴(250)의 표면에 발생할 수 있는 수분(H<sub>2</sub>O) 또는 수산기(-OH)를 효과적으로 감소시키거나 제거할 수 있다. 그 결과, 액티브 패턴(250)을 포함하는 상기 산화물 반도체 소자의 전기적인 특성들을 향상시킬 수 있다.
- [0078] 도 15를 참조하면, 소스 전극(260)과 드레인 전극(270)에 의해 노출되는 액티브 패턴(250) 상에 식각 저지층(280)을 형성할 수 있다. 식각 저지층(280)은 실리콘 산화물, 실리콘 질화물, 실리콘 산질화물, 반도체 산화물 등을 포함할 수 있다.
- [0079] 게이트 절연층(240) 상에는 소스 전극(260), 드레인 전극(270) 및 식각 저지층(280)을 덮는 보호층(290)이 형성될 수 있다. 예를 들면, 보호층(290)은 실리콘 산화물, 실리콘 질화물, 실리콘 산질화물 등을 사용하여 형성될 수 있다.
- [0080] 보호층(290)의 형성에 따라, 기판(210) 상에는 게이트 전극(230), 게이트 절연막(240), 액티브 패턴(250), 소스 전극(260), 드레인 전극(270), 식각 저지층(280) 및 보호층(290)을 포함하는 산화물 반도체 소자가 형성될 수 있다.
- [0081] 도 16을 참조하면, 상기 산화물 반도체 소자를 덮는 절연층(300)을 기판(210) 상에 형성할 수 있다. 예를 들면, 절연층(300)은 투명 절연 물질을 사용하여 형성할 수 있다. 절연층(300)에 대하여 평탄화 공정을 수행하여 절연층(300)의 상면을 평탄화시킬 수도 있다.
- [0082] 도 17을 참조하면, 절연층(300)을 부분적으로 식각하여 드레인 전극(270)의 일부를 노출시키는 홀을 형성할 수 있다. 예를 들면, 절연층(300)의 홀은 사진 식각 공정을 통해 수득될 수 있다.
- [0083] 절연층(300) 상에는 제1 전극층(도시되지 않음)이 형성될 수 있다. 상기 제1 전극층은 절연층(300)의 프로파일을 따라 드레인 전극(270)과 절연층(300) 상에 실질적으로 균일한 두께로 형성될 수 있다. 상기 제1 전극층은 투명 도전성 물질, 반투과형 도전성 물질, 반사형 도전성 물질 등을 사용하여 형성될 수 있다.
- [0084] 상기 제1 전극층을 패터닝하여 드레인 전극(270)에 접속되는 제1 전극(310)을 형성할 수 있다. 제1 전극(310)은 상기 표시 장치의 화소 전극에 해당될 수 있다. 제1 전극(310)은 노출된 드레인 전극(270), 상기 홀의 측벽 및 절연층(310) 상에 형성될 수 있다.
- [0085] 절연층(300)과 제1 전극(310) 상에는 화소 정의막(320)이 형성될 수 있다. 화소 정의막(320)은 투명 절연 물질을 사용하여 형성될 수 있다. 예를 들면, 화소 정의막(320)은 폴리아크릴계 수지, 폴리이미드계 수지 등의 유기 물질이나 실리카 계열의 무기 물질을 사용하여 형성될 수 있다.
- [0086] 화소 정의막(320)을 부분적으로 식각하여 제1 전극(310)을 노출시키는 개구를 형성할 수 있다. 화소 정의막(320)의 개구는 기판(210)에 대하여 소정의 각도로 경사진 측벽을 가질 수 있다. 이러한 개구의 측벽 경사에 따라 후속하여 유기 발광층(330) 및/또는 제2 전극(340)(도 18 참조)을 용이하게 형성할 수 있다.
- [0087] 도 18을 참조하면, 제1 전극(310), 상기 개구의 측벽 및 화소 정의막(320) 상에 유기 발광층(330)을 형성할 수 있다. 유기 발광층(330)은 상기 개구의 프로파일을 따라 노출된 제1 전극(310), 상기 개구의 측벽 및 화소 정의막(320) 상에 실질적으로 균일하게 형성될 수 있다. 유기 발광층(330)은 적색 광, 녹색 광 및 청색 광을 각기 발생시키는 저분자 유기 물질들, 고분자 유기 물질들 등을 사용하여 형성될 수 있다. 또한, 유기 발광층(330)은

발광층, 정공 주입층, 정공 수송층, 전자 수송층, 전자 주입층 등을 포함하는 다층 구조로 형성될 수 있다.

[0088] 유기 발광층(330) 상에는 제2 전극(340)이 형성될 수 있다. 제2 전극(340)은 투명 도전성 물질, 반투과형 도전성 물질, 반사형 도전성 물질 등을 사용하여 형성될 수 있다. 제2 전극(340)은 유기 발광층(330) 상에 실질적으로 균일하게 형성될 수 있다. 다른 예시적인 실시예들에 있어서, 유기 발광층(330)이 제1 전극(310) 상에만 형성되는 경우, 제2 전극(340)도 화소 정의막(320)의 개구 내에만 형성될 수 있다. 예를 들면, 유기 발광층(330)은 제1 전극(310)과 상기 개구의 측벽 상에만 형성될 수 있으며, 제2 전극(340)은 이러한 유기 발광층(330) 상에 형성될 수 있다. 예를 들면, 유기 발광층(330)과 화소 정의막(320) 상에 제2 전극층(도시되지 않음)을 형성한 다음, 상기 제2 전극층을 패터닝하여 제2 전극(340)을 수득할 수 있다.

[0089] 제2 전극(340) 상부에는 기판(210)에 실질적으로 대응하는 제2 기판(350)이 제공될 수 있다. 예를 들면, 제2 기판(350)은 투명 절연 물질로 이루어질 수 있다.

[0090] 상술한 바와 같이, 상기 표시 장치가 자외선 조사 공정 및 열처리 공정을 통해 향상된 전기적 특성들을 갖는 산화물 반도체 소자를 포함할 수 있기 때문에, 상기 표시 장치가 표시하는 영상의 해상도가 크게 증가될 수 있고, 영상의 디스플레이 속도도 크게 향상될 수 있다.

[0091] 이상, 본 발명의 예시적인 실시예들을 첨부된 도면들을 참조하여 설명하였지만, 상술한 실시예들은 예시적인 것으로서 본 발명의 기술적 사상을 벗어나지 않는 범위에서 해당 기술 분야에서 통상의 지식을 가진 자에 의하여 수정 및 변경될 수 있을 것이다.

### 산업상 이용가능성

[0092] 본 발명의 예시적인 실시예들에 따르면, 소스 전극과 드레인 전극을 형성한 후에, 자외선 조사 공정과 열처리 공정을 동시에 수행할 수 있다. 이에 따라, 상기 소스 전극과 상기 드레인 전극을 형성하는 과정에서 발생할 수 있는 액티브 패턴의 손상을 방지할 수 있다. 또한, 산화물 반도체 소자의 제조 과정에서 발생할 수 있는 액티브 패턴의 표면에 존재하는 수분 또는 수산기를 효과적으로 감소시키거나 제거할 수 있다. 이에 따라, 상기 산화물 반도체 소자는 동작 전류의 증가, 문턱 전압 산포의 감소, 채널 영역에서의 전하 이동도의 증가 등의 향상된 전기적 특성들을 확보할 수 있다. 이러한 산화물 반도체 소자를 유기 발광 표시 장치, 액정 표시 장치, 플렉서블 디스플레이 장치 등과 같은 표시 장치에 적용할 경우, 상기 표시 장치의 두께를 감소시킬 수 있고, 상기 표시 장치가 나타내는 영상의 품질과 화면의 구동 속도를 향상시킬 수 있다.

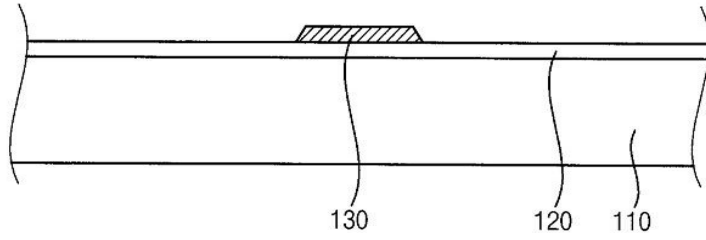
### 부호의 설명

[0093] 110, 210: 기판  
120, 220: 버퍼층  
130, 230: 게이트 전극  
140, 240: 게이트 절연막  
150, 250: 액티브 패턴  
160, 260: 소스 전극  
170, 270: 드레인 전극  
180, 280: 식각 저지층  
190, 290: 보호층  
300: 절연층  
310: 제1 전극  
320: 화소 정의막  
330: 유기 발광층  
340: 제2 전극  
350: 제2 기판

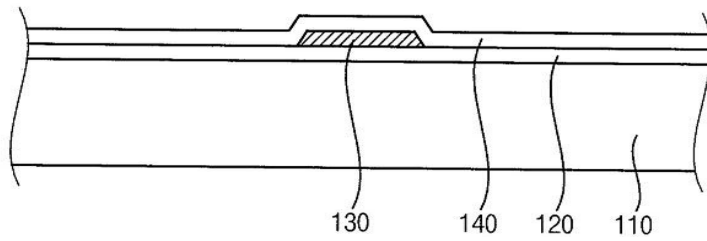


도면

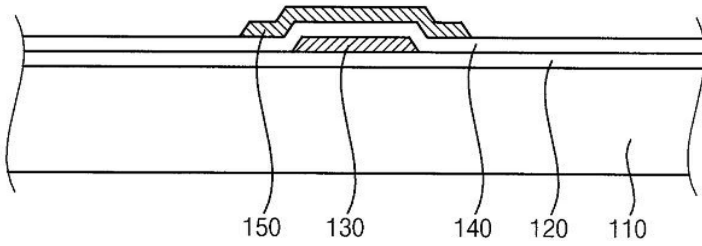
도면1



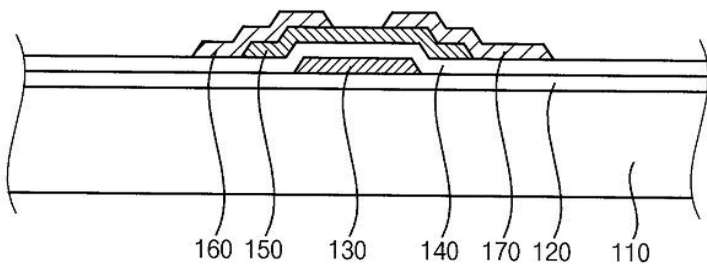
도면2



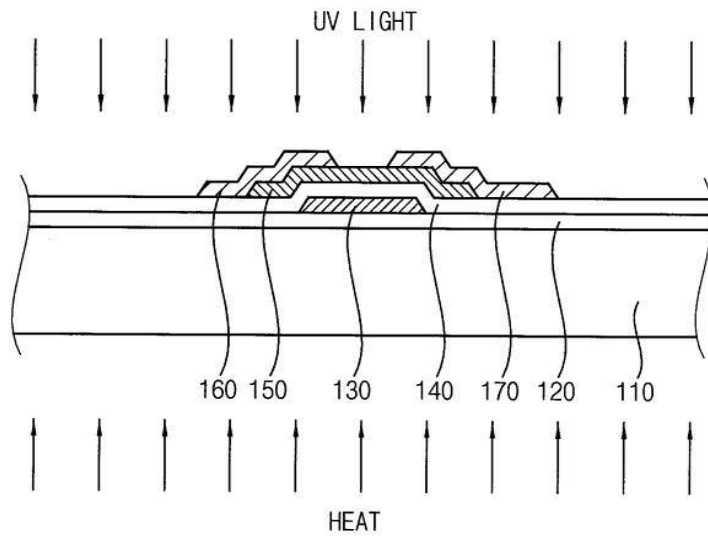
도면3



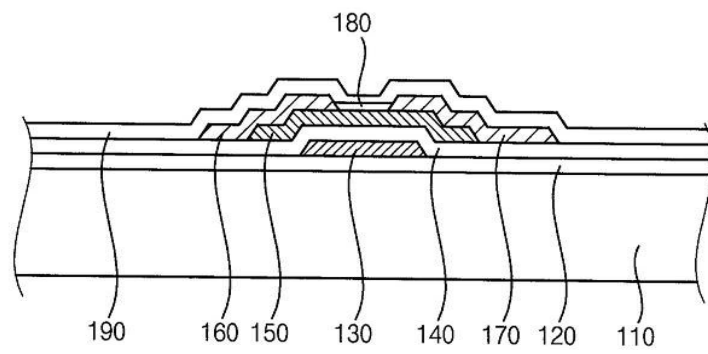
도면4



도면5

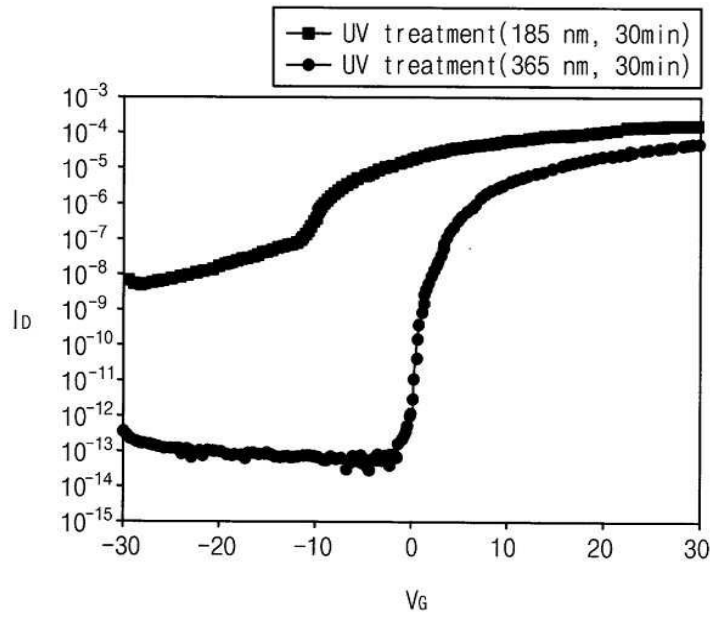


도면6

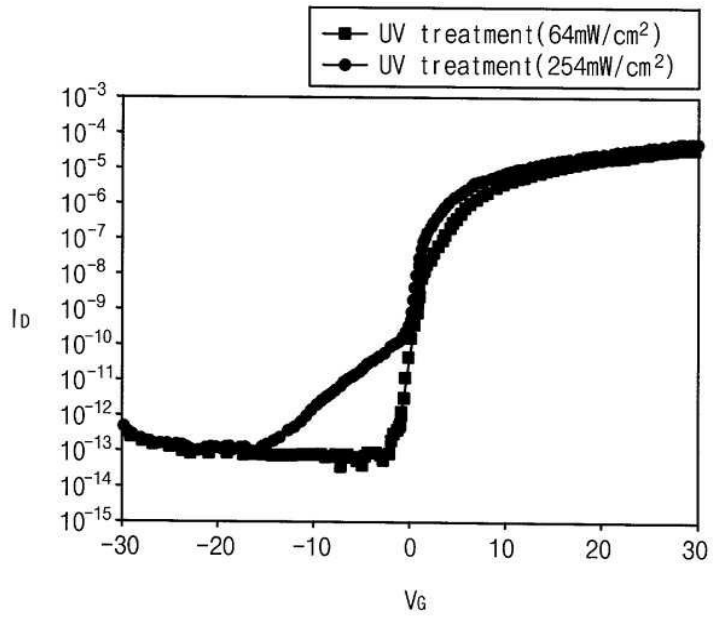




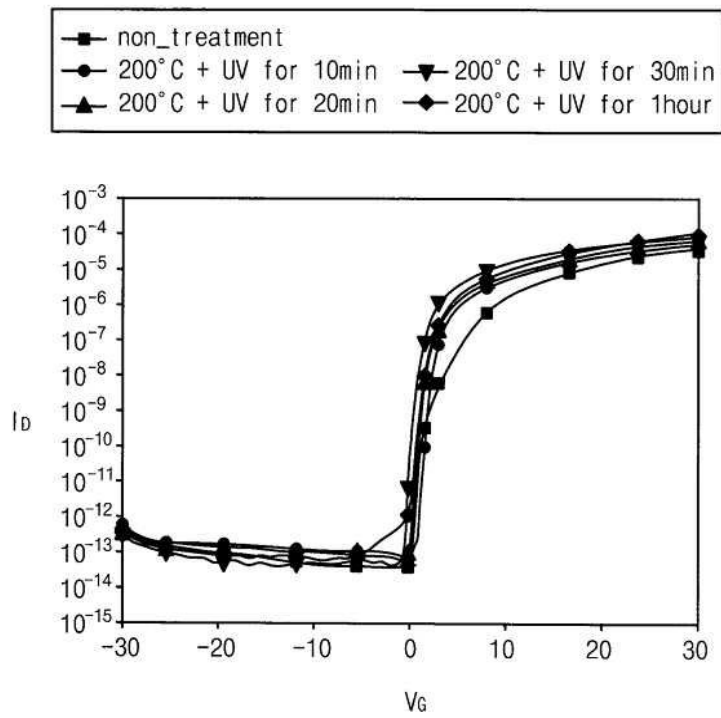
도면7



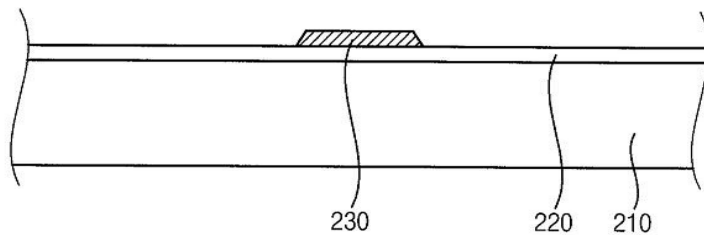
도면8



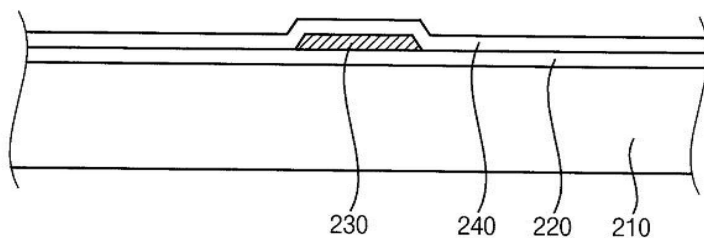
도면9



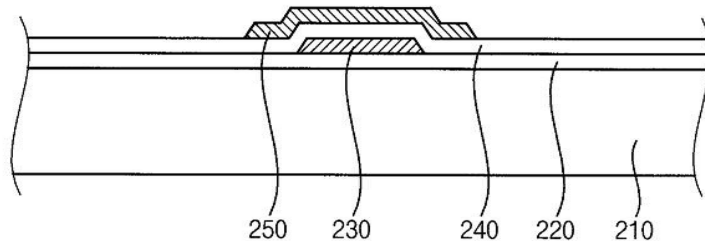
도면10



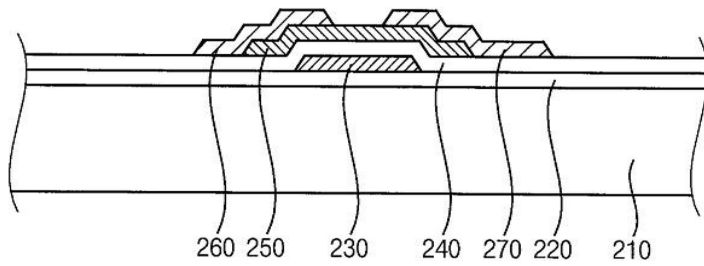
도면11



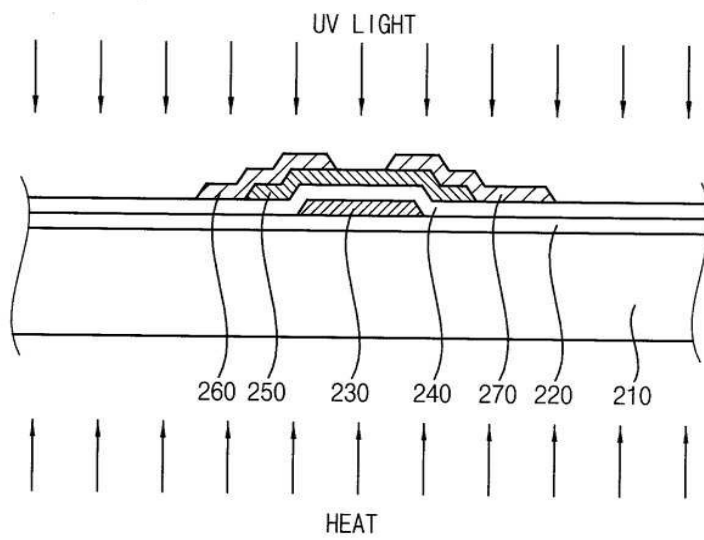
도면12



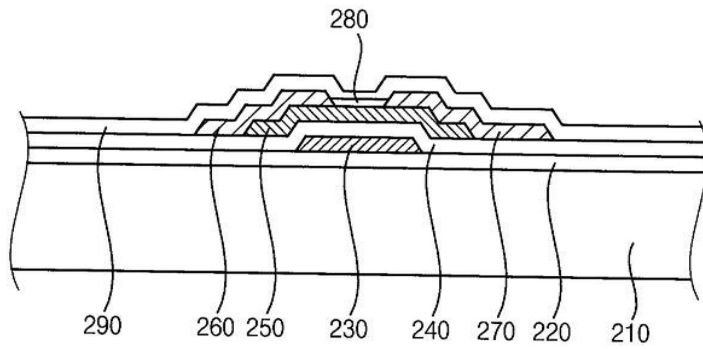
도면13



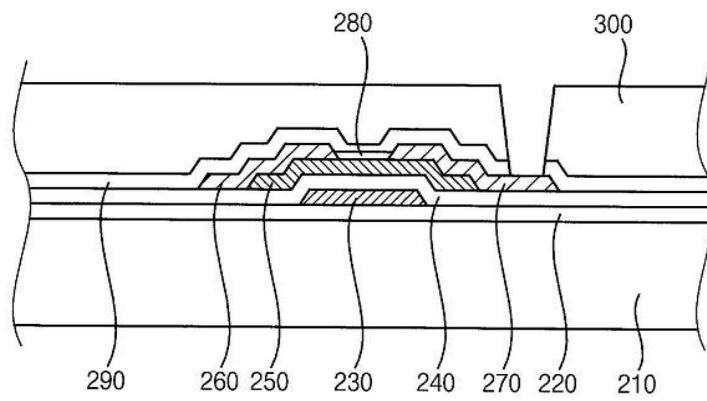
도면14



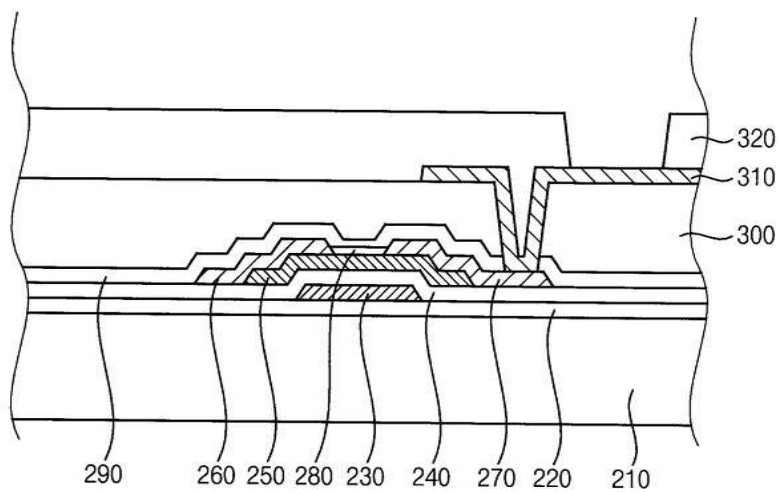
도면15



도면16



도면17



도면18

