



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0047082
(43) 공개일자 2015년05월04일

- | | |
|---|---|
| <p>(51) 국제특허분류(Int. Cl.)
H04N 21/234 (2014.01) H04N 21/235 (2011.01)
H04N 7/24 (2011.01)</p> <p>(21) 출원번호 10-2014-0087797</p> <p>(22) 출원일자 2014년07월11일
심사청구일자 없음</p> <p>(30) 우선권주장
1020130126824 2013년10월23일 대한민국(KR)</p> | <p>(71) 출원인
한국전자통신연구원
대전광역시 유성구 가정로 218 (가정동)
연세대학교 원주산학협력단
강원도 원주시 흥업면 연세대길 1</p> <p>(72) 발명자
김창기
대전광역시 서구 청사로 70, 114동308호 (월평동, 누리아파트)
유정주
대전광역시 동구 동구청로 35, 213동 201호 (대성동, 은어송마을2단지아파트)
(뒷면에 계속)</p> <p>(74) 대리인
특허법인 신지</p> |
|---|---|

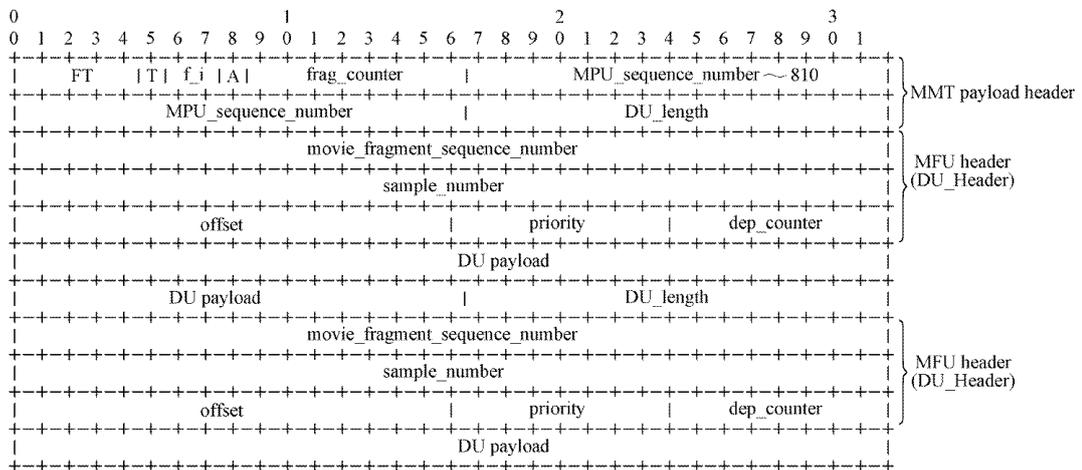
전체 청구항 수 : 총 4 항

(54) 발명의 명칭 MMT 페이로드 헤더 구성 장치 및 방법

(57) 요약

본 발명은 MMT 페이로드 헤더 구성 장치로, 하나의 페이로드에 통합시켜 사상해야 할 미디어 프래그먼트 유닛(media fragment unit : MFU)이 둘 이상인지를 판단하는 MFU 계수부와, 둘 이상의 MFU들이 포함되는 MMT 프로세싱 유닛(MMT Processing Unit: MPU)의 시퀀스 넘버를 페이로드 헤더에 한 번만 표시하는 페이로드 헤더 구성부를 포함한다.

대표도



(72) 발명자

홍진우

대전광역시 유성구 배울2로 134, 106동 202호 (용산동, 대덕테크노밸리푸르지오하임1단지아파트)

서광덕

강원도 원주시 흥업면 연세대길 1 (연세대학교 컴퓨터정보통신공학부)

이홍래

강원도 원주시 흥업면 연세대길 1 (연세대학교 컴퓨터정보통신공학부)

이 발명을 지원한 국가연구개발사업

과제고유번호	11-921-03-001
부처명	미래창조과학부
연구관리전문기관	한국방송통신전파진흥원
연구사업명	방송통신ETRI연구개발지원사업
연구과제명	Beyond 스마트TV 기술 개발
기여율	1/2
주관기관	한국전자통신연구원
연구기간	2011.03.01 ~ 2015.02.28이 발명을 지원한 국가연구개발사업
과제고유번호	1415128746
부처명	미래창조과학부
연구관리전문기관	정보통신산업진흥원
연구사업명	대학 IT 연구센터 육성지원사업(ITRC)
연구과제명	차세대 디지털 TV방송시스템(실감형/ 모바일/ 양방향) 핵심기술 개발
기여율	1/2
주관기관	연세대학교 산학협력단
연구기간	2014.01.01 ~ 2014.12.31

명세서

청구범위

청구항 1

하나의 페이로드에 통합시켜 사상해야 할 미디어 프래그먼트 유닛(media fragment unit: MFU)이 둘 이상인지를 판단하는 MFU 계수부와,

둘 이상의 MFU들이 포함되는 MMT 프로세싱 유닛(MMT Processing Unit: MPU)의 시퀀스 넘버를 페이로드 헤더에 한 번만 표시하는 페이로드 헤더 구성부를 포함함을 특징으로 하는 MMT 페이로드 헤더 구성 장치.

청구항 2

제 1항에 있어서,

상기 MFU들이 포함되는 데이터 유닛(Data Unit: DU) 헤더들 각각에 MFU 시퀀스 넘버를 표시하는 데이터 유닛 헤더 구성부를 더 포함함을 특징으로 하는 MMT 페이로드 헤더 구성 장치.

청구항 3

MMT 시스템의 전달 기능 계층에서의 MMT 페이로드 헤더 구성 방법에 있어서,

하나의 페이로드에 통합시켜 사상해야 할 미디어 프래그먼트 유닛(media fragment unit : MFU)이 둘 이상인지를 판단하는 단계와,

둘 이상의 MFU들이 포함되는 MMT 프로세싱 유닛(MMT Processing Unit: MPU)의 시퀀스 넘버를 페이로드 헤더에 한 번만 표시하는 단계를 포함함을 특징으로 하는 MMT 페이로드 헤더 구성 방법.

청구항 4

제 3항에 있어서,

상기 MFU들이 포함되는 데이터 유닛(Data Unit: DU) 헤더들 각각에 MFU 시퀀스 넘버를 표시하는 단계를 더 포함함을 특징으로 하는 MMT 페이로드 헤더 구성 방법.

발명의 설명

기술분야

[0001] 본 발명은 MPEG 미디어 전송 시스템 기반의 미디어 전송 서비스 기술에 관한 것으로, 특히 오버헤드를 감축시키기 위한 MMT 페이로드 헤더 구성 장치 및 방법에 관한 것이다.

배경기술

[0002] MMT(MPEG Media Transport)는 ISO/IEC WG11(MPEG) 시스템 분과(system sub-working group)에서 2010년부터 개발을 시작한 새로운 미디어 전송 표준 기술이다.

[0003] 기존의 MPEG-2 시스템은 방송망에서 AV(Audio Video) 콘텐츠를 전송하기 위해 필요한 패킷화, 동기화, 멀티플렉싱 등에 대한 표준으로 MPEG-2 TS(transport stream) 기술을 표준화했고 현재 널리 쓰여지고 있다. 그러나, 네트워크가 IP(Internet Protocol) 기반인 패킷 전송 환경에서 MPEG-2 TS는 비효율적이다.

[0004] 이에 ISO/IEC WG 11 MPEG에서는 새로운 미디어 전송 환경과 앞으로 예상되는 미디어 전송환경을 고려하여 새로

운 미디어 전송 표준의 필요성을 인식하게 되었고, MMT 표준화를 시작하게 되었다.

[0005] 현재 MPEG 시스템 분과에서 고려되고 있는 MMT 페이로드 헤더에는 MMT 프로세싱 유닛(MMT Processing Unit: MPU)의 순서번호를 나타내는 MPU_sequence_number를 데이터 유닛(Data Unit : DU) 헤더의 내부에 표시하고 있다.

[0006] DU 헤더는 여러 개의 데이터 단위(data unit)들을 하나의 페이로드에 통합(aggregation)할 경우, 통합된 DU의 개수만큼 페이로드 헤더에 존재하게 된다. 그런데, 통합되는 DU들이 미디어 프래그먼트 유닛(media fragment unit : MFU)들일 경우 이 MFU들은 동일한 MPU에서 추출된 프래그먼트(fragment)들이므로, 결국 동일한 MPU_sequence_number를 갖는다.

[0007] 따라서, 여러 개의 MFU DU들을 하나의 페이로드에 통합(aggregation)시킬 경우, 각각의 MFU DU 헤더에는 MPU_sequence_number가 공통적으로 존재하게 된다. 이럴 경우에 동일한 MPU_sequence_number가 MMT 페이로드 헤더에 MFU 데이터 단위의 개수만큼 불필요하게 반복되어 나타난다.

[0008] 한편, MPU 내에 포함되어 있는 MFU에 대한 순서번호인 MFU sequence number는 MMT 페이로드 헤더에 표시되어 있지 않다. 이러한 MFU sequence number는 MPU 내에서 MFU들의 순서 관계를 나타내는 중요한 정보로, MFU sequence number 값의 불연속적인 증가를 통해 수신측에서는 손실된 MFU의 순서 번호를 파악할 수 있고, 송신측에서는 전송 처리에 누락된 MFU의 순서번호를 파악할 수 있다. 따라서, MFU sequence number 정보를 페이로드 헤더의 적절한 위치에 표시할 필요가 있다.

발명의 내용

해결하려는 과제

[0009] 본 발명에서는 다수의 MFU DU들을 하나의 페이로드에 통합(aggregation)시킬 때, MPU_sequence_number가 중복되지 않도록 하여 오버헤드를 감축시킬 수 있는 MMT 페이로드 헤더 구성장치 및 방법을 제공한다.

[0010] 또한, 본 발명은 MMT 페이로드에 실려있는 MFU들에 대한 순서 관계를 용이하게 파악할 수 있도록 하는 MMT 페이로드 헤더 구성장치 및 방법을 제공한다.

과제의 해결 수단

[0011] 본 발명은 MMT 페이로드 헤더 구성 장치로, 하나의 페이로드에 통합시켜 사상해야 할 미디어 프래그먼트 유닛(media fragment unit : MFU)이 둘 이상인지를 판단하는 MFU 계수부와, 둘 이상의 MFU들이 포함되는 MMT 프로세싱 유닛(MMT Processing Unit: MPU)의 시퀀스 넘버를 페이로드 헤더에 한 번만 표시하는 페이로드 헤더 구성부를 포함한다.

[0012] 본 발명은 MMT 시스템의 전달 기능 계층에서의 MMT 페이로드 헤더 구성 방법으로, 하나의 페이로드에 통합시켜 사상해야 할 미디어 프래그먼트 유닛(media fragment unit : MFU)이 둘 이상인지를 판단하는 단계와, 둘 이상의 MFU들이 포함되는 MMT 프로세싱 유닛(MMT Processing Unit: MPU)의 시퀀스 넘버를 페이로드 헤더에 한 번만 표시하는 단계를 포함한다.

발명의 효과

[0013] 본 발명에 따라, 다수의 MFU DU들을 하나의 페이로드에 통합(aggregation)시킬 때, MPU_sequence_number가 중복되지 않아 헤더 크기가 불필요하게 증가되는 것을 막을 수 있다. 또한, MMT 페이로드에 실려있는 MFU들에 대한 순서 관계를 쉽게 파악할 수 있다.

도면의 간단한 설명

[0014] 도 1은 MMT 시스템의 계층 구조를 도시한 도면이다.

- 도 2는 MMT 패킷의 내부 구조를 나타낸다.
- 도 3은 현재 MPEG 시스템 분과에서 고려되고 있는 MMT 페이로드 헤더의 구조도이다.
- 도 4는 Timed-media를 위한 DU 헤더의 구조도이다.
- 도 5는 Non-timed-media를 위한 DU 헤더의 구조도이다.
- 도 6은 2개의 Timed-media MFU들이 통합된 MMT 페이로드 헤더의 구조도이다.
- 도 7은 본 발명의 일 실시 예에 따른 MMT 페이로드 헤더의 구조도이다.
- 도 8은 본 발명에 따른 2개의 Timed-media MFU들이 통합된 MMT 페이로드 헤더의 예시도이다.
- 도 9a는 본 발명의 일 실시 예에 따른 Timed-media MFU를 위한 DU헤더의 구조이다.
- 도 9b는 본 발명의 일 실시 예에 따른 Non-timed media MFU를 위한 DU헤더의 구조이다.
- 도 10은 본 발명의 일 실시 예에 따른 MMT 페이로드 헤더 구성장치의 블록 구성도이다.
- 도 11은 본 발명의 일 실시 예에 따른 MMT 오버헤드 구성 방법을 설명하기 위한 순서도이다.

발명을 실시하기 위한 구체적인 내용

- [0015] 이하에서는 첨부한 도면을 참조하여 본 발명의 실시 예들을 상세히 설명한다. 본 발명을 설명함에 있어 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다. 또한, 후술되는 용어들은 본 발명에서의 기능을 고려하여 정의된 용어들로서 이는 사용자, 운용자의 의도 또는 관례 등에 따라 달라질 수 있다. 그러므로 그 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다.
- [0016] 도 1은 MMT 시스템의 계층 구조를 도시한 도면이다.
- [0017] 도 1을 참조하면, 멀티미디어 데이터 패킷을 구성하고 이를 전송하기 위한 미디어 부호화 계층(Media Coding Layer)(110), 캡슐화 기능 계층(Encapsulation Function Layer: Layer E)(120), 전달 기능 계층(Delivery Function Layer: Layer D)(130), 전송 프로토콜 계층(transport Protocol Layer)(140), 인터넷 프로토콜(IP) 계층(150) 및 시그널링 기능 계층(Signaling Function Layer: Layer C)(100)이 도시되었다.
- [0018] 미디어 부호화 계층(110)에서 압축된 멀티미디어 데이터는 캡슐화(Encapsulation) 기능 계층(120)을 거쳐 파일 포맷과 유사한 형태로 패키지화되어 출력된다. 캡슐화 기능 계층(120)은 미디어 부호화 계층(110)으로부터 제공되는 코딩된 미디어 데이터 또는 저장된 미디어 데이터를 입력으로 하여 MMT 서비스를 위한 작은 단위인 데이터 프래그먼트(segment)을 생성하며, 데이터 프래그먼트를 사용하여 MMT 서비스를 위한 액세스 유닛(Access Unit)들을 생성한다. 또한 캡슐화 기능 계층(120)은 액세스 유닛들을 결합 및/또는 분할함으로써 복합 콘텐츠의 생성 및 저장과 전송을 위한 패킷 포맷을 생성한다.
- [0019] 전달 기능 계층(130)은 캡슐화 기능 계층(120)에서 출력되는 데이터 유닛(들)을 MMT 페이로드 포맷으로 변환한 후, MMT 전송 패킷 헤더(MMT Transport Packet Header)를 추가하여 MMT 전송 패킷으로 구성하거나 또는 기존 전송 프로토콜인 RTP(Real-time Protocol)를 사용하여 RTP 패킷으로 구성한다.
- [0020] 전달 기능 계층(130)에서 구성된 패킷들은 UDP(User Datagram Protocol) 또는 TCP(Transport Control Protocol)와 같은 전송 프로토콜 계층(140)을 거쳐 최종적으로 인터넷 프로토콜(IP) 계층(150)에서 IP 패킷화되어 전송된다. 시그널링 기능부(100)는 데이터의 전송에 필요한 제어 정보 혹은 시그널링 정보를 생성하여 데이터에 추가하여 전송하거나, 또는 별도의 시그널링 수단을 통해 전송한다.
- [0021] 전달 기능 계층(130)에서 생성되는 MMT 페이로드 포맷은 MMT 프로토콜 혹은 RTP에 의해 전달될 미디어 유닛(들)의 논리 구조를 정의한다. MMT 페이로드는 캡슐화된 데이터 유닛(Data Unit : DU) 및 MMT 계층 프로토콜들 혹은 다른 기존 어플리케이션 전송 프로토콜들(Application Transport Protocols)에 의한 다른 정보를 전달하기 위한 페이로드 포맷에 의해 특정(specify)된다. MMT 페이로드는 스트리밍(streaming)에 대한 정보 및 파일 전달(file transfer)에 대한 정보를 제공한다. 스트리밍에서, 데이터 유닛은 MMT 미디어 프래그먼트 유닛(Media Fragment Unit: MFU) 혹은 MMT 프로세싱 유닛(MMT Processing Unit: MPU)이 될 수 있다.

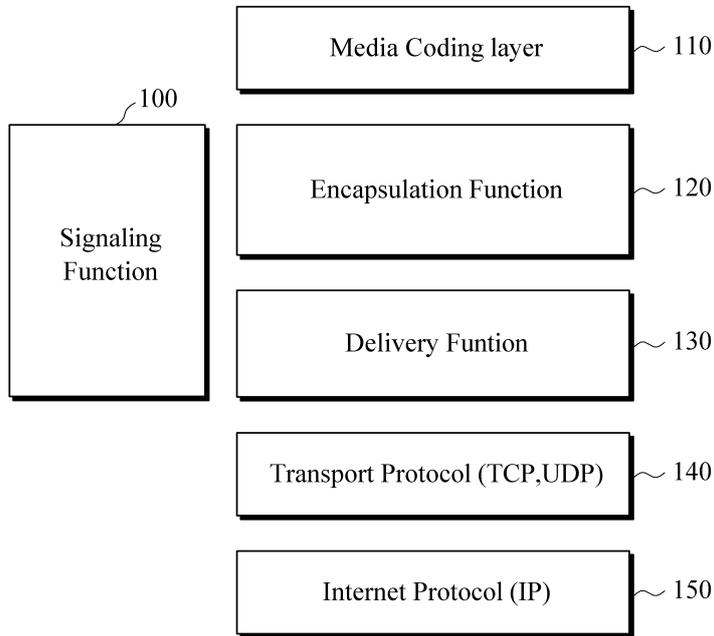
- [0022] 여기서, MFU는 어떤 특정 미디어 코덱(Media Codec)에도 독립적인, 미디어 디코더에 의해 독립적으로 처리 가능한 코딩된 미디어 데이터를 포함하는 일반적인 컨테이너 포맷이다. MFU는 MPU의 프래그먼트 데이터의 일부분을 나타내는 것으로, 독자적으로 디코딩이 가능한 최소 단위가 된다. 일 예로서 하나의 프레임은 액세스 유닛으로 사용하여 부호화가 수행되는 경우 MFU는 하나의 비디오 프레임이 될 수 있으며, 다른 경우 하나의 프레임 안에 포함된 하나의 슬라이스가 될 수 있다.
- [0023] MPU는 하나 또는 그 이상의 MFU들과 추가적인 전달 및 처리 관련 정보를 포함하는 컨테이너 포맷으로서, 복수의 서로 다른 액세스 유닛들로부터 생성된 다양한 개수의 MFU들을 포함할 수 있다. MPU는 MMT 구현 개체(MMT compliant entity)에 의해서 완전하고 독립적으로 처리될 수 있는 부호화된 미디어 데이터 유닛을 의미하는 것으로서, 어플리케이션 환경에 따른 특정한 크기(일 예로서 비디오의 경우 1 GOP(Group of Picture))를 가질 수 있다. 일 예로서 MPU는 1 GOP(일 예로서 1초의 비디오)를 구성하는 복수의 픽처 프레임들로 구성될 수 있으며, MFU는 각 픽처 프레임을 포함할 수 있다. MPU는 주어진 정의에 따른 헤더 필드(header field)들을 포함하는데, 이런 필드들 중 적어도 일부는 MPU의 프로세싱에 필수적일 수 있다.
- [0024] 도 2는 MMT 패킷의 내부 구조도이다.
- [0025] 도 2를 참조하면, MMT 패킷은 캡슐화 기능 계층(120)에서 생성된 MPU 파일(210)을 바탕으로 전달 기능 계층(130)에서 MMT 페이로드를 생성한다. 적어도 하나의 멀티미디어 데이터를 식별하여 헤더(220, 230)를 구성하고, 헤더 정보와 적어도 하나의 멀티미디어 데이터를 결합하여 멀티미디어 데이터 패킷을 구성한다.
- [0026] 본 발명은 도 2에 도시된 바와 같은 전달 기능 계층(130)에서 생성되는 페이로드 헤더(220)를 감축시킬 수 있는 MMT 기반의 효율적인 미디어 전송을 위한 개선된 MMT 페이로드 헤더의 구성에 대한 것이다.
- [0027] 도 3은 현재 MPEG 시스템 분과에서 고려되고 있는 MMT 페이로드 헤더의 구조도이다.
- [0028] 도 3을 참조하면, MMT 페이로드 헤더에는 DU 헤더가 포함되어 있는데, 도 4는 Timed-media MFU(media fragment unit)를 위한 DU 헤더의 구조도이고, 도 5는 Non-timed media MFU를 위한 DU 헤더의 구조도이다.
- [0029] 도 4 및 도 5를 참조하면, MPU의 순서번호를 나타내는 MPU_sequence_number(410, 510)가 DU 헤더의 내부에 표시되어 있다.
- [0030] 그런데, DU 헤더는 여러 개의 데이터 단위(data unit)들을 하나의 페이로드에 통합(aggregation)할 경우, 통합된 데이터 단위의 개수만큼 페이로드 헤더에 존재하게 된다. 그런데, 통합되는 데이터 단위들이 MFU들이거나 MFU들은 동일한 MPU에서 추출된 조각(fragment)들이므로 결국 동일한 MPU_sequence_number를 갖는다. 따라서, 여러 개의 MFU 데이터 단위들을 하나의 페이로드에 통합(aggregation)시킬 경우 각각의 MFU 데이터 단위에게 헤더로 붙게 되는 모든 DU 헤더에는 MPU_sequence_number가 공통적으로 존재하게 된다. 이럴 경우에 동일한 MPU_sequence_number가 MMT 페이로드 헤더에 MFU 데이터 단위의 개수만큼 반복되어 나타나므로 불필요한 비트량의 낭비를 초래하게 된다.
- [0031] 도 6은 2개의 Timed-media MFU들이 통합된 MMT 페이로드 헤더의 구조도이다.
- [0032] 도 6을 참조하면, 동일한 값을 갖는 MPU_sequence_number(610, 620)가 2회 반복되어 페이로드 헤더에 존재함을 알 수 있다. 하나의 페이로드에 통합되는 MFU 데이터 단위의 개수가 증가하면 이에 비례하여 동일한 MPU_sequence_number의 반복 회수도 증가하게 된다. 이를 통해 현재의 MMT 기술에 포함된 MPU_sequence_number의 위치가 적절하지 못함을 알 수 있다. 따라서, MPU_sequence_number의 위치를 조정할 필요가 있다.
- [0033] 따라서, 본 발명에서는 다중의 MFU들을 통합하여 하나의 페이로드에 사상하는 경우 MPU_sequence_number를 MFU들마다 표시할 필요가 없고, 통합되어 페이로드에 실리는 모든 MFU들을 대표할 수 있는 하나의 MPU_sequence_number만을 페이로드 헤더에 표시한다. 즉, 종래에 DU 헤더에 기록되는 MPU_sequence_number의 위치를 MMT 페이로드 헤더에 기록되도록 한다.
- [0034] 도 7은 본 발명의 일 실시 예에 따른 MMT 페이로드 헤더의 구조도이다.
- [0035] 도 7을 참조하면, DU 헤더에서 MPU_sequence_number가 삭제되고, MPU_sequence_number(710)를 MMT 페이로드 헤더에 기록되도록 한다.
- [0036] 도 8은 본 발명에 따른 2개의 Timed-media MFU들이 통합된 MMT 페이로드 헤더의 예시도이다.
- [0037] 도 8을 참조하면, 도 6에서 MPU_sequence_number가 2회 표시되는 것과 달리, MPU_sequence_number(810)가 1회

만 표시되므로, 페이로드 구성에 소요되는 헤더의 크기를 줄일 수 있다. 따라서, 하나의 페이로드에 통합되는 MFU들의 개수가 증가할수록 헤더 크기 감축 효과는 증가하게 된다.

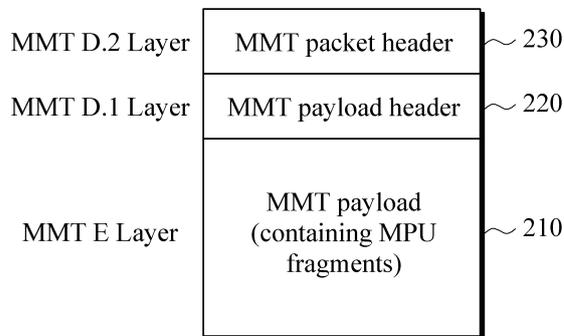
- [0038] 한편, 도 3 내지 도 5를 참조하면, MPU내에 포함되어 있는 MFU에 대한 순서번호인 MFU sequence number정보는 MMT 페이로드 헤더에 표시되어 있지 않다. 그런데, MFU sequence number는 MPU 내에서 MFU들의 순서 관계를 나타내는 중요한 정보이다. 즉, MFU sequence number 값의 불연속적인 증가를 통해 수신측에서는 손실된 MFU의 순서번호를 파악할 수 있고, 송신측에서는 전송 처리에 누락된 MFU의 순서번호를 파악할 수 있다. 따라서, MFU sequence number를 페이로드 헤더의 적절한 위치에 표시할 필요가 있다. 이를 위해 본 발명에서는 통합되어 하나의 페이로드에 실리게 되는 모든 MFU들의 순서 관계를 쉽고 명확하게 표시할 수 있는 MFU sequence number를 DU 헤더에 추가한다.
- [0039] 도 9a는 본 발명의 일 실시 예에 따른 Timed-media MFU를 위한 DU헤더의 구조이고, 도 9b는 본 발명의 일 실시 예에 따른 Non-timed media MFU를 위한 DU헤더의 구조이다.
- [0040] 도 9a 및 도 9b를 참조하면, 종래의 DU 헤더의 구조인 도 4 및 도 5와 비교했을 때, DU 헤더에는 MFU sequence number(910, 920)가 새롭게 추가되어 있다.
- [0041] 도 10은 본 발명의 일 실시 예에 따른 MMT 페이로드 헤더 구성 장치를 도시한 블록 구성도이다. 여기서, MMT 페이로드 헤더 구성 장치는 도 1의 계층들 중 전달 기능 계층(130)에 포함되어 구성된다.
- [0042] 도 10을 참조하면, MMT 페이로드 헤더 구성장치는 MFU 계수부(1010) 및 페이로드 헤더 구성부(1020)를 포함한다.
- [0043] MFU 계수부(1010)는 하나의 페이로드에 통합시켜 사상해야 할 미디어 프래그먼트 유닛(media fragment unit: MFU)이 둘 이상인지를 판단한다. 페이로드 헤더 구성부(1020)는 둘 이상의 MFU들이 포함되는 MMT 프로세싱 유닛(MMT Processing Unit: MPU)의 시퀀스 넘버를 페이로드 헤더에 한 번만 표시하여 페이로드 헤더를 구성한다.
- [0044] 또한, 도면에는 도시되어 있지 않지만, MFU들이 포함되는 데이터 유닛(Data Unit: DU) 헤더들 각각에 MFU 시퀀스 넘버를 표시하는 데이터 유닛 헤더 구성부가 더 포함될 수 있다.
- [0045] 도 11은 본 발명의 일 실시 예에 따른 MMT 오버헤드 구성 방법을 설명하기 위한 순서도이다.
- [0046] 도 11을 참조하면, MMT 페이로드 헤더 구성 장치(이하 '장치'라 기재함)는 하나의 페이로드에 통합시켜 사상해야 할 미디어 프래그먼트 유닛(media fragment unit : MFU)이 둘 이상인지를 판단한다(S1110).
- [0047] S1110의 판단 결과 하나의 패킷에 구성되어야 할 MFU가 둘 이상일 경우, 장치는 둘 이상의 MFU들이 포함되는 MMT 프로세싱 유닛(MMT Processing Unit: MPU)의 시퀀스 넘버를 페이로드 헤더에 한 번만 표시하여 페이로드 헤더를 구성한다(S1120). 반면, S1110의 판단 결과 하나의 패킷에 구성되어야 할 MFU가 하나일 경우, 장치는 MFU이 포함되는 MMT 프로세싱 유닛(MMT Processing Unit: MPU)의 시퀀스 넘버를 페이로드 헤더에 표시하여 페이로드 헤더를 구성한다(S1130).
- [0048] 또한, 도면에는 도시되어 있지 않지만, 장치는 상기 MFU들이 포함되는 데이터 유닛(Data Unit: DU) 헤더들 각각에 MFU 시퀀스 넘버를 표시하여 구성할 수 있다.

도면

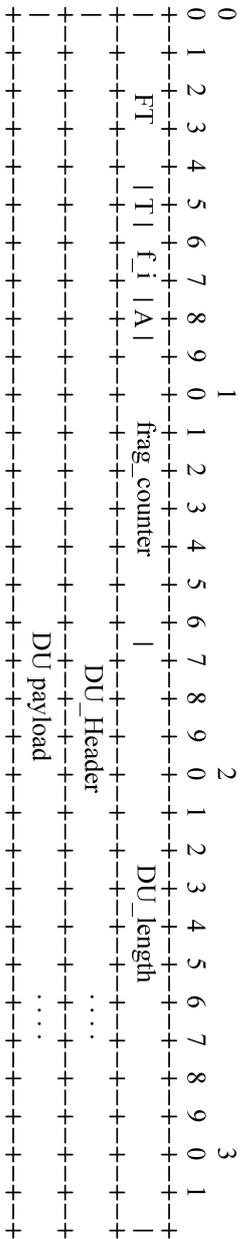
도면1



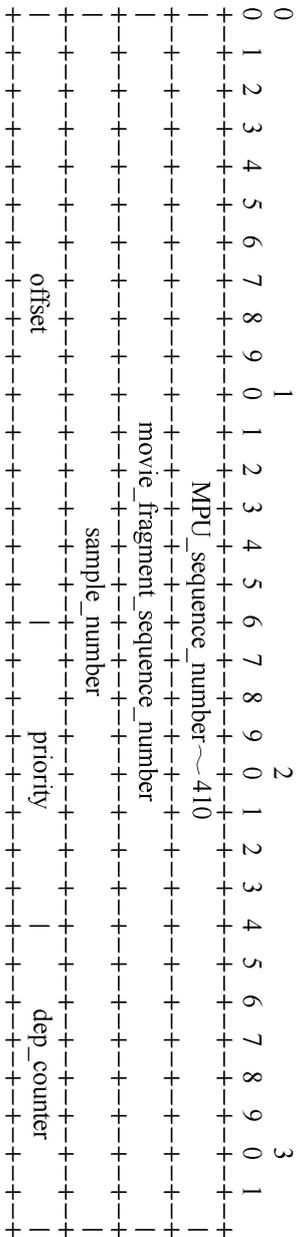
도면2



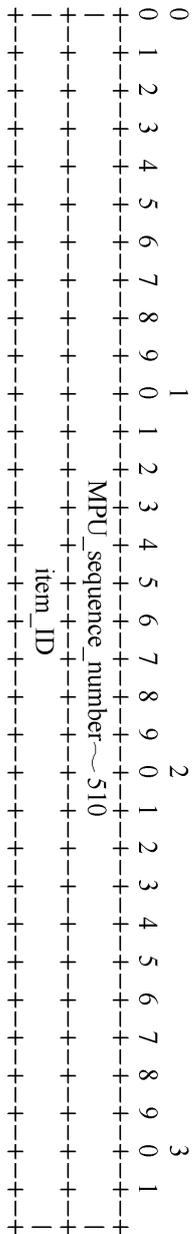
도면3



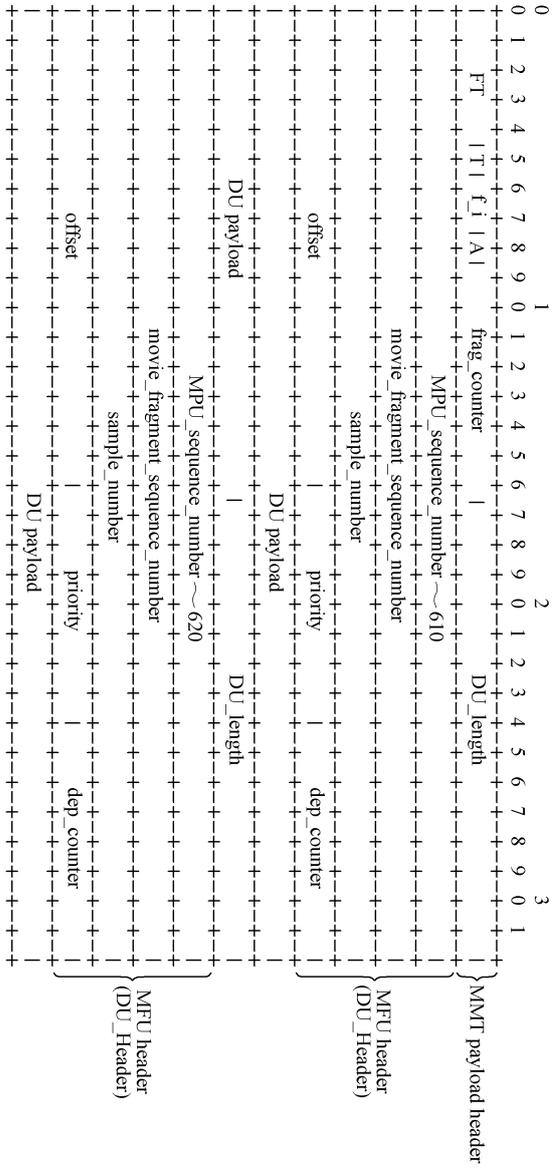
도면4



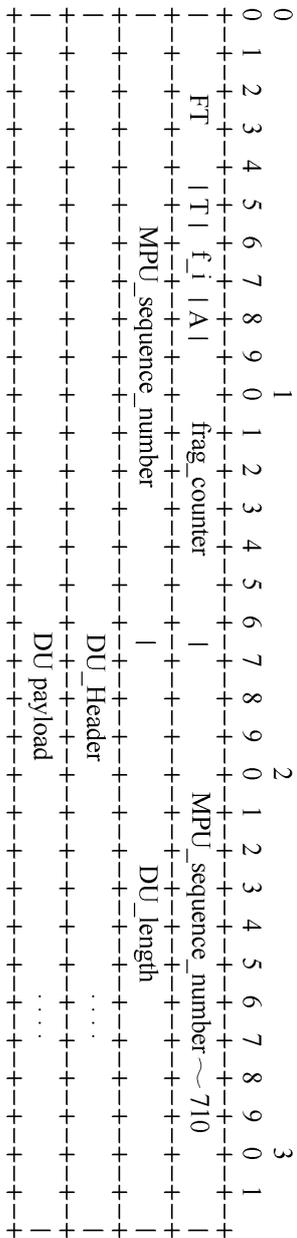
도면5



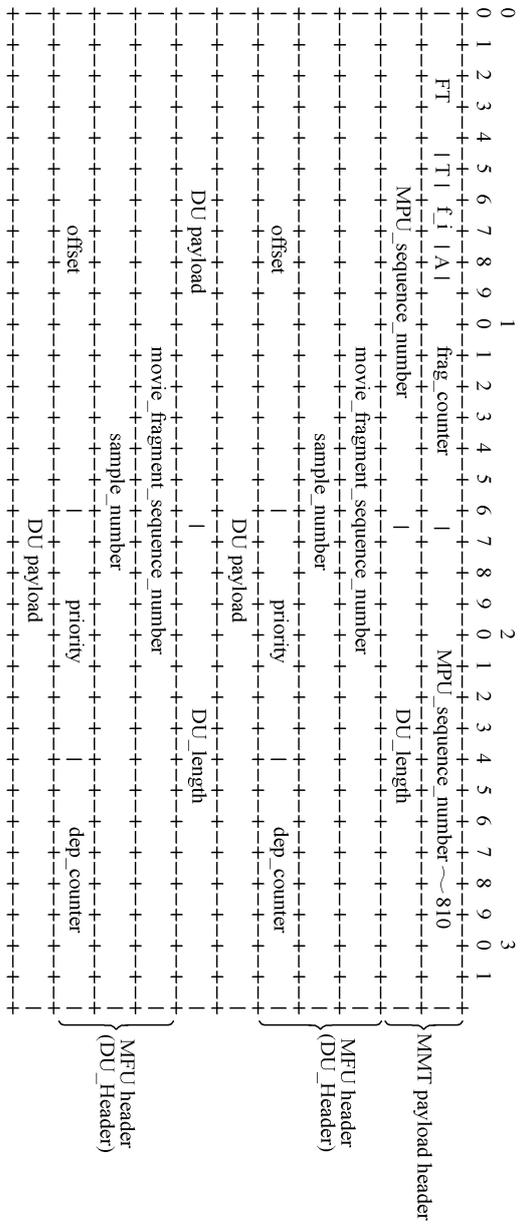
도면6



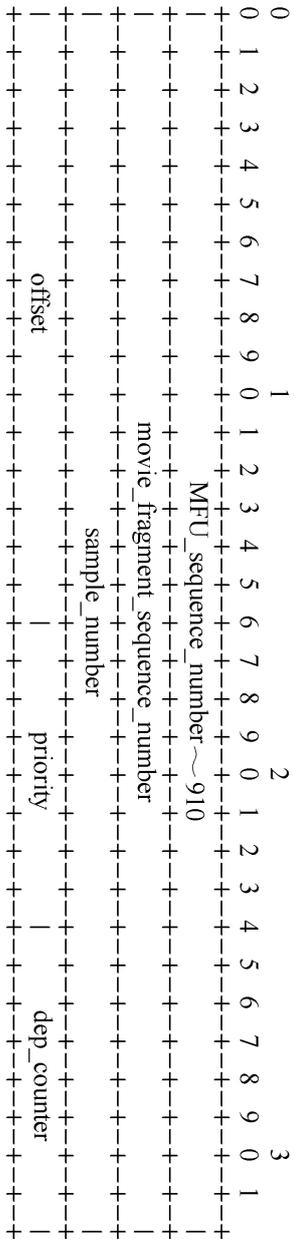
도면7



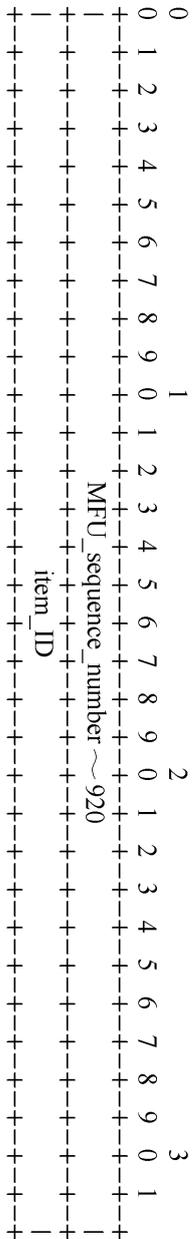
도면8



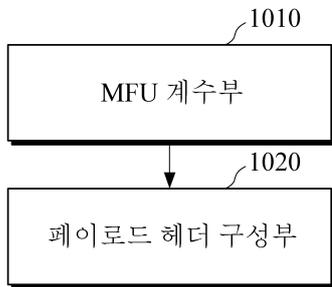
도면9a



도면9b



도면10



도면11

