

(19)  
(12)

(KR)  
(A)

(51) 。 Int. Cl. 7  
G06F 9/38

(11)  
(43)

2003-0042289  
2003 05 28

(21)  
(22)

10-2001-0073011  
2001 11 22

(71)

1-1193-205

(72)

2 793901-706

1 259-20

330-7

924207-404

1-1193-205

(74)

:

(54)

.

,

가,

가,

,

.

,

.

1

2

3

4

5

가

6

7

8

9

10

11

12

가

13

14

15

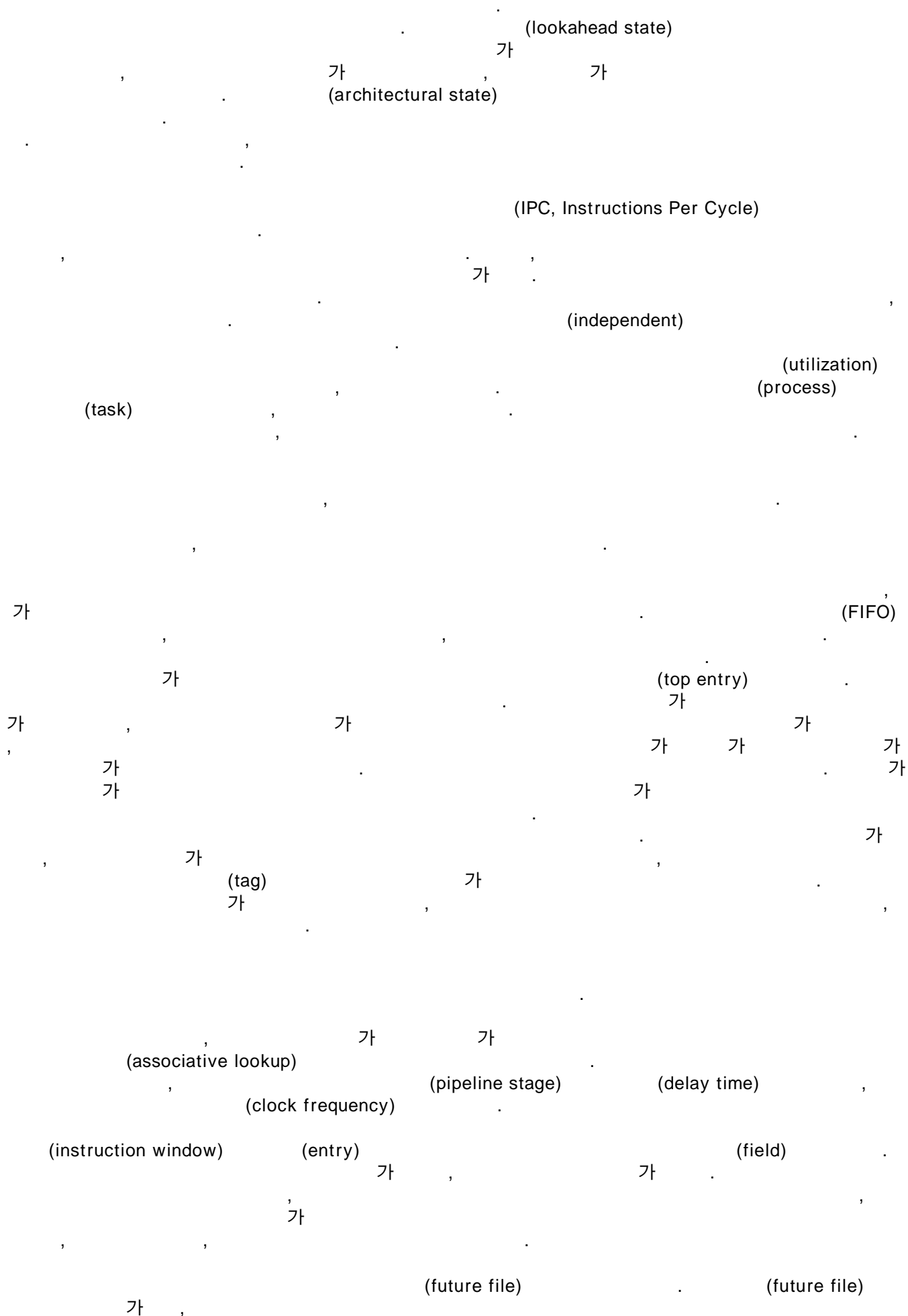
8

(issue)

Diagram illustrating the execution flow of a program, showing the relationship between various components and their execution order.

The diagram is organized into several sections, each representing a different aspect of the execution process:

- Top Section:** Shows the initial state and the first instruction.
  - (program)
  - (in-order)
  - (state)
  - (register address)
  - 1 1
  - 가
- Conflict Section:** Illustrates a conflict in execution.
  - conflict)
  - (procedural dependency)
  - (resource
  - 가
- Integer and Floating-Point Section:** Shows the execution of integer and floating-point instructions.
  - (integer)
  - 가
  - (floating-point)
  - (source)
  - 가
- Out-of-Order and Superscalar Processor Section:** Illustrates out-of-order instruction issue and superscalar processor execution.
  - (out-of-order instruction issue)
  - (superscalar processor)
  - 가
- Execution Flow Section:** Shows the sequence of instructions A, B, and C.
  - A
  - B
  - C
  - 가
  - B가
  - A
  - C
  - 가
  - B
  - C
  - 가
- Interrupt Section:** Illustrates an interrupt event.
  - (interrupt)
  - 가
- Continuous String Section:** Shows the execution of a continuous string.
  - 가
  - (continuous string)
  - 가





cation) (retire) (in-order state) (simultaneous multithreading)  
 (logical destination register) (data dependency) (write) (instance)  
 (logical source register) (rename state) (branch misprediction) (exception)

```

    (array)                                (register file),
    (in-order state indicator),
    (rename state indicator),              (free)
    (physical register allocation indicator) ,

```

가

가

가

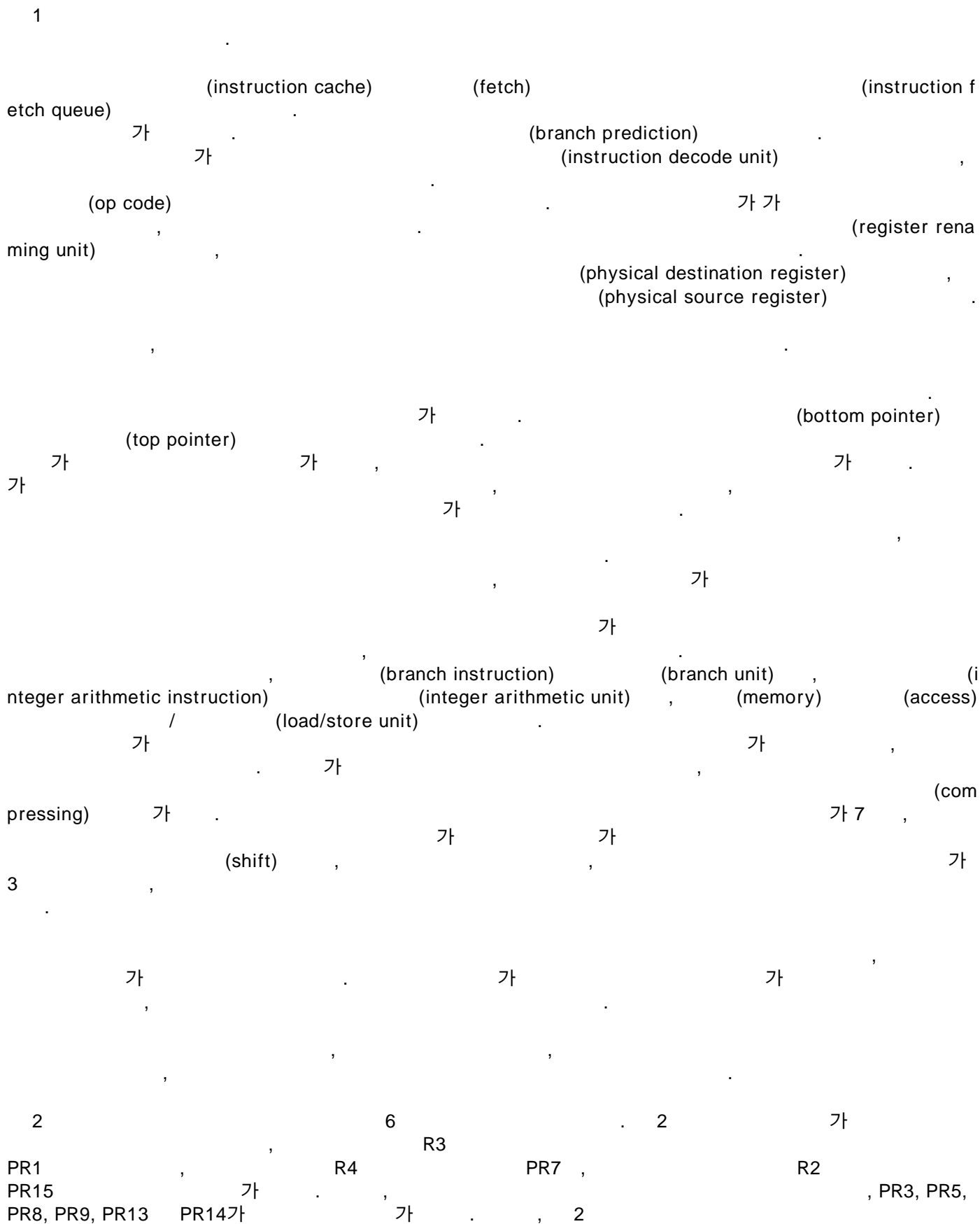
가

가

가

가

가







5 , 가 PR5 ,  
R3 PR5 .  
3 (PR13 13 PR5 5) (PR14 14)  
2 (R1 1) (PR14 14) ,  
4 , 2  
가 , 가  
가 가  
가 가  
가 가  
3 3 가 ,  
가 3 가 가  
가 가 (V),  
3  
가  
가  
가 가  
3  
가  
가 가  
가 1 ,  
가 가  
가 ,  
가  
가  
가  
가  
4 2 가 2 가 2 4

가 가 4 2 가 가

2

1 가 , 가

5 2 가 가 ,

가

가 ,

2 가 ,

1 (setting) 10 , (

5 6 2 가 6 (PR8)

가

가 가

0 1

7 2 가 가

가

가 가

가 가 1

가

7 N , 2 ,

R1 PR8 2

PR3 7 2 가 , 2

2 가 R1 , PR

3 PR3 가 (3) , R1 2 가

7 2

8 PR3 PR8 PR3 (3) , R1 R1 PR

PR8 (8)

7 PR3 R1 , PR3

가 PR3

[illegible]

(garbage value) 가 . ,  
가  
R0 RN-1 PR0 PRN-1  
, 가  
N PR0 N PRN-1  
1 , PR0 PRN-1 0  
가  
가  
가  
가  
, R1 B 가 R1 A  
가  
가  
가  
가 32 , 가 4  
32 , 32 4 128  
128 가 가  
1 가 . ,  
( (read port) 가 )  
(thread identifier) 가  
가 가 가  
가 가  
가 가  
가 가

가 , 가 , 9

가 2 , 9

가 , 9

9 가 , 9 가

2 가 , PR0 가 PR14

PR14가 , 9 PR0 PR3, PR5, PR8, PR9, PR13

가 PR1, R4 , 9 PR7, R2 PR15

1 가 R3 PR15 가 PR2

가 , 9 PR0, R4

가 9 R1 , 0

9 R3 R4 R1 가 , R1

9 R1 , 9

PR3 9 , 9

9 , 9

9 R4 9 가 PR7 PR1

9 , 9

9 가 PR8 , 가 R4 1

R4 , 0 R4가 PR2 1 0 PR7 R3

가 PR2 PR5 0

R3 R3 , 1 R3 PR0

9 , 9

10 9 , 10

2 가 , 10

가 , 10

9

10 , 가

10 , 가

가 , 9

10 , 가

10 , 가  
 2N 가 10  
 가 2 가  
 1 N , 가 0 N  
 0 , (N+1) (2N) 1 N  
 가 T , (TN) 가  
 가 , N  
 T N , (TN)  
 M (TN) , (TN) M  
 , (TN) 10 (T=2) 가 M (2N)  
 10 9 가  
 PR14가 PR14  
 1 0 , 1 1  
 가 PR14 1 R1 PR14  
 PR8 PR14 PR8 9  
 10 9 , 10  
 ,  
 11 9 가  
 11  
 가 ,  
 11 9 가 가 가  
 9 ADD가 , 가 1 ,  
 , 9  
 11 , 11  
 가 , 11  
 11 9 , 13  
 R1 PR14 , 9 1  
 가 0 11  
 9

가

12 9 가

가 2 가 ,

가 1

( 12 9 12 )

13 9 ,

13

PR13 , 13 9 ,

1 9 ( 12 ) 13 (12)

12 12 1

14 14 9

가

14

가 가

가 10 가 2 가 가

4 , N 가 0 , (N+1) (2N) 1 (2N)

14 가 1

가 가

가

가

1





가 2

가 T

15      8

8

가

가

가

가

ROM, RAM, CD-ROM, CD-RW,  
(

가

(issue)

가

가

가 . , 가

가

가

가

가 ,

가

(57)

1.

(issue) \_\_\_\_\_,

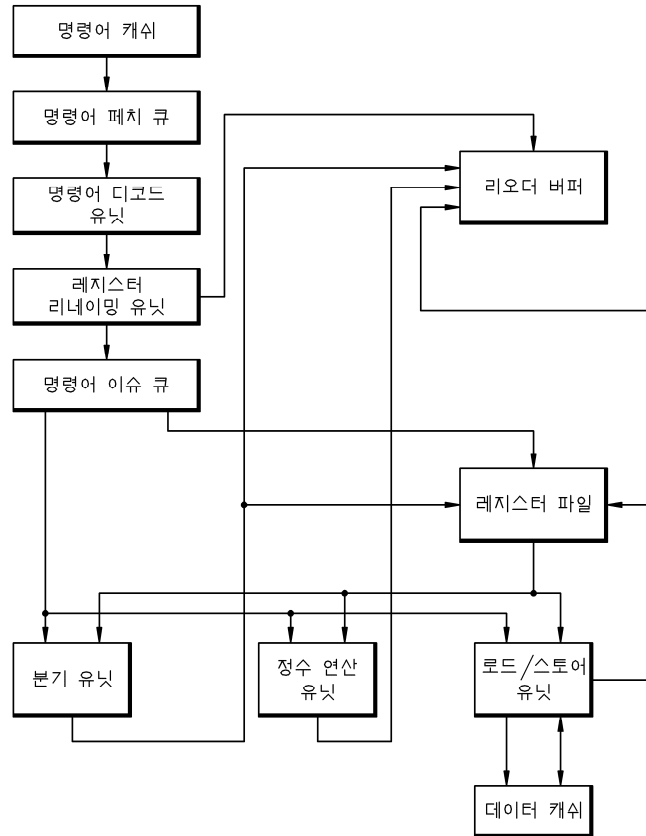
•  
,

가 ;

가 ;

;

1

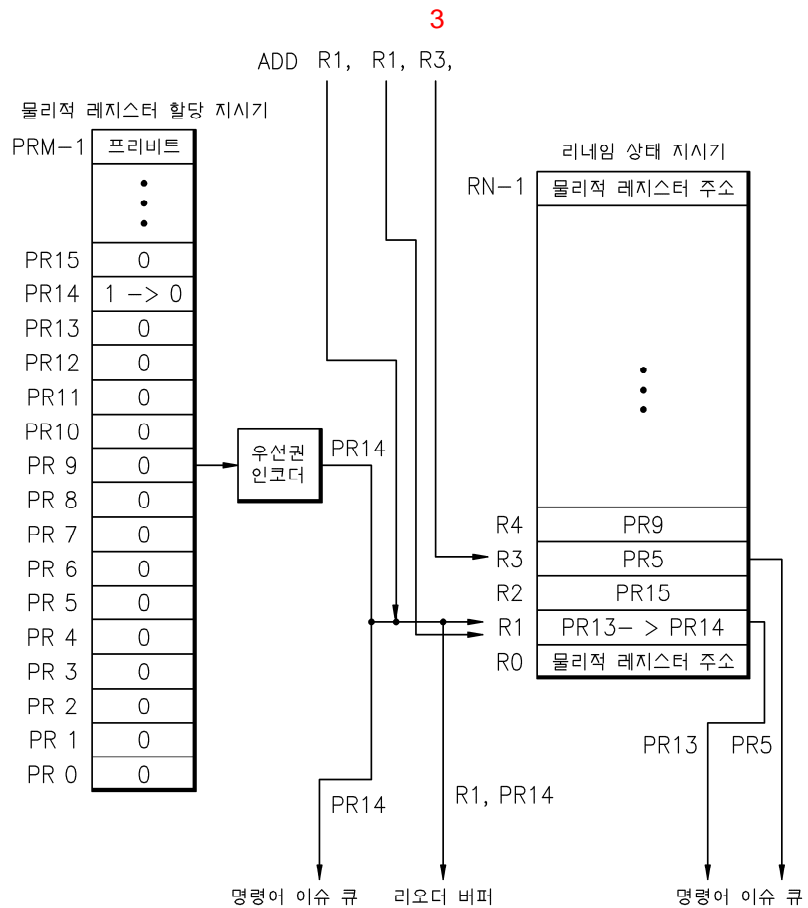


2

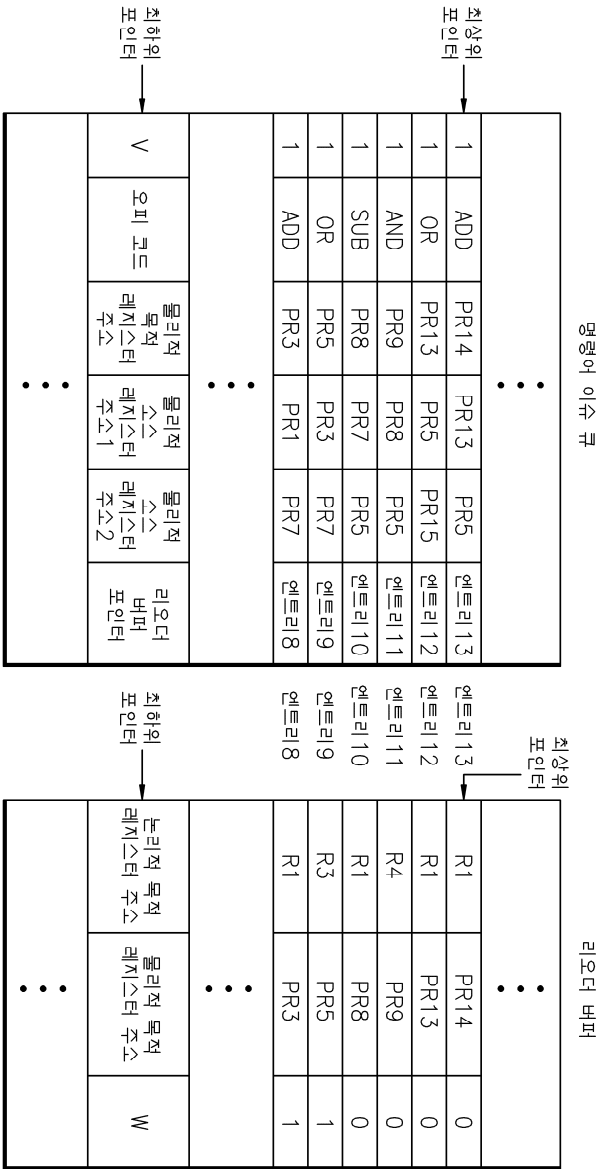
명령어 열

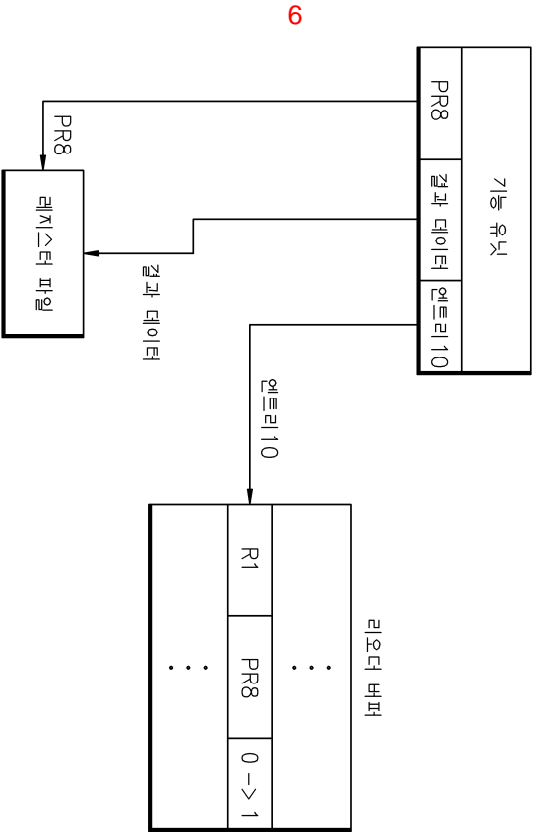
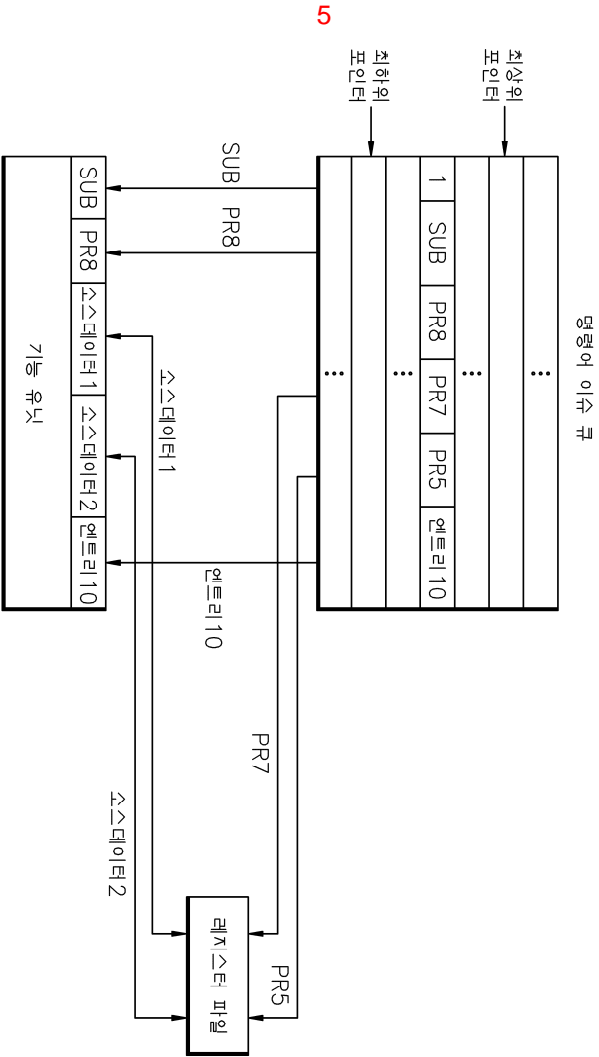
물리적 소스 및 목적 레지스터들

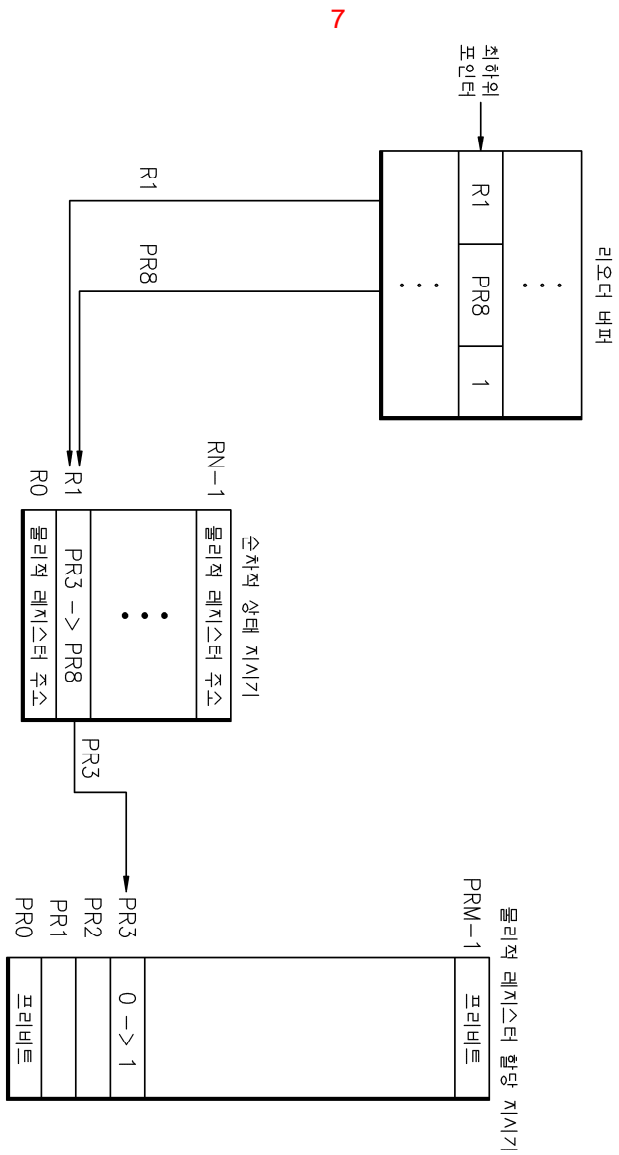
⋮	⋮
ADD R1,R3,R4	PR3(목적 R1), PR1(소스 R3), PR7(소스 R4)
OR R3,R1,R4	PR5(목적 R3), PR3(소스 R1), PR7(소스 R4)
SUB R1,R4,R3	PR8(목적 R1), PR7(소스 R4), PR5(소스 R3)
AND R4,R1,R3	PR9(목적 R4), PR8(소스 R1), PR5(소스 R3)
OR R1,R3,R2	PR13(목적 R1), PR5(소스 R3), PR15(소스 R2)
ADD R1,R1,R3	PR14(목적 R1), PR13(소스 R1), PR5(소스 R3)
⋮	⋮



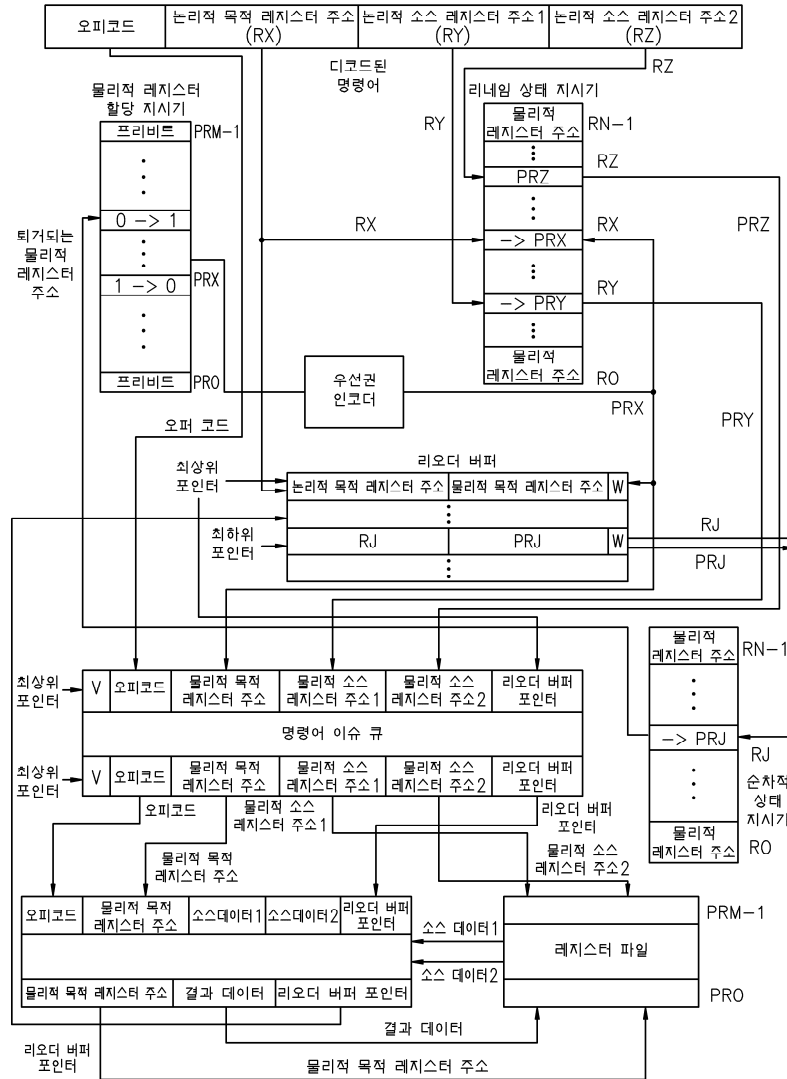
4







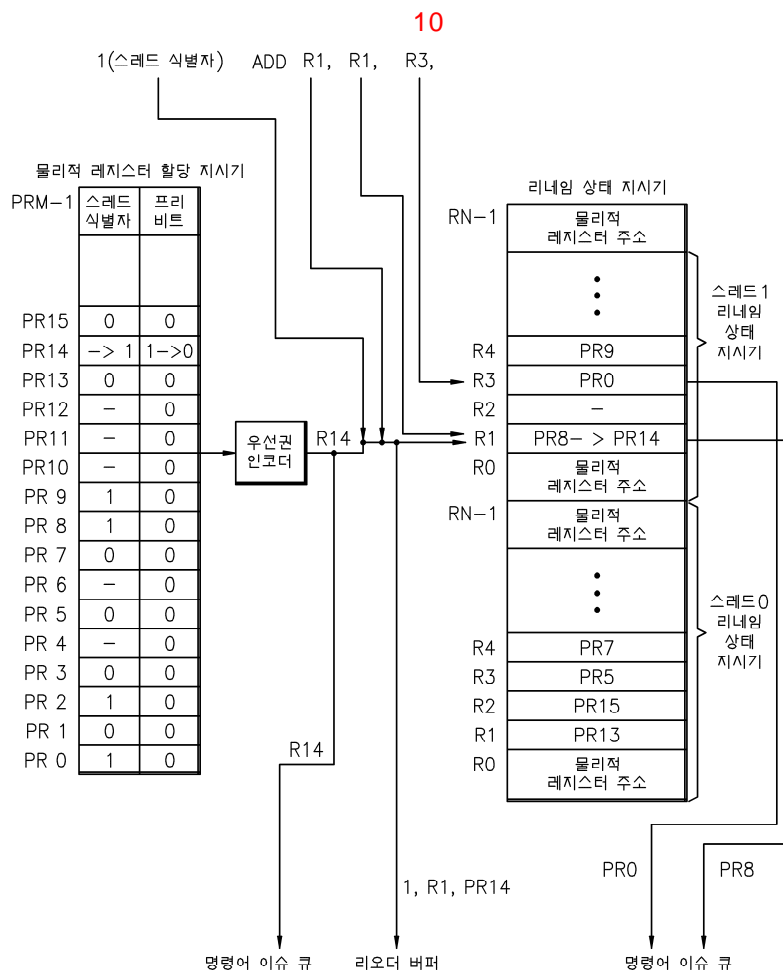
8

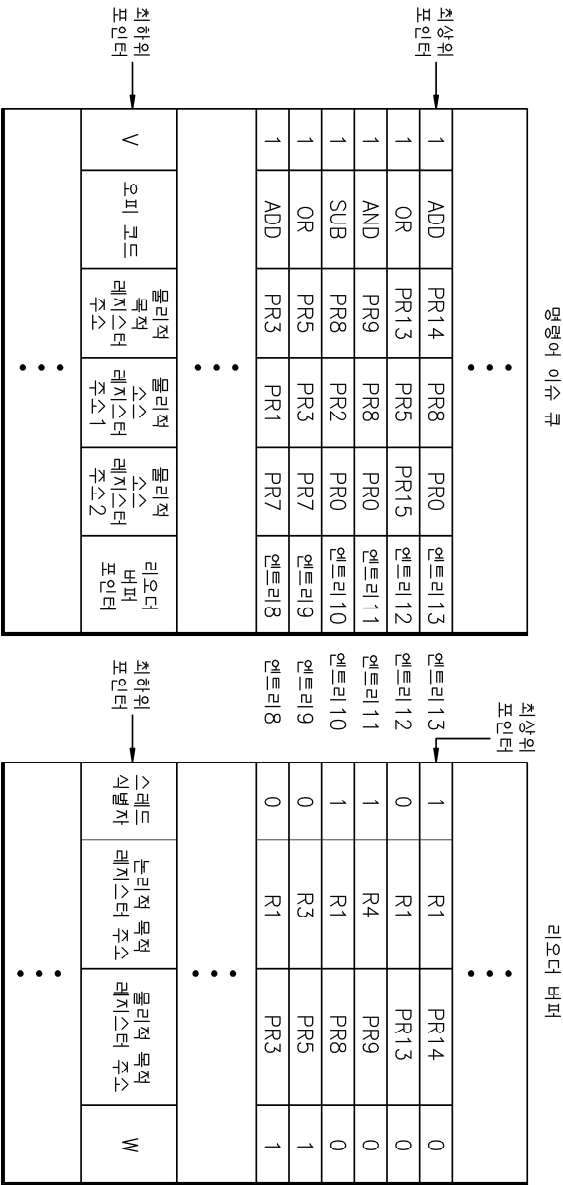


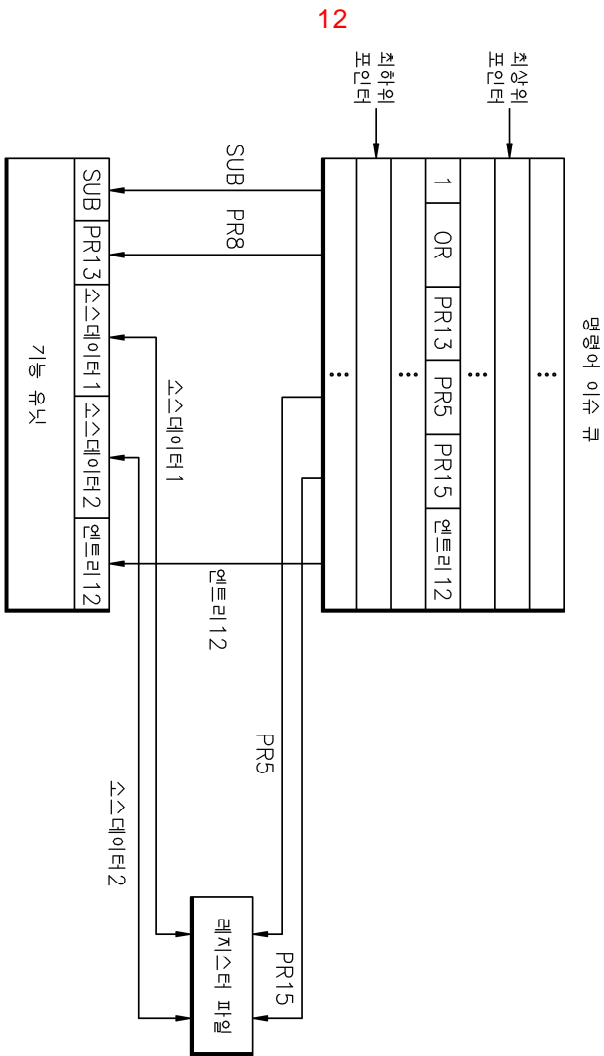
9

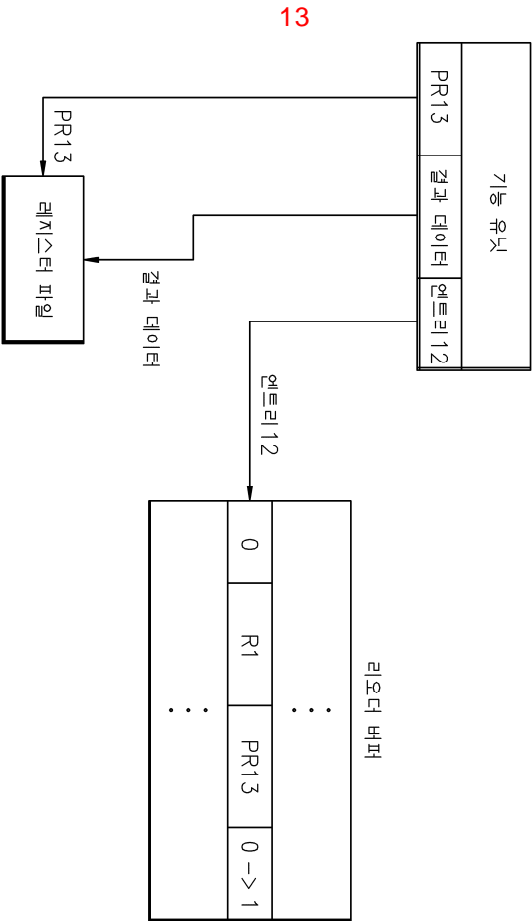
스레드 구분	명령어 열	물리적 소스 및 목적 레지스터들
스레드 0	ADD R1,R3,R4	PR3(목적 R1), PR1(소스 R3), PR7(소스 R4)
스레드 0	OR R3,R1,R4	PR5(목적 R3), PR3(소스 R1), PR7(소스 R4)
스레드 1	SUB R1,R4,R3	PR8(목적 R1), PR7(소스 R4), PR5(소스 R3)
스레드 1	AND R4,R1,R3	PR9(목적 R4), PR8(소스 R1), PR5(소스 R3)
스레드 0	OR R1,R3,R2	PR13(목적 R1), PR5(소스 R3), PR15(소스 R2)
스레드 1	ADD R1,R1,R3	PR14(목적 R1), PR13(소스 R1), PR5(소스 R3)
	⋮	⋮



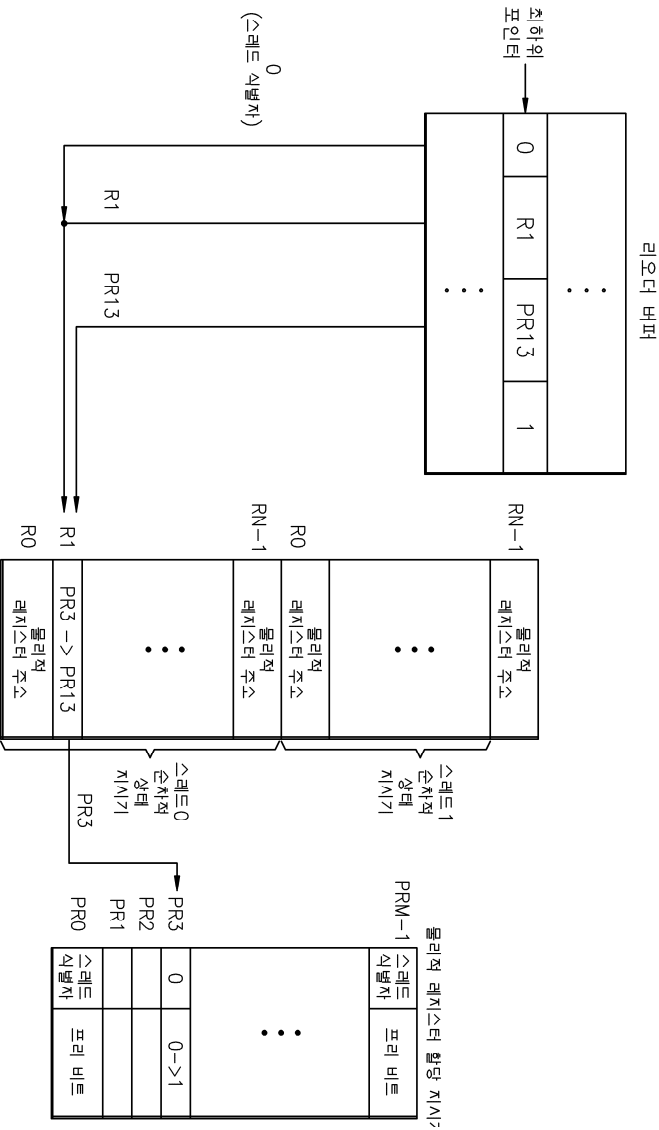








14



15

