	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 (43) 공개일자	10-2010-0023370 2010년03월04일
(51)	Int. Cl.	(71)	출원인
	<i>G01N 33/552</i> (2006.01) <i>G01N 33/53</i> (2006.01)		연세대학교 산학협력단
(21)	출원번호	(72)	발명자
(22)	출원일자		정효일
	심사청구일자		서울 서대문구 신촌동 134 연세대학교
	2008년10월10일		서울 서초구 잠원동 잠원한신아파트 7동 206호
			김재영
			서울특별시 양천구 목동 901 목동아파트 104-503
			(뒷면에 계속)
		(74)	대리인
			민혜정

전체 청구항 수 : 총 19 항

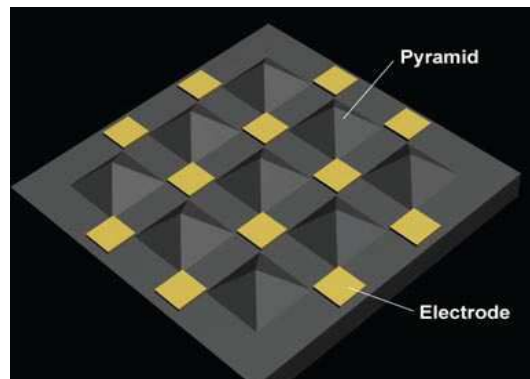
(54) 3차원 구조체를 이용한 뉴런 칩 및 그 뉴런 칩에서의 신경세포 패터닝방법

(57) 요약

본 발명은 3차원 물리적 구조를 이용하여 세포 부착성 물질없이 신경세포의 패터닝이 가능한 뉴런 칩 및 그 패터닝 방법에 관한 것이다.

이를 위하여 본 발명은, 실리콘 산화막이 코팅된 실리콘 기판의 일면에 포토리소그래피 및 벌크 마이크로머시닝 공정에 의해 신경세포의 네트워크 형성에 필요한 라인 패턴 및 그 라인 패턴으로 둘러싸인 다수의 3차원 요홈이 형성된 실리콘 마스터 기판을 제조하는 제1공정; 상기 라인 패턴과 다수의 3차원 요홈이 형성된 실리콘 마스터 기판 위에 PDMS 혼합액을 부어 경화시켜 신경세포의 네트워크를 구성하는 라인과 다수의 3차원 구조체가 배열된 PDMS 기판을 형성하는 제2공정; 상기 실리콘 마스터 기판으로부터 PDMS 기판을 분리시켜 신경세포 패터닝을 위한 라인과 다수의 3차원 구조체가 배열된 PDMS 기판을 얻는 제3공정; 상기 라인과 3차원 구조체가 배열된 PDMS 기판에 신경세포를 배양하여 라인, 3차원 구조체, 라인과 3차원 구조체 중의 적어도 하나에 신경세포가 패터닝된 뉴런 칩을 얻는 제4공정;으로 이루어지는 방법, 및 그 방법에 의해 제조되는 뉴런칩을 제공한다.

대 표 도 - 도1



(72) 발명자

이종은

서울특별시 서초구 서초2동 우성5차아파트
502-1602

김주한

경기 용인시 수지구 동천동 현대홈타운 1차 105동
1404호

김재환

인천광역시 부평구 산곡2동 금호이수마운트벨리
201-1201

이 발명을 지원한 국가연구개발사업

과제고유번호 10030554

부처명 산업자원부

연구사업명 시스템집적반도체기술개발

연구과제명 CMOS 정보보안 모듈 CMOS-뉴런칩 SOC

주관기관 연세대학교 산학협력단

연구기간 2007년 09월 01일 ~ 2008년 08월 31일

특허청구의 범위

청구항 1

(a) 실리콘 산화막이 코팅된 실리콘 기판의 일면에 포토리소그래피 및 벌크 마이크로머시닝 공정에 의해 신경세포의 네트워크 형성에 필요한 라인 패턴 및 그 라인 패턴으로 둘러싸인 다수의 3차원 요홈이 형성된 실리콘 마스터 기판을 제조하는 제1공정;

(b) 상기 라인 패턴과 다수의 3차원 요홈이 형성된 실리콘 마스터 기판 위에 PDMS 혼합액을 부어 경화시켜 신경세포의 네트워크를 구성하는 라인과 다수의 3차원 구조체가 배열된 PDMS 기판을 형성하는 제2공정;

(c) 상기 실리콘 마스터 기판으로부터 PDMS 기판을 분리시켜 신경세포 패터닝을 위한 라인과 다수의 3차원 구조체가 배열된 PDMS 기판을 얻는 제3공정;

(d) 상기 라인과 3차원 구조체가 배열된 PDMS 기판에 신경세포를 배양하여 라인, 3차원 구조체, 라인과 3차원 구조체 중의 적어도 하나에 신경세포가 패터닝된 뉴런 칩을 얻는 제4공정;으로 이루어지는 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩에서의 신경세포 패터닝 방법.

청구항 2

제1항에 있어서, 상기 제1공정은,

실리콘 산화막이 코팅된 실리콘 기판의 일면에 포토리소그래피에 의해 신경세포의 네트워크 형성에 필요한 라인 패턴을 형성하는 단계;

상기 라인 패턴 사이로 노출된 실리콘 기판의 표면을 벌크 마이크로머시닝 공정에 의해 식각하여 라인 패턴으로 둘러싸인 다수의 3차원 요홈을 형성하는 단계;로 이루어지는 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩에서의 신경세포 패터닝 방법.

청구항 3

제2항에 있어서, 상기 라인 패턴 형성단계는,

(a1) 실리콘 기판의 표면에 형성된 실리콘 산화막에 포토레지스트를 코팅하는 단계;

(a2) 신경세포의 네트워크 형성을 위한 라인 패턴을 가진 포토마스크를 이용하여 상기 포토레지스트에 빛을 조사하는 단계;

(a3) 상기 포토레지스트를 현상하여 빛이 조사된 부분의 포토레지스트를 제거하는 단계;

(a4) 상기 포토레지스트가 제거된 부분의 실리콘 산화막 층을 식각하여 신경세포 네트워크 패턴의 실리콘 산화막 층을 형성하는 단계;

(a5) 빛이 조사되지 않은 부분의 포토레지스트를 제거하여 일면에 신경세포 네트워크 패턴의 실리콘 산화막 층이 형성된 실리콘 기판을 남기는 단계;로 이루어지는 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩에서의 신경세포 패터닝 방법.

청구항 4

제3항에 있어서, 상기 (a1) 포토레지스트를 코팅하는 단계는,

실리콘 기판의 상부면에 형성된 실리콘 산화막에는 4000rpm/30sec, 65℃/10min, 실리콘 기판의 하부면에 형성된 실리콘 산화막에는 4000rpm/30sec, 65~95℃/5~10min의 조건으로 코팅하는 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩에서의 신경세포 패터닝방법.

청구항 5

제3항에 있어서, 상기 (a2) 포토레지스트에 빛을 조사하는 단계는,

포토리소그래피 공정을 이용하여 60초동안 자외선 강도 16W/m²로 실시하는 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩에서의 신경세포 패터닝방법.

청구항 6

제3항에 있어서, 상기 (a3) 상기 포토레지스트를 현상하는 단계는,

AZ MIF300용액을 사용하는 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩에서의 신경세포 패터닝방법.

청구항 7

제3항에 있어서, 상기 (a4) 상기 레인 패턴의 실리콘 산화막 층을 형성하는 단계는,

BOE(buffered oxide etchant) 방법으로, 10분 동안 실시하고 세정하는 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩에서의 신경세포 패터닝방법.

청구항 8

제3항에 있어서, 상기 (a5) 빛이 조사되지 않은 부분의 포토레지스트를 제거하여 일면에 신경세포 네트워크 패턴의 실리콘 산화막 층이 형성된 실리콘 기판을 남기는 단계는,

아세톤을 이용하여 포토레지스트를 제거한 후 세정하는 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩에서의 신경세포 패터닝방법.

청구항 9

제3항에 있어서, 상기 (a6) 상기 실리콘 기판의 노출된 표면을 식각하여 3차원 요홈을 형성하는 단계는,

20%의 테트라메틸암모늄 하이드록사이드(tetramethylammonium hydroxide) 용액의 식각화학조를 이용하여 80℃에서 30미크론/hr의 조건에서 이방성 습식 벌크 에칭방법으로 실시하는 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩에서의 신경세포 패터닝방법.

청구항 10

제3항에 있어서, 상기 (a7) 상기 실리콘 마스터 기판 위에 PDMS를 부어 경화시켜 PDMS 구조체를 형성하는 단계는,

하드 베이크로, 80~100℃/1hr의 조건에서 실시하는 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩에서의 신경세포 패터닝방법.

청구항 11

제1항 내지 제10항 중 어느 한 항에서 있어서,

상기 PDMS 혼합액은 폴리디메틸실록산(PDMS) 100 중량부에 대하여 경화제를 10 내지 20 중량부로 혼합한 것인, 3차원 PDMS 구조체를 이용한 뉴런 칩에서의 신경세포 패터닝방법.

청구항 12

제1항 내지 제10항 중 어느 한 항에 있어서,

상기 레인 패턴을 격자무늬로 형성한 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩에서의 신경세포 패터닝방법.

청구항 13

제1항 내지 제10항 중 어느 한 항에 있어서,

상기 3차원 구조체를 피라미드 구조체로 형성한 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩에서의 신경세포 패터닝방법.

청구항 14

제1항 내지 제10항 중 어느 한 항의 신경세포 패터닝방법에 의해 제조된 3차원 PDMS 구조체를 이용한 뉴런 칩.

청구항 15

제11항의 신경세포 패터닝방법에 의해 제조된 3차원 PDMS 구조체를 이용한 뉴런 칩.

청구항 16

신경세포의 네트워크 형성에 필요한 레인이 형성되고 상기 레인으로 둘러싸여 3차원 구조체가 형성된 PDMS 기판에 신경세포가 패터닝된 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩.

청구항 17

제16항에 있어서,

상기 레인의 패턴이 격자무늬인 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩.

청구항 18

제16항 또는 제17항에 있어서,

상기 3차원 구조체는 피라미드 구조체인 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩.

청구항 19

제18항에 있어서,

상기 3차원 구조체는 양각의 피라미드 구조체인 것을 특징으로 하는 3차원 PDMS 구조체를 이용한 뉴런 칩.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 3차원 구조체를 이용한 뉴런 칩 및 그 뉴런 칩에서의 신경세포 패터닝방법에 관한 것으로, 보다 상세하게는 3차원 폴리디메틸실록산(polydimethylsiloxane)(이하, PDMS라 함) 피라미드 구조체의 물리적 구조를 이용하여 세포 부착성 물질없이 신경세포를 패터닝할 수 있게 하는 뉴런 칩 및 그 뉴런 칩에서의 신경세포 패터닝방법에 관한 것이다.

배경 기술

[0002] 일반적으로 뉴런 칩(neuron chip)은 살아 있는 신경 세포의 신경망 구조를 이차원 기판에 형성시킨 전극 위에 재현한 바이오 칩의 하나이다.

[0003] 신경세포가 신경돌기(neurite)를 형성하여 세포끼리 접촉하게 되면 전기적 신호를 주고받게 되는데, 뉴런 칩은 이러한 전기적 신호를 검출해 내고 특정 환경 변수 등의 변화 시 이 신호패턴이 어떻게 변화하는지를 분석하기 위해 사용되는 장비이다.

[0004] 주로, 뉴런 칩은 시냅스 간 상호 작용에 따른 특성과 신경 세포 간 상호 정보 교환을 이해하여 생체 내의 정보 처리와 뇌의 기능을 연구하기 위한 수단으로 사용되며, 나아가서 뇌 신경계와의 인터페이스 개발 및 신경 전자 소자(neuroelectric device) 등 인공적 정보 처리 소자의 개발을 촉진하고 인공뇌 연구의 기반이 되기 때문에 의료 산업 및 정보 전자 산업에 커다란 영향을 미치게 될 것이다.

[0005] 종래의 뉴런 칩은 라미닌(Laminin)이나 폴리-D-라이신(poly-D-lysine) 혹은 폴리-L-라이신(poly-L-lysine)과 같은 세포 부착성 물질을 PDMS(polydimethylsiloxane)와 같은 폴리머를 이용하여 스탬핑(stamping)하여 미리 의도한 무늬를 만들고 그 위에 신경세포를 키우는 것으로서, 세포 부착성 물질 위에만 신경 세포가 자라날 수 있는 환경을 조성하였다.

[0006] 즉, 종래의 경우는 정교한 패터닝 없이 기판 표면에 세포 부착성 물질을 코팅하여 신경 세포가 무작위적인 방향으로 부착 및 성장해 나가도록 하거나, 혹은 스탬프에 세포 부착성 물질을 도포한 후 기판 위에 상기 스탬프를 접촉시켜 세포 부착성 물질을 의도한 모양으로 패터닝하고 이 패터닝된 세포 부착성 물질 위에 세포를 부착하여

자라도록 하는 스텝핑 방식의 기술이 알려져 있다.

[0007] 그러나 이러한 종래의 기술은 세포의 패터닝을 위해 세포 친화적인 물질과 세포 비친화적인 물질 등 두 가지 서로 다른 물질을 이용하여 표면을 개질하고 세포를 키우게 되므로 세포 비친화적인 물질이 입혀진 영역에서 원하는 세포들의 사멸이 발생하게 된다.

[0008] 이러한 문제점을 피하기 위해 최근에는 직접적으로 세포를 원하는 곳에 위치시켜 배양할 수 있도록 하는 여러 가지 방법들이 개발되고 있다.

[0009] 그 중 잉크젯 프린팅 및 전기수력학적 프린팅 기법들은 대표적인 기술들이라 할 수 있다. 이러한 프린팅 기술들은 세포 친화적인 세포 외부기질(extracellular matrix) 물질들을 선택적으로 기판에 뿌린 뒤 세포를 패터닝할 수 있으며, 또한 직접적으로 신경세포를 포함한 동물세포를 기판에 뿌려 패터닝을 할 수도 있다. 그러나 이러한 기법들은 프린팅을 위한 적절한 점도 등이 요구되어 생체 적합한 잉크용액 개발에 한계가 있었다.

발명의 내용

해결 하고자하는 과제

[0010] 본 발명이 해결하고자 하는 기술적 과제는 신경세포의 네트워크 형성에 필요한 라인 패터닝을 손쉽게 획득하여 신경세포를 손쉽게 배양할 수 있고 신경세포의 네트워크 형성을 용이하게 하는 3차원 PDMS 구조체를 이용한 뉴런 칩 및 그 뉴런 칩에서의 신경세포 패터닝방법을 제공하고자 하는 것이다.

[0011] 본 발명의 이루고자 하는 다른 과제는 세포 부착성 물질을 패터닝하지 않고, 순수하게 물리적인 구조체를 이용하여 늘 같은 자리에 신경세포의 패터닝이 가능한 3차원 PDMS 구조체를 이용한 뉴런 칩 및 그 뉴런 칩에서의 신경세포 패터닝방법을 제공하는 것이다.

[0012] 본 발명의 이루고자 하는 또 다른 과제는 세포 부착성 물질의 코팅이 없더라도 구조물 자체에 배양액과 신경세포를 띄우는 것만으로도 신경세포의 패터닝이 가능하게 하는 3차원 PDMS 구조체를 이용한 뉴런 칩 및 그 뉴런 칩에서의 신경세포 제조방법을 제공한다.

과제 해결수단

[0013] 상술한 목적을 달성하기 위한 본 발명의 일 실시형태에 따르면, (a) 실리콘 산화막이 코팅된 실리콘 기판의 일면에 포토리소그래피 및 벌크 마이크로머시닝 공정에 의해 신경세포의 네트워크 형성에 필요한 라인 패턴 및 그 라인 패턴으로 둘러싸인 다수의 3차원 요홈이 형성된 실리콘 마스터 기판을 제조하는 제1공정; (b) 상기 라인 패턴과 다수의 3차원 요홈이 형성된 실리콘 마스터 기판 위에 PDMS 혼합액을 부어 경화시켜 신경세포의 네트워크를 구성하는 라인과 다수의 3차원 구조체가 배열된 PDMS 기판을 형성하는 제2공정; (c) 상기 실리콘 마스터 기판으로부터 PDMS 기판을 분리시켜 신경세포 패터닝을 위한 라인과 다수의 3차원 구조체가 배열된 PDMS 기판을 얻는 제3공정; (d) 상기 라인과 3차원 구조체가 배열된 PDMS 기판에 신경세포를 배양하여 라인, 3차원 구조체, 라인과 3차원 구조체 중의 적어도 하나에 신경세포가 패터닝된 뉴런 칩을 얻는 제4공정;으로 이루어지는 것을 특징으로 하는 3차원 피라미드 구조체를 이용한 뉴런 칩에서의 신경세포 패터닝 방법이다.

[0014] 상술한 목적을 달성하기 위한 본 발명의 다른 실시형태에 따르면, 상기 본 발명의 일 실시형태에 따른 신경세포 패터닝 방법에 의해 제조되는 3차원 PDMS 구조체를 가진 뉴런 칩으로서, 바람직하게는 신경세포의 네트워크 형성에 필요한 격자무늬의 라인이 형성되고 상기 라인으로 둘러싸인 3차원 PDMS 피라미드 구조체가 형성된 PDMS 기판에 신경세포가 패터닝된 뉴런 칩이다.

효 과

[0015] 본 발명에 의하면, 포토리소그래피 공정 및 벌크 마이크로머시닝(bulk micromachining) 기법으로 마이크로 사이즈의 3차원 PDMS 피라미드 어레이 칩을 제조할 수 있게 되므로, 손쉬운 신경세포의 배양과 신경세포 네트워크 형성이 용이하게 되는 이점이 있다.

[0016] 또한 본 발명에 의하면 신경세포 신호 측정이 가능한 미세전극(microelectrode array:MEA) 칩을 제작할 수 있게 되므로, 이를 통하여 향후 신경세포 기작 연구에 많은 도움을 줄 수 있을 것으로 기대된다.

발명의 실시를 위한 구체적인 내용

- [0017] 이에 첨부된 도면 및 실험결과를 참조하여 본 발명을 더욱 상세히 설명하면 다음과 같다.
- [0018] 도 1은 본 발명에 의해 제조된 3차원 PDMS 피라미드 구조체를 이용한 뉴런 칩의 일 예를 보인 구조도로서, 본 발명에 의한 뉴런 칩은 신경세포의 네트워크 형성에 필요한 격자무늬의 레인이 형성되고 상기 레인으로 둘러싸인 3차원 PDMS 피라미드 구조체가 형성된 PDMS 기판과, 신경 신호를 검출하기 위하여 상기 PDMS 기판에 부착된 전극으로 구성된다.
- [0019] 상기 도 1에 도시된 본 발명에 의한 뉴런 칩의 제조공정은 전체적으로 실리콘 산화막이 코팅된 실리콘 기판의 일면에 포토리소그래피 및 벌크 마이크로머시닝 공정에 의해 신경세포의 네트워크 형성에 필요한 레인 패턴 및 그 레인 패턴으로 둘러싸인 다수의 3차원 요홈이 형성된 실리콘 마스터 기판을 제조하는 제1공정과, 상기 레인 패턴과 다수의 3차원 요홈이 형성된 실리콘 마스터 기판 위에 PDMS를 부어 경화시켜 신경세포의 네트워크를 구성하는 레인과 다수의 3차원 구조체가 배열된 PDMS 기판을 형성하는 제2공정과, 상기 실리콘 마스터 기판으로부터 PDMS 기판을 분리시켜 신경세포 패터닝을 위한 레인과 다수의 3차원 구조체가 배열된 PDMS 기판을 얻는 제3 공정, 및 상기 레인과 3차원 구조체가 배열된 PDMS 기판에 신경세포를 배양하여 레인, 3차원 구조체, 레인과 3차원 구조체 중의 적어도 하나에 신경세포가 패터닝된 뉴런 칩을 얻는 제4공정으로 이루어지게 된다.
- [0020] 여기서 상기 제1공정은 실리콘 산화막이 코팅된 실리콘 기판의 일면에 포토리소그래피에 의해 신경세포의 네트워크 형성에 필요한 레인 패턴을 형성하는 단계와, 상기 레인 패턴 사이로 노출된 실리콘 기판의 표면을 벌크 마이크로머시닝 공정에 의해 식각하여 레인 패턴으로 둘러싸인 다수의 3차원 요홈을 형성하는 단계로 나뉘어 실시된다.
- [0021] 또한 상기 제1공정 중 레인 패턴 형성단계는 (a1) 실리콘 기판의 표면에 형성된 실리콘 산화막에 포토레지스트를 코팅하는 단계와, (a2) 신경세포의 네트워크 형성을 위한 레인 패턴을 가진 포토마스크를 이용하여 상기 포토레지스트에 빛을 조사하는 단계와, (a3) 상기 포토레지스트를 현상하여 빛이 조사된 부분의 포토레지스트를 제거하는 단계와, (a4) 상기 포토레지스트가 제거된 부분의 실리콘 산화막 층을 식각하여 신경세포 네트워크 패턴의 실리콘 산화막 층을 형성하는 단계와, (a5) 빛이 조사되지 않은 부분의 포토레지스트를 제거하여 일면에 신경세포 네트워크 패턴의 실리콘 산화막 층이 형성된 실리콘 기판을 남기는 단계; 로 나뉘어 실시될 수도 있다.
- [0022] 도 2는 본 발명의 일 실시형태에 따른 3차원 PDMS 피라미드 구조체 제조공정 흐름을 설명하기 위하여 예시한 단면도로서, (a1) 내지 (a6)는 실리콘 마스터 기판 형성 공정 흐름을 예시하고 있으며, (a7)과 (a8)는 상기 실리콘 마스터 기판을 주형(mold)으로 사용하는 PDMS 기판 제조 공정 흐름을 예시하고 있다.
- [0023] 도 2의 (a1)에 예시된, 포토레지스트를 코팅하는 단계는 실리콘 기판의 상부면에 형성된 실리콘 산화막에는 4000rpm/30sec, 65℃/10min, 실리콘 기판의 하부면에 형성된 실리콘 산화막에는 4000rpm/30sec, 65~95℃/5~10min의 조건으로 코팅이 이루어진다.
- [0024] 도 2의 (a2)에 예시된, 포토레지스트에 빛을 조사하는 단계는 포토리소그래피 공정을 이용하여 60초동안 자외선 강도 16W/m²로 실시한다.
- [0025] 도 2의 (a3)에 예시된, 포토레지스트를 현상하는 단계는 AZ MIF300용액을 사용하여 이루어진다.
- [0026] 도 2의 (a4)에 예시된, 레인 패턴의 실리콘 산화막 층을 형성하는 단계는 BOE(buffered oxide etchant) 방법으로, 10분 동안 실시하고 세정한다.
- [0027] 도 2의 (a5)에 예시된, 빛이 조사되지 않은 부분의 포토레지스트를 제거하여 일면에 신경세포 네트워크 패턴의 실리콘 산화막 층이 형성된 실리콘 기판을 남기는 단계는 아세톤을 이용하여 포토레지스트를 제거한 후 세정한다.
- [0028] 도 2의 (a6)에 예시된, 실리콘 기판의 노출된 표면을 식각하여 3차원 요홈을 형성하는 단계는 20%의 테트라메틸암모늄 하이드록사이드(tetramethylammonium hydroxide) 용액의 식각화학조를 이용하여 80℃에서 30미크론/hr의 조건에서 이방성 습식 벌크 에칭방법으로 실시한다.
- [0029] 도 2의 (a7)에 예시된, 상기 실리콘 마스터 기판 위에 PDMS를 부어 경화시켜 PDMS 구조체를 형성하는 단계는 하드 베이크로, 80~100℃/1hr의 조건에서 실시한다.
- [0030] 여기서 상기 PDMS 혼합액은 폴리디메틸실록산(PDMS) 100 중량부에 대하여 경화제를 10 내지 20 중량부로 혼합한 것을 사용하는 것이 바람직하다.

- [0031] 또한 상기 PDMS 기판은 그 표면을 친수성으로 만들기 위해 산소(O₂) 플라즈마(Plasma)처리하고, 멸균 처리하여 PDMS 기판의 표면을 세포부착성물질로 코팅한 것을 사용할 수도 있다. 이때 멸균 처리는 에탄올로 1 시간 동안 처리하고 UV(자외선)에 30분 동안 노출시킨 후, 5~10분정도의 MS equilibrium(기판표면 안정화)을 실시하는 것으로 이루어진다.
- [0032] 상기 세포부착성물질은 폴리-D 라이신(poly-D lysine), 500mM poly-D-lysine 와 1M Laminine의 혼합액 중의 어느 하나를 선택하여 사용하는 것이 바람직하다.
- [0033] 또한 상기 신경 세포는, 실험용 마우스 암컷(ICR female mouse)의 뇌에서 추출한 일차대뇌피질 신경세포, 일차 해마 신경세포, 일차선조 신경세포 중의 하나인 것을 사용할 수 있으며, 상기 신경 세포의 세포 농도(세포 밀도)는 각각 24.5×10^4 cells/ml 로 하고 배양액 중 L-글루타민의 농도를 2mM으로 한다.
- [0034] 도 3의 (a)와 (b)는 본 발명에 의한 3차원 PDMS 피라미드 구조체 제조공정에서 실리콘 기판의 노출면에 3차원 요홈을 제작하는 공정을 확대도이고, (c)와 (d)는 그에 의해 완성된 15×15 배열의 실리콘 마스터 기판과 PDMS 구조체의 참고사진이다.
- [0035] 도 3의 (a) 및 (b)에 도시된 바와 같이 본 발명에 의한 3차원 PDMS 피라미드 구조체는 실리콘 마스터 기판의 상부표면(100)을 하부로 경사지게 깎아내어 이방성 습윤 용적 에칭방법으로 음각을 형성함으로써 상기 상부 표면(100)에 대하여 54.74° 의 각도로 기울어지는 경사면(111)을 형성한다. 이러한 경사면(111)은 신경세포의 네트워킹을 구성하는 격자무늬의 각 레인에 대하여 모두 실시함으로써 도 3의 (b) 및 (c)에 도시된 바와 같이, 격자무늬의 크기와 간격이 정밀하면서도 일정하게 조절 가능한, V 자 형상으로 된 음각의 3차원 요홈이 격자무늬의 레인마다 배열된 실리콘 마스터 기판을 형성할 수 있게 된다. 이러한 실리콘 마스터 기판을 몰드로 사용함으로써 도 3의 (d)에 도시된 바와 같이 양각의 3차원 구조체, 즉 3차원 피라미드 구조체가 배열된 PDMS 기판을 제조할 수 있게 된다. 이와 같이 제조된 3차원 피라미드 구조체가 형성된 PDMS 기판은 생체 적응성(biocompatibility)이 우수하여 실험에 용이하게 사용될 수 있게 될 것이다.
- [0036] 상기 도 3의 (d)에 도시된 바와 같은 3차원 피라미드 구조체가 형성된 PDMS 기판은 배양 세포를 올리기 전에 그 기판의 표면을 산소 플라즈마 처리를 실시한다. 이러한 과정은 마이크로 크기의 피라미드들 사이에서 사출시 발생하는 공기 방울이 나오는 것을 방지하기 위해 이루어진다.
- [0037] 도 4의 (a) 내지 (d)는 본 발명에 의해 제조된 3차원 PDMS 피라미드 구조체의 확대사진으로서, (a)는 3차원 피라미드 구조체 사이에 형성된 레인 폭이 20 μ m 이하로 형성된 예이고, (b)와 (c)는 3차원 피라미드 구조체 사이에 형성된 레인폭이 각각 22 μ m, 42 μ m 인 경우로서 신경세포(1×10^4 cell/ml)를 뿌려 배양한 예이고, (d)는 3차원 피라미드 구조체 사이에 형성된 레인 폭이 42 μ m인 경우로서 신경세포(1×10^6 cell/ml)를 뿌려 배양한 예이다. 이들 사진에서는 신경세포가 레인으로 모여서 성장하는 것이 예시되어 있다.
- [0038] 도 5의 (a)와 (b)는 본 발명에 의해 제조된 3차원 PDMS 피라미드 구조체에 서로 다른 신경세포를 배양하여 신경 신호를 획득하는 방법을 설명하기 위한 참고도이다.
- [0039] 도 5의 (a)는 분화만 하고 증식하지 않는 1차 신경세포 또는 증식을 멈춘 신경세포주(cell line)를 배양한 경우를 예시한 도면으로서, 이와 같이 레인에만 패터닝이 이루어지는 경우 상판으로부터 하부로 돌출되는 3차원 구조의 전극(사진에서는 노란색으로 표시되어 있음)에 의해 신호를 검출할 수 있을 것이다.
- [0040] 도 5의 (b)는 증식하는 신경세포주(cell line)를 배양한 경우를 예시한 도면으로서, 이와 같이 레인과 3차원 피라미드 구조체의 꼭대기까지 패터닝이 이루어지는 경우 상판과 거의 동일 평면을 이루는 2차원 전극, 즉 상판으로부터 돌출되지 않는 2차원 구조의 전극(사진에서는 노란색으로 표시되어 있음)에 의해 신호를 검출할 수 있을 것이다.
- [0041] 도 6의 (a) 내지 (c)는 본 발명에 의해 제조된 3차원 PDMS 피라미드 구조체에 증식하는 신경세포주(PC-12 cell line)를 이용하여 패터닝하는 공정을 4시간, 12시간, 24시간 간격으로 촬영하여 예시한 참고사진으로서, 이들 사진에 의하면, 신경세포주들이 처음에는 피라미드 구조체 사이의 레인에만 자리잡게 되나 시간이 지남에 따라 차츰 증식하는 과정을 통해 피라미드 구조체의 꼭대기까지 증식하게 되는 것을 알 수 있다. 상기 신경세포주(PC-12)는 표준 세포배양과정에서 자라는 쥐의 부신 수질의 크롬 친화세포종으로부터 비롯된 세포라인이다.
- [0042] 도 7은 본 발명에 의한 3차원 PDMS 피라미드 구조체를 레인 폭이 40 μ m로 형성하여 해마 신경세포를 3일간 배양한 예로서, PDMS 기판에 세포 부착성물질이 코팅되지 않은 경우(좌측 사진)와 세포 부착성물질이 코팅된 경우

(우측 사진)를 각각 예시하는 참고사진이다. 이들 사진에 의하면, 세포 부착성물질이 코팅되지 않은 기관에서는 해마 신경세포가 3차원 피라미드 구조체의 레인에 위치하지만, 세포 부착성물질이 코팅된 기관에서는 3차원 피라미드 구조체의 빗면에 달라붙고 레인에는 없는 것을 알 수 있다. 여기서 사용된 세포부착성물질로는 500mM poly-D-lysine 와 1M Laminine의 혼합액이다.

[0043] 도 8은 본 발명에 의한 3차원 PDMS 피라미드 구조체를 레인 폭이 40 μ m로 형성하여 해마 신경세포를 6일간 배양한 예로서, 세포 부착성물질이 코팅되지 않은 구조체(좌측 사진)와 세포 부착성물질이 코팅된 구조체(우측 사진)를 각각 예시하는 참고사진이다. 이들 사진에서도, 세포 부착성물질이 코팅되지 않은 기관에서는 해마 신경세포가 3차원 피라미드 구조체의 레인에 위치하여 신경돌기를 생성하게 되지만, 세포 부착성물질이 코팅된 기관에서는 3차원 피라미드 구조체의 빗면에 달라붙어 신경돌기를 생성하고 있음을 알 수 있다.

[0044] 즉, 도 7 및 도 8의 사진들에 의하면, 본 발명에 의한 3차원 피라미드 구조체를 갖는 PDMS 기관에서는 세포부착성 물질이 코팅되는 경우 피라미드의 벽면에도 신경세포가 달라붙어 피라미드에서의 패터닝이 어렵고, 세포 부착성 물질이 코팅되지 않은 경우 레인에 신경세포가 위치하게 되어 신경세포의 격자무늬 패터닝이 가능하게 됨을 알 수 있다. 따라서 본 발명에 의한 3차원 피라미드 구조체를 갖는 PDMS 기관은 세포 부착성 물질 없이 손쉽게 신경세포의 패터닝이 가능하게 된다.

[0045] 한편 본 발명은 보통의 경우는 PDMS 기관에 세포부착성 물질을 코팅하지 않은 상태로 사용하여 3차원 피라미드 구조체의 레인에만 신경세포의 패터닝을 실시하게 되지만, 향후 어떠한 가능성 또는 필요에 의해 피라미드의 빗면에 신경세포의 패터닝이 필요한 경우 본 발명의 PDMS 기관에 세포부착성 물질을 코팅하여 사용할 수 도 있을 것이다. 이와 같이 세포부착성 물질을 코팅하여 사용하는 경우에는 2차원 전극 또는 3차원 전극을 통해 검출되는 신경 신호의 콘트롤 능력이 우선적으로 해결되는 경우 아무런 문제없이 적용이 가능할 것이다.

[0046] 도 9는 본 발명에 의한 3차원 PDMS 피라미드 구조체를 레인 폭이 60 μ m로 형성하여 해마 신경세포를 16일간 배양한 예의 면역세포화학(immunocytochemistry) 예시사진으로서, 해마 신경세포의 신경돌기가 피라미드의 레인을 따라 패터닝된 예를 도시하고 있다.

[0047] 도 10은 본 발명에 의한 3차원 PDMS 피라미드 구조체를 레인 폭이 80 μ m로 형성하여 해마 신경세포를 각각 3일, 6일, 9일, 12일간 배양한 예로서, 3일까지는 세포 생장이 없지만 6일 이후에는 해마 신경세포의 신경돌기들이 서로 연결되며, 뉴로스피어(neurosphere)에서 신경세포로 분화되고, 레인 내에 4~5개의 신경세포들이 자리잡고 있음이 관찰된 사진이다.

[0048] 도 11은 본 발명에 의한 3차원 PDMS 피라미드 구조체를 레인 폭이 80 μ m로 형성하여 해마 신경세포를 16일간 배양한 예의 면역세포화학(immunocytochemistry) 예시사진으로서, 해마 신경세포의 신경돌기가 피라미드의 레인을 따라 패터닝되고 있음이 관찰된 사진이다.

[0049] 도 12는 본 발명에 의한 3차원 PDMS 피라미드 구조체를 이용한 뉴런 칩에서 신경신호를 검출하는데에 사용가능한 전극 예시도로서, (a)는 3차원 PDMS 피라미드 구조체의 상부까지 신경세포가 패터닝되는 경우 적용될 수 있는 2차원 전극을 예시하고 있고, (b)는 3차원 PDMS 피라미드 구조체의 레인에만 신경세포가 패터닝되는 경우 적용될 수 있는 3차원 전극을 예시하고 있다. 즉 도 5의 (a)에 예시된 바와 같이 분화만 하고 증식하지 않는 신경세포를 배양하거나 혹은 증식을 멈춘 신경세포주(cell line)를 배양하는 경우로서 3차원 PDMS 피라미드 구조체의 레인에만 신경세포가 패터닝되는 경우에는 3차원 전극을, 도 5의 (b)에 도시된 바와 같이 증식하는 신경세포주를 배양하는 경우로서 3차원 PDMS 피라미드 구조체의 상부까지 신경세포가 패터닝되는 경우에는 2차원 전극을 사용할 수 있게 된다.

[0050] 본 발명의 실시예들에서 실험용 마우스 암컷(ICR female mouse)의 뇌에서 일차대뇌피질 신경세포, 일차해마 신경세포 등을 가지고 설명하고 있으나 이로써 본 발명을 한정하기 위한 것이 아니며, 본 발명은 사람을 포함하는 다양한 동물의 다양한 신경세포가 적용 가능함은 물론이다.

[0051] 본 발명은 이상에서 설명되고 도면에 예시된 것에 의해 한정되는 것이 아니며, 당업자라면 다음에 기재되는 청구범위 내에서 더 많은 변형 및 변용예가 가능한 것임은 물론이다.

도면의 간단한 설명

[0052] 도 1은 본 발명에 의해 제조된 3차원 PDMS 피라미드 구조체를 이용한 뉴런 칩의 일 예를 보인 구조도이다.

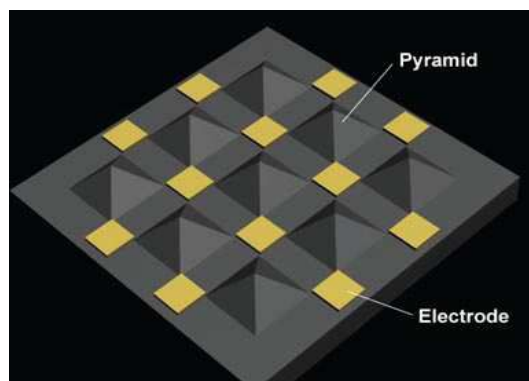
[0053] 도 2의 (a1) 내지 (a8)은 본 발명의 일 실시형태에 따른 3차원 PDMS 피라미드 구조체 제조공정 흐름을 예시한

단면도이다.

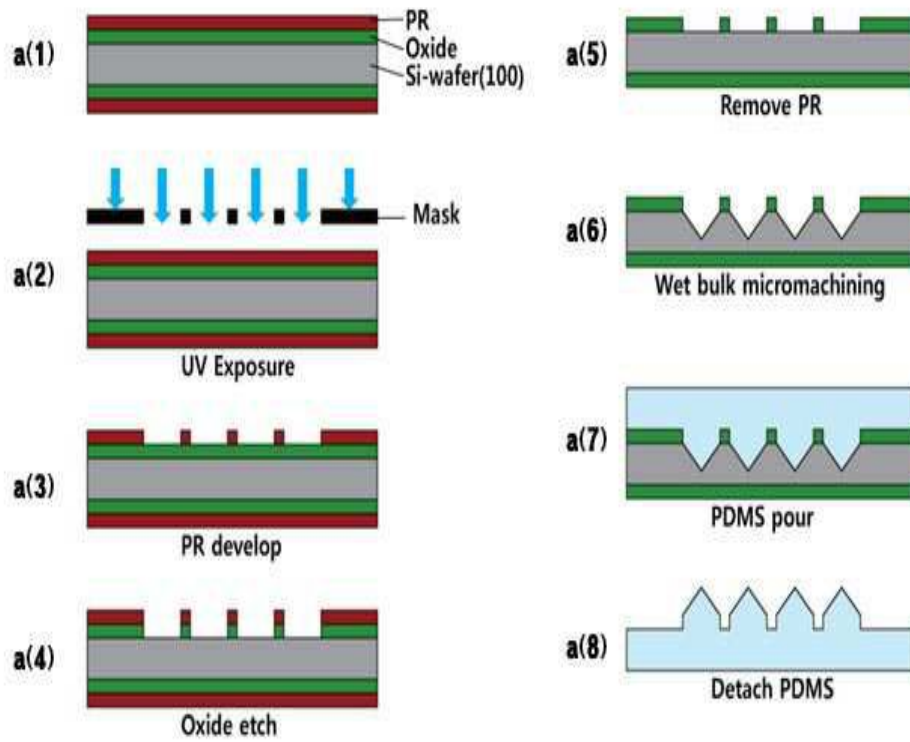
- [0054] 도 3의 (a)와 (b)는 본 발명에 의한 3차원 PDMS 피라미드 구조체 제조공정에서 실리콘 기판의 노출면에 3차원 요홈을 제작하는 공정을 확대도이고, (c)와 (d)는 그에 의해 완성된 15×15 배열의 실리콘 마스터 기판과 PDMS 구조체의 참고사진이다.
- [0055] 도 4의 (a) 내지 (d)는 본 발명에 의해 제조된 3차원 PDMS 피라미드 구조체의 확대사진이다.
- [0056] 도 5의 (a)와 (b)는 본 발명에 의해 제조된 3차원 PDMS 피라미드 구조체에 서로 다른 신경세포를 배양하여 신호 획득하는 방법을 예시한 참고도이다.
- [0057] 도 6의 (a) 내지 (c)는 본 발명에 의해 제조된 3차원 PDMS 피라미드 구조체에 증식하는 신경세포주(PC-12 cell line)를 이용하여 패터닝하는 공정을 예시한 참고사진이다.
- [0058] 도 7은 본 발명에 의한 3차원 PDMS 피라미드 구조체를 라인 폭이 40 μ m로 형성하여 해마 신경세포를 3일간 배양한 예의 참고사진이다.
- [0059] 도 8은 본 발명에 의한 3차원 PDMS 피라미드 구조체를 라인 폭이 40 μ m로 형성하여 해마 신경세포를 6일간 배양한 예의 참고사진이다.
- [0060] 도 9는 본 발명에 의한 3차원 PDMS 피라미드 구조체를 라인 폭이 60 μ m로 형성하여 해마 신경세포를 16일간 배양한 예의 면역세포화학 사진이다.
- [0061] 도 10은 본 발명에 의한 3차원 PDMS 피라미드 구조체를 라인 폭이 80 μ m로 형성하여 해마 신경세포를 배양한 예의 참고 사진이다.
- [0062] 도 11은 본 발명에 의한 3차원 PDMS 피라미드 구조체를 라인 폭이 80 μ m로 형성하여 해마 신경세포를 16일간 배양한 예의 면역세포화학사진이다.
- [0063] 도 12는 본 발명에 의한 3차원 PDMS 피라미드 구조체를 이용한 뉴런 칩에서 신경신호를 검출하는데에 사용 가능한 2차원 전극 및 3차원 전극의 예시도이다.

도면

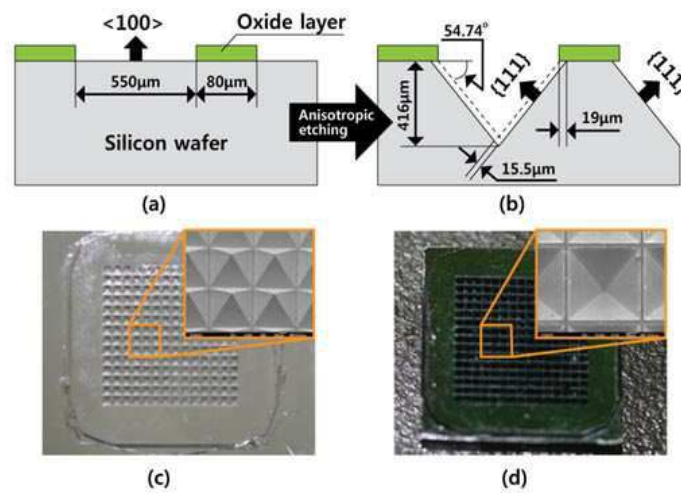
도면1



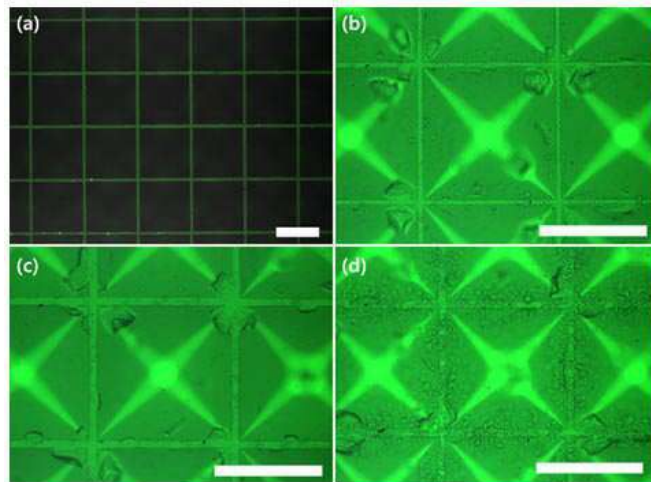
도면2



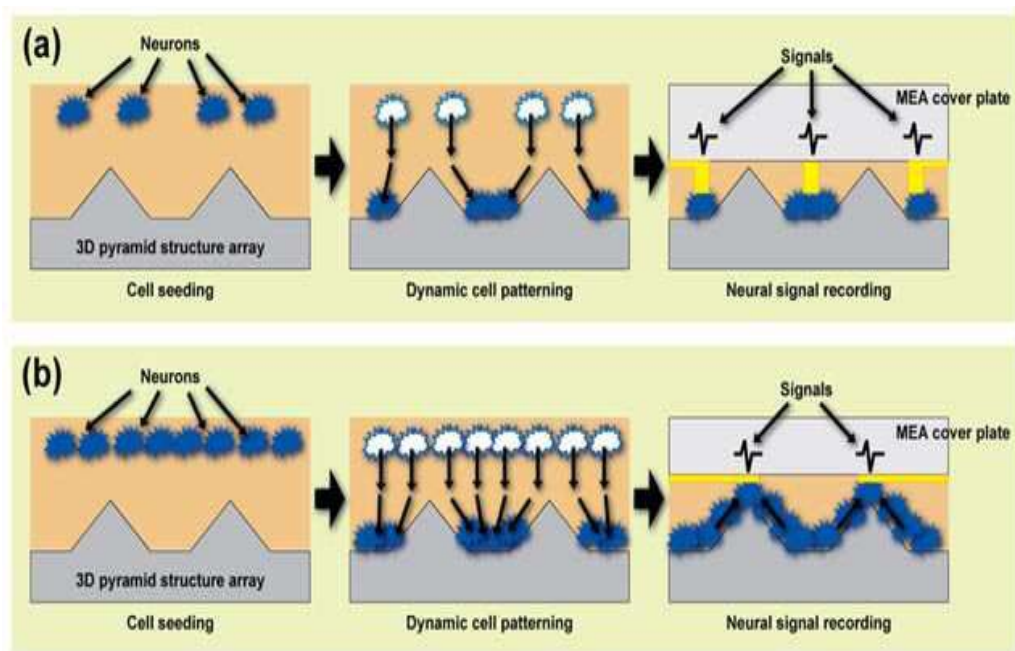
도면3



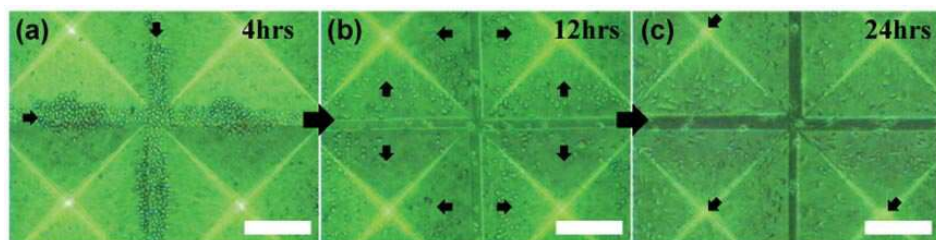
도면4



도면5

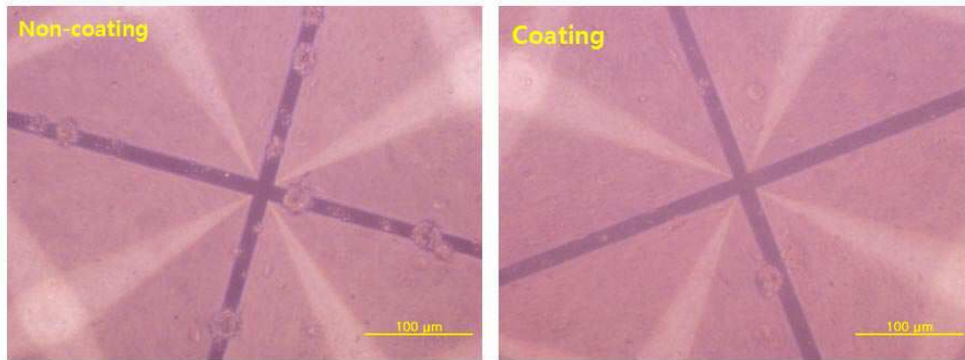


도면6



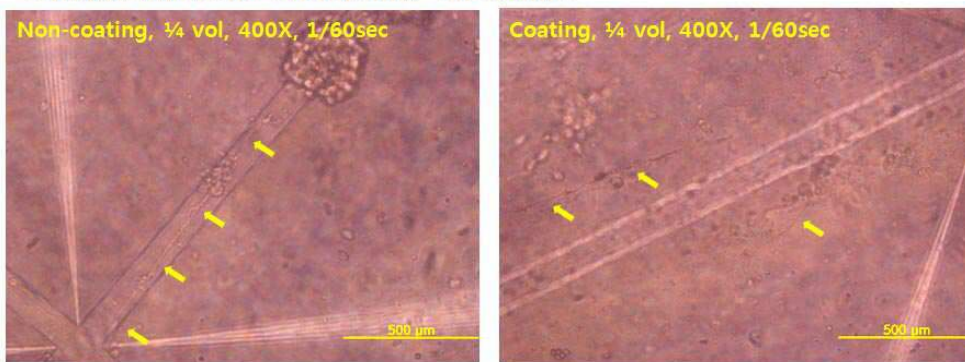
도면7

40 μ m pyramid lane width, 3day-old culture



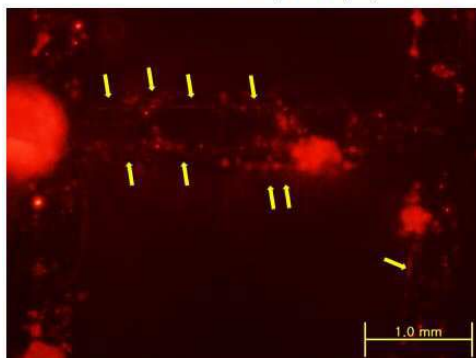
도면8

40 μ m pyramid lane width, 6day-old culture

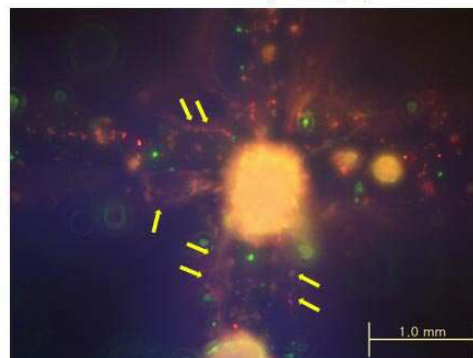


도면9

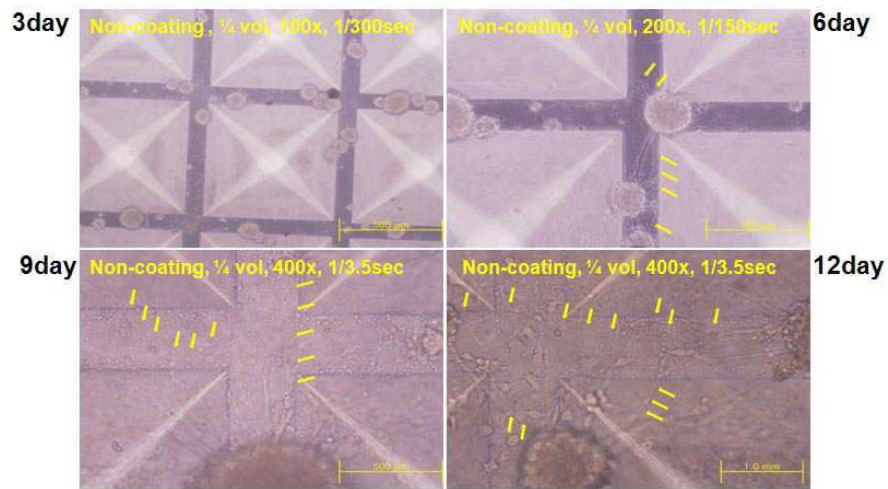
¼ vol, 100x, 1/300sec



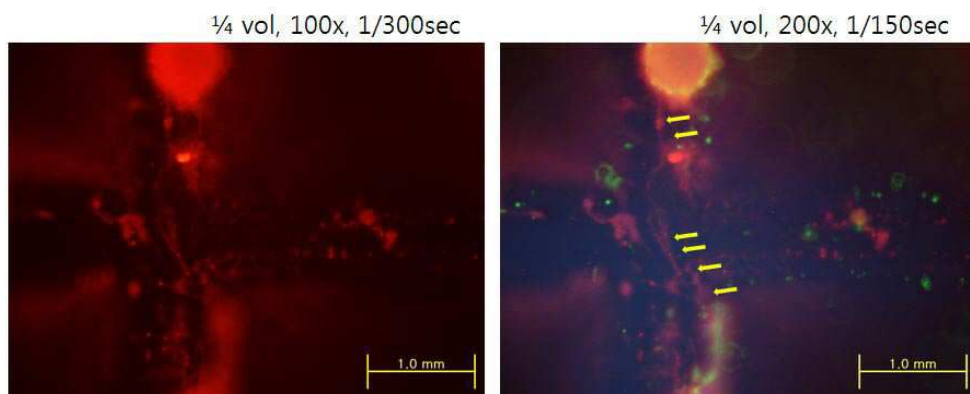
¼ vol, 200x, 1/150sec



도면10



도면11



도면12

